

Q3D를 이용한 Stray Inductance 해석 결과 고찰

김왕래, 홍진국, 서유진, 강호현
LS ELECTRIC

Review of Stray Inductance analysis results using Q3D

Wang-Rae Kim, Jin-Kuk Hong, You-Jin Seo, Ho-Hyun Kang
LS ELECTRIC

ABSTRACT

소재 기술의 발전으로 전력변환장치가 소형화되고 에너지 밀도가 높아지고 있다. 이러한 발전은 SiC를 적용하여 스위칭 주파수를 획기적으로 높이면서 가능 해졌다. 고속의 스위칭 주파수로 인해 DC Link가 작아지게 되고 PCB로 대용량의 인버터 구성이 가능하게 되었다. 본 논문에서는 200kW급 전력변환장치를 설계하고 DC Link Stray Inductance를 ANSYS Q3D Extractor를 이용하여 해석하였다. 시뮬레이션을 통해 예측한 Spike 전압을 Double Pulse Test를 통해 확인하였다.

때문이다. 설계된 PCB Artwork 파일을 Q3D Extractor에서 불러들여 기생성분 추출, 전류밀도에 의한 발열 등의 해석을 진행할 수 있다.

1.2 Q3D 해석

ANSYS Q3D Extractor는 최신 전자 설계를 위한 기생 성분 추출하는 S/W이다. Q3D Extractor는 전자 제품의 주파수에 따른 종속저항, 인덕턴스, 캐패시턴스 및 컨덕턴스(RLCG)의 기생 파라미터를 계산해 준다.^[1]

1. 서론

SiC를 적용하면서 고속 스위칭을 하게 되어 Stray Inductance에 의한 Spike 전압이 이슈가 되고 있다. Spike 전압을 줄이는 방법은 Gate 저항을 이용하여 전압 슬로프를 조정하여 줄이는 방법과 구조적으로 기생성분을 최소화하는 방법이 있다. 본 논문에서는 설계 단계에서 Q3D 시뮬레이션으로 Stray Inductance를 예측하여, 안정성을 검토하였다. 또한 DPT(Double Pulse Test)를 통해 결과를 검증하였다.

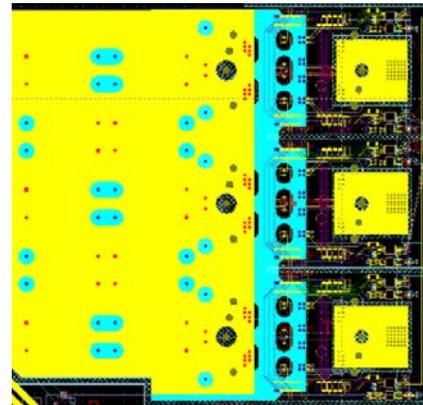


그림1 1차 설계 PCB Layout
Fig.1 1st design PCB Layout

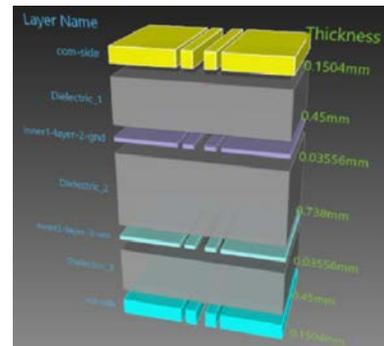
2. 설계

1.1 구성 및 사양

최근 중대용량에 적용할 수 있는 수준의 SiC 모듈이 개발되고 있다. SiC는 고압, 고속의 스위칭이 가능한 전력전자 소자이기에 DC Link Capacitance, 출력필터의 크기를 획기적으로 줄일 수 있다.

기존에는 주로 고압, 고효율 인버터의 스위칭 소자로는 IGBT를 이용하여 Multi-Level로 구성하였다. 이러한 구성은 제어 및 회로의 복잡성을 증가시킨다. SiC를 이용하면 2-Level topology로 고압, 고효율의 인버터를 구성할 수 있다.

본 과제에서는 3상 인버터를 2kV SiC를 이용하여 1500VDC 배터리를 대응할 수 있는 2-Level 인버터를 설계하였다. 모듈은 Easy3B Package를 적용하여 2-Level 회로를 PCB로 구성하였다. 이는 고속 동작으로 DC Link Capacitor가 매우 작아 지게 되어 PCB 실장으로 구성 가능한 수준이 되었기



Type	Thickness (mm)	Material	Conductivity C...	Dielectric Fill	Dielectric con...	Loss tan...	Transluc...	Elevation (mm)
METAL	0.150419	copper	5.9E+07	air	1.0005	0	60	1.8954
DIELECTRIC	0.45	FR4_apoxy	0	FR4_apoxy	4.4	0.02	60	1.4054
METAL	0.03556	copper	5.9E+07	FR4_apoxy	4.4	0.02	60	1.3738
DIELECTRIC	0.738	FR4_apoxy	0	FR4_apoxy	4.4	0.02	60	0.62579
METAL	0.03556	copper	5.9E+07	FR4_apoxy	4.4	0.02	60	0.80419
DIELECTRIC	0.45	FR4_apoxy	0	FR4_apoxy	4.4	0.02	60	0.150419
METAL	0.150419	copper	5.9E+07	air	1.0005	0	60	0

그림2 PCB Layer 구성
Fig.2 PCB Layer Composition

그림1은 1차 Artwork 파일이다. DC Link Capacitor, SiC Module, Gate Driver로 구성되어 있다. 그림2는 4Layer PCB의 각 층 구성과 물질 정보이다. 그림3은 Q3D 해석을 진행한 후 PCB의 전류밀도를 나타낸다.

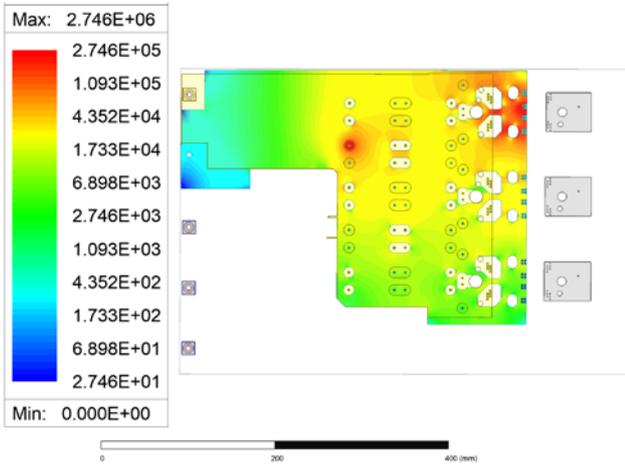


그림3 Q3D 해석 후 전류밀도
Fig.3 Current Density of Q3D Analysis

DCN:Source1		DCN:Source4	
Freq: 4kHz		Freq: 4kHz	
DCN:Source1	0.00079, 21.40905	DCN:Source4	0.00073, 20.05218
Freq: 8.742957...		Freq: 8.742957...	
DCN:Source1	0.00083, 21.05614	DCN:Source4	0.00075, 19.90074
Freq: 13.48571...		Freq: 13.48571...	
DCN:Source1	0.00087, 20.73876	DCN:Source4	0.00078, 19.74789
Freq: 18.22857...		Freq: 18.22857...	
DCN:Source1	0.00091, 20.47648	DCN:Source4	0.00081, 19.59859
Freq: 22.97143...		Freq: 22.97143...	
DCN:Source1	0.00095, 20.28235	DCN:Source4	0.00084, 19.45990
Freq: 27.71429...		Freq: 27.71429...	
DCN:Source1	0.00099, 20.08565	DCN:Source4	0.00088, 19.33411
Freq: 32.45714...		Freq: 32.45714...	
DCN:Source1	0.00102, 19.93756	DCN:Source4	0.00091, 19.22107
Freq: 37.2kHz		Freq: 37.2kHz	
DCN:Source1	0.00106, 19.81153	DCN:Source4	0.00095, 19.11965
Freq: 41.94296...		Freq: 41.94296...	
DCN:Source1	0.00109, 19.70280	DCN:Source4	0.00098, 19.02849
Freq: 46.68571...		Freq: 46.68571...	
DCN:Source1	0.00112, 19.60784	DCN:Source4	0.00101, 18.94825
Freq: 51.42857...		Freq: 51.42857...	
DCN:Source1	0.00115, 19.52404	DCN:Source4	0.00104, 18.87175
Freq: 56.17143...		Freq: 56.17143...	
DCN:Source1	0.00118, 19.44942	DCN:Source4	0.00107, 18.80396
Freq: 60.91429...		Freq: 60.91429...	
DCN:Source1	0.00121, 19.38243	DCN:Source4	0.00110, 18.74199

그림4 Q3D Inductance 해석 결과
Fig.4 Q3D inductance analysis results

해석 결과 약 20nH의 Stray Inductance가 있는 것으로 확인되었다. Module은 개발 중으로 비슷한 제품의 값을 적용하여 검토하였다. Internal stray inductance는 5nH, di/dt는 8.7kA/us를 적용하여 아래와 같이 Spike 전압을 218V 정도로 예측하였다. DC 최대전압은 1500VDC이고, 모듈의 정격 전압이 2kV이기 때문에 예상된 spike 전압은 DC Link 구조가 안정적으로 설계되어 모듈을 사용하는데 안전함을 예상할 수 있다.

$$V_{spike} = (20nH + 5nH) * \frac{8700A}{1us} = 218V$$

1.3 DPT 시험

DPT(Double Pulse Test)는 전력변환회로 설계에서 게이트 저항의 선정, E_{on}/E_{off} 측정, Spike 전압 측정 등 기본 성능의

시험 방법으로 많이 사용되고 있다.^[2]

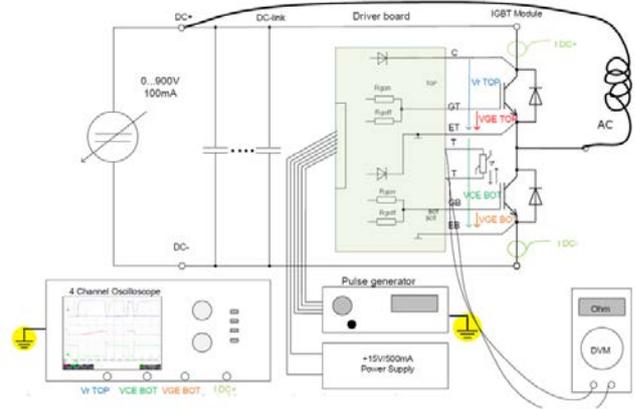


그림5 DPT 시험 회로 구성
Fig.5 DPT test circuit configuration

적용하고자 하는 배터리의 최대 전압이 1500VDC이므로 DPT 시험은 1500VDC에서 진행하였다. 정격 peak 전류인 300A로 시험하여 V_{ds,peak}는 1580~1590V로 측정되었다.

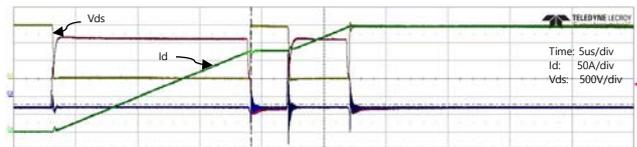


그림6 DPT 시험 결과
Fig.6 DPT test results

3. 결론

SiC 모듈 적용을 위한 Power PCB를 설계/제작하였고, 설계 검증을 위해 Q3D를 이용하여 Stray inductance를 해석하고 결과를 검증하였다. 해석 결과로 218V의 spike 전압을 예측하였고, 시험을 통해 80~90V의 spike 전압이 발생함을 확인하였다. SiC 모듈이 개발중인 제품으로 spike 전압 계산에 동일 package의 1200V SiC 모듈의 값을 적용하여 정확한 비교가 되지 않았다. 향후 적용된 모듈의 값을 적용하여 시뮬레이션과 시험의 결과를 비교하고, 시뮬레이션의 정확도 향상을 위한 데이터로 활용하고자 한다.

참고 문헌

- [1] <https://www.ansys.com/ko-kr/products/electronics/ansys-q3d-extractor#tab1-1>
- [2] Semikron, Switching losses and Double Pulse Measurement