

SiC Module의 Double Pulse Test를 통한 전력 손실 분석

서유진, 김요환, 한중희, 김희중
LS ELECTRIC

Analysis of power loss through Double Pulse Test of SiC Module

You-Jin Seo, Yo-Hwan Kim, Jong-Hee Han, Hee-Jung Kim
LS ELECTRIC

ABSTRACT

최근 대전력, 소형화 추세로 SiC MOSFET의 필요성이 더욱 부각되고 있다. SiC MOSFET의 고속 스위칭에 따라 전력 밀도는 올라가고 이를 PCB로 제작하면서 작은 크기의 전력전자제품 구현이 가능하다. 이 때 PCB에 결합된 파워 스위칭 소자의 특성을 평가하기 위해 널리 사용되는 Double Pulse Test를 수행하기 위해선 측정 방식에 대해 고민할 필요가 있다.

본 논문에서는 PCB에 결합된 3상 인버터의 SiC MOSFET의 특성 분석을 위해 Double Pulse Test의 방법을 고찰하고 해석해 보았다.

SiC MOSFET을 이용한 3상 인버터 PCB에서 DPT를 진행하기 위해 그림1과 같은 측정 파라미터가 필요하다. V_{DS} , V_{GS} 를 측정할 때는 전압 프로브를 사용하여 PCB의 해당 부분에 연결한다.

I_{dc} 를 측정하는 데에 1.3장에서 상술할 예정인데, 간략히 정리하자면 일반적으로 사용하는 clamping current sensor는 PCB에 흐르는 전류를 측정하기 어렵기 때문에 rogowski coil current sensor를 사용한다.

본 논문에서 진행하는 DPT 환경은 다음과 같다.

그림 1과 같이 High side를 리액터 부하로 병렬 연결하고, low side의 스위치 특성을 파악한다. 이 때 선정된 리액터, double pulse 파라미터는 다음과 같다.

L: 20uH ~ 50uH

Double pulse

- Turn-on 1: 5~10us
- Turn-off: 3us~5us
- Turn-on 2: 5~20us

1. 서론

Double Pulse Test(이하 DPT)를 통해 SiC MOSFET의 게이트 저항, V_{spike} , E_{on}/E_{off} 특성을 파악하고자 한다.

이 때 DPT를 고려한 시험용 PCB의 설계 방법에 대해 고찰한다.

시험 대상이 되는 3상 인버터는 1500VDC 배터리에 대응할 수 있는 2-Level 인버터로 한다.

2. 시험

1.1 시험 환경

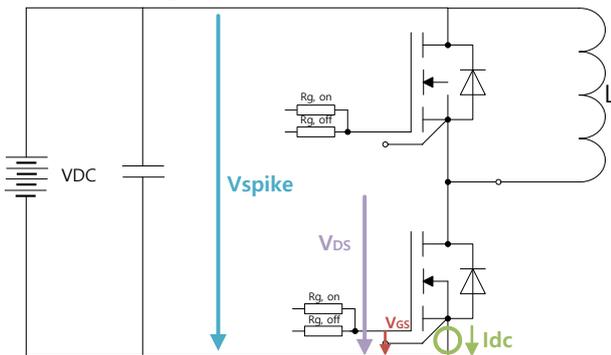


그림1 Double Pulse Test 회로 개략도
Fig.1 Schematic of Double Pulse Test Circuit

1.1.1 게이트 저항

첫번째로 게이트 저항 선정을 위해 V_{GS} 의 상승 시간, 하강 시간을 측정하고 dead time을 선정한다. 이 때 Gate단에 흐르는 전류는 실제 인버터의 구동에 사용되는 Gate Driver의 정격에 맞는 전류량이 될 수 있도록 한다.

1.1.2 V_{spike}

두번째로 V_{spike} 를 측정한다. SiC MOSFET의 정격 전압을 초과하지 않는지, 설계하고자 하는 시스템의 peak 전압을 초과하지 않는지 확인하고 snubber capacitor를 추가할 수 있다.

1.1.3 E_{on}/E_{off}

마지막으로 E_{on} , E_{off} 를 측정한다. 이를 통해 switching on, off 시 손실을 측정하고 전체 손실 전력을 계산할 수 있다. 1.1.1에서 선정된 게이트 저항에 따른 손실량 또한 E_{on} , E_{off} 를 측정된 뒤 조절할 수 있다.

1.2 시험 결과

표 1 Snubber Capacitor 유무에 따른 Vspike 값

Table 1 Vspike value with or without Snubber Capacitor

Parameter		Value	
Vpeak	With. Snubber cap	1650	[V]
	With out. Snubber cap	1670	

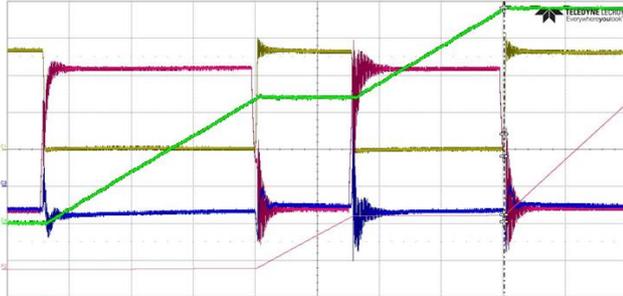


그림2 Double Pulse Test 파형
Fig.1 Double Pulse Test Waveform

설계한 인버터 시스템에서 게이트 양단 전압은 +15V/-3V이고, gate driver의 출력 정격 전류는 9A이다. 식1과 같이 계산하여 선정된 게이트 저항은 3.3ohm이며 gate driver의 정격 범위 이내에서 적정하다.

$$I_{GS} = \frac{V_{gate-H} - V_{gate-L}}{R_{gate}}$$

$$= \frac{15V - (-3V)}{3.30\Omega} = 5.45 [A] \quad (1)$$

Vspike는 표1과 같이 snubber capacitor 유무에 따라 약간의 변동이 있다.

설계한 인버터 시스템의 DC Link capacitor만으로도 충분히 2kV급 SiC MOSFET의 정격 전압 이내에 들어오므로 snubber capacitor는 불필요하다고 결론 낼 수 있다.

마지막으로 Eon, Eoff를 측정하였다. SiC MOSFET의 손실은 전체 인버터 시스템의 목표 효율과 발열량에 영향을 준다. 따라서 목표에 달성 가능한 수준이라면 적절하다고 할 수 있다.

DPT 결과 파형은 그림2과 같다.

CH1은 붉은색 파형으로 VGS이다. 이를 통해 Turn-on, Turn-off 시간을 측정한다.

CH2는 노란색 파형으로 Vds이다. 이를 통해 Vspike를 측정한다.

CH3는 초록색 파형으로 Iac이다. 앞서 언급한 Idc와 다르게 인버터 출력측의 전류를 측정하였다. 이를 통해 정격 전류에서의 MOSFET 특성을 파악을 위한 DPT를 수행할 수 있다.

1.3 PCB 설계

전류를 측정하기 위해선 일반적으로 clamping current sensor를 사용한다. 하지만 PCB에서 지나가는 패턴의 전류를 측정하기 위해선 clamping 방식이 불가능하므로 전류 측정 방식을 고려하여 PCB를 설계해야 한다.

제안하는 방법은 Rogowski coil current sensor를 사용하는 방식이다.

DPT에서 필요한 전류인 Idc를 측정하기 위해선 그림1과 같이 SiC MOSFET과 DC(-) 사이의 패턴 설계에 주의해야 한다. Rogowski coil 형식은 분리되는 고리 형태의 전류 센서를 측정하고자 하는 전류가 흐르는 도선을 감싸도록 걸어야 한다.

따라서 PCB 설계 시 SiC MOSFET과 DC(-)사이의 패턴 양옆으로 hole을 추가하고 이때 hole의 크기는 Rogowski coil의 두께보다 크게 설계한다.

3. 결 론

전력밀도가 높은 인버터 시스템을 설계하기 위해 SiC MOSFET이 대두되고 있다. 따라서 기존에 IGBT 등의 다른 스위칭 소자를 사용하던 시스템에서 SiC MOSFET을 사용하기 위한 소자의 동적 특성 파악을 위해 Double Pulse Test를 진행하였다.

게이트 저항, Snubber Capacitor를 조정하며 사용 중인 Gate driver의 정격에 부합하는지, 목표 효율에 도달할 수 있는지 확인하고 그 값을 조정할 수 있다.

PCB 구조의 시스템에서 DPT를 위해 설계 시 중요한 점은 전류 측정 방법을 PCB 설계 수준에서부터 고려해야 한다는 점이다. 또한, 전압 측정을 위해 계측기의 선을 길게 늘리거나 측정 핀을 과도하게 길게 만드는 경우 노이즈에 취약하여 실제 동적 특성에 의한 파형과 함께 노이즈가 계측될 수 있으니 주의해야 한다.

참 고 문 헌

- [1] Semikron, Double Pulse Testing - Determining the dynamic parameters.