

산업용 PC를 이용한 EtherCAT 기반 모듈형 멀티레벨 컨버터의 계층 구조에 관한 연구

이동진, 방정율, 최동호, 복영한*, 이준석
 단국대학교, 동양이엔피*

Study on the Hierarchical Structure of Modular Multilevel Converters based on EtherCAT using Industrial PCs

Dongjin Lee, Jeong-Yul Bang, Dongho Choi, Younghwan Bok*, June-Seok Lee
 Dankook University, DONG YANG E&P*

ABSTRACT

본 논문은 산업용 PC (IPC)를 이용한 EtherCAT 기반 모듈형 멀티레벨 컨버터 (MMC)의 계층 구조를 제시한다. MMC는 다수의 서브모듈 (SM)로 구성되어 있기 때문에, 데이터 송수신 속도가 빠른 통신을 기반으로 시스템이 구축되어야 한다. 따라서 제시하는 시스템은 대역폭 이용률이 높고 SM 간의 정확한 동기화가 가능한 Beckhoff의 EtherCAT 통신을 채택하며, 이를 구현하기 위해 IPC와 TwinCAT3를 사용한다. 계층 구조는 Master-slave형을 선정하며, IPC가 주 제어기인 Master를, digital signal processor (DSP)가 암 제어기인 Slave를 담당하도록 설계한다. 구체적으로는 제어기 별로 할당되어야 하는 analog to digital converter (ADC) 및 제어 알고리즘, 그리고 제어기 간의 데이터 흐름에 대한 계층 구조 설계를 함께 제시한다. 본 논문에서 제시한 MMC 시스템의 타당성은 축소형 실험세트를 통해 검증한다.

1. 서론

최근 고전력 애플리케이션에서 모듈형 멀티레벨 컨버터 (MMC)가 다양한 산업 분야에서 널리 사용되고 있다. MMC는 기존 전압원 컨버터보다 낮은 스위칭 주파수로 운전되며, 고압 직류 송전을 하여 도통손실 또한 낮다. 이는 다수의 SM이 직렬로 구성되어 있기 때문에 스위치 양단의 전위차가 작은 특성을 가졌기 때문이다.

다수의 SM으로 구성된 MMC는 SM 간 유기적인 동작을 위해서 데이터 송수신 속도가 빠른 통신을 기반한 구조가 설계되어야 하며, 각 변환부의 정확한 동작을 위해서는 안정적인 계층 구조가 수립되어야 한다.

본 논문에서는 그림 1에 도시된 MMC 시스템을 도입하여 계층 구조를 설명한다. 해당 시스템은 한 상의 상, 하단에 Half-Bridge로 이루어진 SM과 암 인덕터가 직렬로 연결된 구조를 갖는다. 제어기 구조는 전체 제어를 담당하는 IPC인 Master 제어기와 암 제어를 담당하는 DSP인 Slave로 구성한다. 이때, Master와 Slave 간의 빠르고 정확한 통신을 위해 Beckhoff 사의 EtherCAT 통신을 채택한다. Master는 Slave에서 ADC 센싱 정보를 수신하여 제어를 수행하며, 제어기에서 출력되는 지령 전압 정보를 Slave에 송신한다.

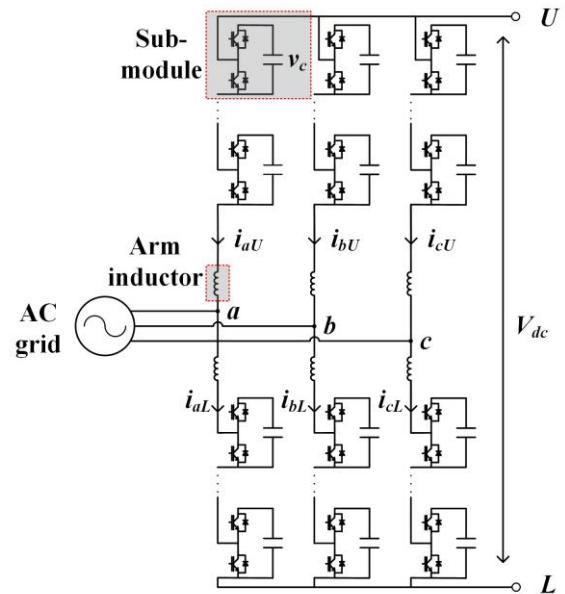


그림1 MMC 시스템 구조
 Fig.1 MMC system architecture

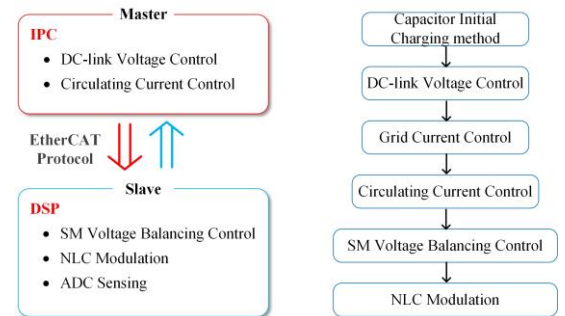


그림2 EtherCAT 통신 기반 계층 구조 및 제어 구조
 Fig.2 Hierarchical structure based on EtherCAT protocol

Slave는 수신한 지령 전압과 ADC 센싱 정보를 통해 제어를 수행하여 PWM 출력을 한다.

본 논문에서는 그림 2와 같이 설계된 EtherCAT 통신을 기반으로 한 계층 구조를 바탕으로 DC-link 전압 제어 및 SM 전압 밸런싱 제어, 순환 전류 제어 등을 고려한 전체 시스템의 계층적 제어 구조 또한 수립한다. 본 논문에서 제시한 MMC 시스템의 타당성은 축소형 실험세트를 통한 실험 결과를 통해 검증한다.



그림3 EtherCAT 통신 기반 계층 구조
Fig.3 Hierarchical structure based on EtherCAT protocol

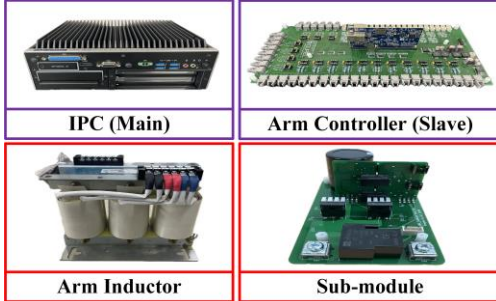


그림4 축소형 MMC 실험 제작 세트
Fig.4 Experiment set of MMC

2. 계층적 제어 구조

2.1 계층 구조

그림 2는 EtherCAT 통신을 기반으로 한 제시하는 계층 구조이다. 상위 제어기인 IPC가 Master를 담당하고 하위 제어기인 DSP는 각 Slave 한 개씩 대응시킨다.

Master는 Beckhoff 사에서 제공하는 TwinCAT3를 사용하여 제어를 수행한다. TwinCAT3를 기반으로 하는 Master는 EtherCAT 프레임을 통해 다수의 Slave 간 실시간 동기화를 위해 SYNC 신호를 주기적으로 송신할 수 있을 뿐만 아니라 통신상태를 지속적으로 모니터링하여 동기화 오차를 제거할 수 있다. 또한 그림 3과 같이 Master는 EtherCAT frame을 보내 모든 Slave를 거쳐간다. EtherCAT frame이 Slave를 통과할 때 Slave는 자신의 주소에 해당하는 값을 읽거나 쓸 수가 있으며 이를 통해 Master와 데이터를 송수신한다.

Slave는 ADC 센싱 및 PWM 출력이 가능하다. 여기서 ESC는 EtherCAT frame을 처리하여 데이터를 DSP의 CPU로 보내는 역할로 Master와 DSP 간의 매개체이다. Master에서 제어를 하기 위한 정보들을 Slave에서 ADC 센싱을 하여 정보를 송신한다. Slave는 DC-link 전압(V_{dc}), 계통 전압(v_{grid}), 계통 전류(i_{grid}), 각 SM 커패시터 전압(v_c) 및 상, 하단 암 전류(i_{jU} , i_{jL})의 정보를 센싱한다. Slave는 Master에서 제어할 때 필요한 정보들을 EtherCAT 통신으로 Master에서 지정한 주기에 맞춰 송신한다. Master는 수신한 정보를 통해 TwinCAT3를 이용하여 DC-link 전압 제어 및 2차 순환 전류 제어가 수행된다. Master는 제어기로부터 출력되는 전압 지령을 다시 통신 주기에 맞춰 Slave로 송신한다. Slave는 수신한 지령들과 ADC로 센싱한 정보들을 사용하여 Nearest Level Control (NLC) 변조 기법을 이용하여 최종적으로 PWM 신호를 SM에 보낸다. 여기서 PWM은 Master로부터 수신한 SYNC 신호에 맞춰 동기화하여 스위칭 한다.

3. 시뮬레이션 및 실험 결과

그림 4는 EtherCAT 통신 기반 축소형 MMC 실험

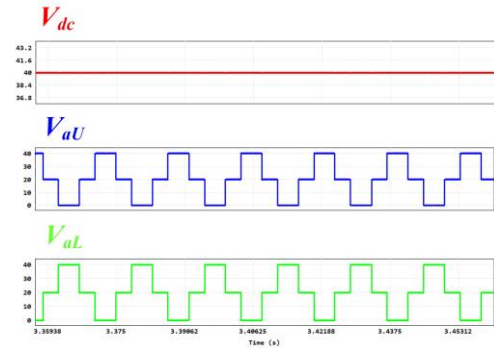


그림5 시뮬레이션을 통한 MMC 출력 파형
Fig.5 MMC output waveform through simulation

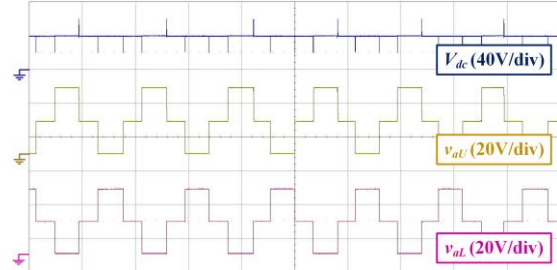


그림6 축소형 MMC 실험 제작 세트 실험 결과
Fig.6 Experiment result of the miniature MMC

제작 세트이다. 그림 5는 본 실험에 앞서 DSIM 시뮬레이션을 통해 검증 파형을 나타낸 것이다. Open loop를 통해 상, 하단 암 전압이 NLC 변조 기법이 제대로 수행되는 것을 확인할 수 있다.^[1]

그림 6은 축소형 MMC 실험 세트를 이용한 실험 결과이다. 우선 IPC가 TwinCAT3에서 출력되는 극전압 지령을 Slave에게 송신한다. Slave 즉, DSP는 수신한 극전압 지령을 이용하여 NLC 변조 기법을 수행한다. 실험 결과로 상, 하단 암 전압이 시뮬레이션과 동일한 계단 파형 및 전압 레벨임을 알 수 있다.

4. 결론

본 논문에서는 EtherCAT 통신 기반 MMC 계층 구조를 설계하고 하드웨어 구축을 진행하였다. 축소형으로 MMC 실험 세트를 제작하여 EtherCAT 통신을 기반으로 한 계층 구조를 설계하였으며 EtherCAT 기반 계층 구조 및 NLC 기법 등을 실험적으로 검증하였다. 제시한 MMC 시스템의 타당성은 시뮬레이션 및 실험을 통해 검증하였다.

본 논문은 정부(과학기술정보통신부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임(No. 2022R1F1A1074316)

참고 문헌

[1] P. M. Meshram and V. B. Borghate, "A Simplified Nearest Level Control (NLC) Voltage Balancing Method for Modular Multilevel Converter (MMC)," in *IEEE Transactions on Power Electronics*, vol. 30, no. 1, pp. 450-462, Jan. 2015