

# GaN pHEMT로 구성된 HPA의 특성을 고려한 Capacitance 산출 및 Active Discharge에 관한 연구

박정진, 김영배  
한화시스템

## A Study on Capacitance Calculation and Active Discharge Considering the Characteristics of HPA Composed of GaN pHEMT.

Jeong Jin Park, Young Bae Kim  
Hanwha Systems

### ABSTRACT

본 논문은 능동 전자주사식 위상배열(Active Electronically Scanned Array, AESA) Radar 송수신모듈(Transmit Receive Module, TRM) 고출력증폭기(High Power Amplifier, HPA)의 특성을 고려한 전원 설계 방안을 제시한다. Radar는 목표 탐지를 위해 송신과 수신을 반복하고, 이때 발생하는 Pulse Load에 따라 출력 전압의 Drop이 발생한다. 이러한 전압 Drop을 줄이기 위해 Load Capacitor가 필요하다. 그러나 장치 OFF 동작 시 대용량의 Load Capacitor에 의해 HPA Drain 전압이 Gate 전압보다 긴 시간 동안 유지되어 HPA의 안정성에 문제가 발생하게 된다. 따라서 본 논문에서는 Load Capacitance를 산출한 후 안정적인 HPA의 OFF Sequence 만족을 위한 Active Discharge 회로를 구성하고 실험 결과를 제시하여 이에 대한 타당성을 검증한다.

### 1. 서 론

최근 방산 산업이 가파르게 성장함에 있어 적을 탐지하고 식별하는 데에 필요한 Radar 기술은 매우 중요하다. 송신과 수신을 반복하여 물체를 탐지하고 거리를 식별하는 Radar의 핵심 소자는 TRM의 HPA이다.

HPA는 RF신호를 높은 출력으로 증폭하는 기능을 갖기 때문에 송신 시 순간적인 Peak 전력이 발생하는 동적 부하 특성을 갖는다. 이 Peak 전력량을 기준으로 전원공급장치를 설계한다면 크기 및 무게가 비효율적이므로 동적 부하 특성을 감당할 수 있는 Load Capacitor를 배치하여 전원 계통의 효율성을 증대시킨다.

Radar TRM의 HPA는 GaN pHEMT의 WBG 반도체 소자를 사용한다. 이는 P Channel Depletion MOSFET으로 구성되어 있다. 해당 FET는 Gate에 음(-)전압이 인가되면 Channel에 공핍영역이 형성되어 Drain 전류가 감소하는 특성을 갖는다. Gate 전압이 방전되는 동안 Drain 전압이 유지된다면 장치 OFF가 불가하다. 이 특성으로 인해 Drain 전압이 Gate 전압보다 먼저 방전되어야 하는 OFF Sequence가 중요하다.

본 논문에서는 송수신 시 발생하는 동적 부하 특성을 고려한 Capacitance 계산 방법, PNP형 FET의 특성을 고려한 장치 OFF Sequence의 감소방안에 관해 기술하고 실험 과정을 통해 결과를 확인한다.

### 2. 본 론

#### 2.1 Load Capacitance 계산

HPA는 RF신호를 높은 출력으로 증폭하는 기능을 갖기 때문에 송신 시 높은 순간 전력이 발생한다. 이를 컨버터만으로 감당하기엔 크기 및 무게가 비효율적이다. 또한 순간적으로 컨버터에 과전류가 흐를 가능성이 있다. 이는 소자 소손이나 병렬 구성된 타 컨버터의 저전압 보호기능을 동작시켜 OFF 될 위험성이 존재한다. 따라서 이런 동적 부하 특성을 감당하기 위해 Load Capacitor를 구성하여 대응해야 한다. 표 1은 본 논문에서 사용할 HPA의 전기적 특성이며, 식 (1)은 Load Capacitance 산출 식이다.

표 1 HPA의 Electrical Characteristics  
Table 1 Electrical Characteristics of HPA

Symbol	Parameter	Typ	Unit
$I_d$	Drain Current	0.7	A
$V_d$	Drain Voltage	26	V
$T_{on}$	ON Time	130	us
HPA 채널 수 : 512 Ch			

$$C = \frac{V_d I_o T_{on}}{0.5(V_d^2 - V_f^2)} [mF] \quad (1)$$

식 (1)에서 Pulse Droop 0.5db로 계산한  $V_f$  값은 24.941이다.  $I_o$ 는 Duty 15%의  $I_d$ 와 HPA 채널 수의 곱인 53.76A, Turn on 시간은 130us로 설정하여 계산한 결과, Load Capacitance는 6.7mF이다.

#### 2.2 고출력증폭기(High Power Amplifier, HPA)

본 논문에서 사용할 HPA는 P Channel Depletion(공핍형) FET로, 전압( $V_{GS}$ )이 인가되지 않아도 채널이 형성되어 전류( $I_D$ )가 흐르는 구조로 되어 있다. Gate에 음(-)전압을 인가하게 되면 P Channel의 정공들이 N형 기판 쪽으로 밀려나 공핍영역이 증가하게 되고 이에 따라 그림 1<sup>[1]</sup>과 같이 Drain 전류가 감소한다.

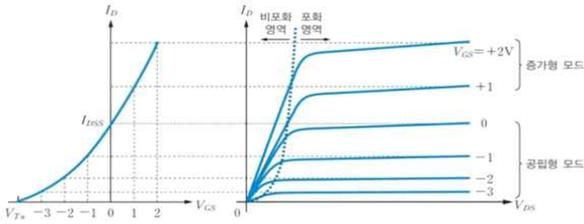


그림 1 공핍형 MOSFET 전달 특성 곡선  
Fig. 1 Depletion type MOSFET transfer characteristic curve

### 2.3 방전회로

PNP형 FET는 Drain 전압이 유지된 상태에서 Gate OFF 전압인 -8V에서 HPA ON 전압인 -3.2V까지 자연 방전되면 HPA가 ON 될 우려가 있다. 따라서 Drain 전압 방전시간을 지연시키는 Load Capacitor의 전압을 방전시키는 회로가 요구된다. 식 (2)는 방전회로의 방전 저항을 구하기 위한 식이다.

$$V_o = V_i \times e^{-\frac{t}{R \times C}} [V] \quad (2)$$

식 (2)의  $V_i$ 는 입력 26V,  $V_o$ 는 100mV,  $t$ 는 Gate 방전시간인 80ms보다 짧은 50ms로 설정한다. Load Capacitance 값과 설정값을 식 (2)에 대입하여 구한 방전 저항은 1.34Ω이다.

그림 2는 식 (1)과 식 (2)에서 구한 Load Capacitance와 방전 저항을 이용한 Active Discharge 회로이다.

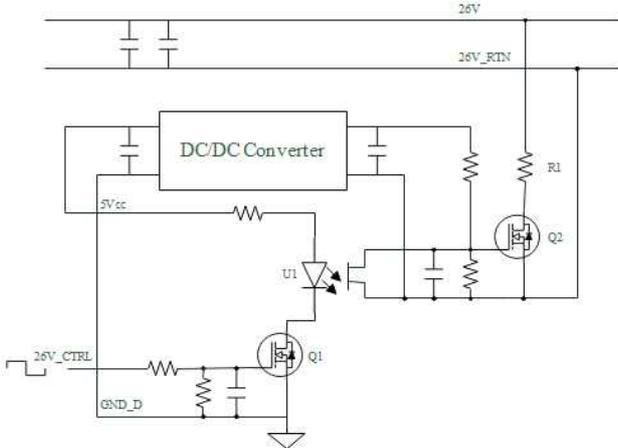


그림 2 능동 방전회로도  
Fig. 2 Active discharge circuit diagram

그림 2에 나타난 Active Discharge 회로의 동작은 26V 출력이 ON, OFF인 상황으로 나뉜다. 먼저, ON 상황일 때에는 순차적으로 26V\_CTRL HIGH, MOSFET Q1 ON, U1 ON(CLOSED), Q2 OFF 되어 방전되지 않는다. 반면 OFF 상황일 때에는 26V\_CTRL LOW, MOSFET Q1 OFF, U1 OFF(OPEN), Q2 ON이 되어 방전 저항인 R1을 통하여 전압이 방전된다.

### 3. 시험 결과

식 (1)과 식 (2)에서 구한 Load Capacitor와 방전저항을 그림 2의 회로도에 적용하여 실험을 진행했다.

그림 3은 Load Capacitor만 적용한 파형이다. 컨버터의 출력 전압(파랑)이 안정적인 것을 확인할 수 있다.

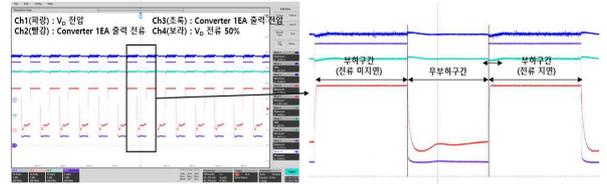


그림 3 동적 부하 특성 대응 커패시터 적용 출력 파형  
Fig. 3 Output waveform with capacitor applied to respond to dynamic load characteristics

그림 4는 방전회로 적용 전의 시험 파형으로 6.7mF의 Load Capacitor로 인해 HPA Drain 전압이 늦게 방전됨을 알 수 있다. 반면 그림 5는 Drain 전압의 방전시간이 방전회로 적용 전 150ms에서 적용 후 50ms로 감소한 것을 보여준다. Gate 전압보다 빠르게 방전하여 HPA OFF Sequence를 만족함으로써 해당 회로 설계의 타당성을 입증했다.

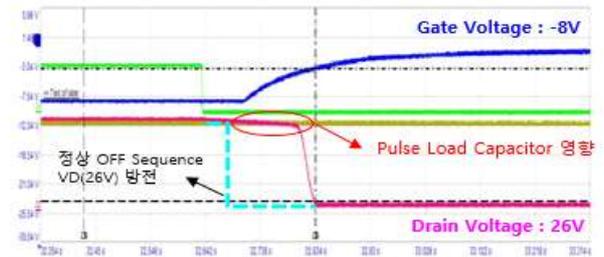


그림 4 동적 부하 대응 커패시터 적용 HPA OFF Sequence 파형  
Fig. 4 HPA OFF Sequence waveform with capacitor applied to respond to dynamic load characteristics

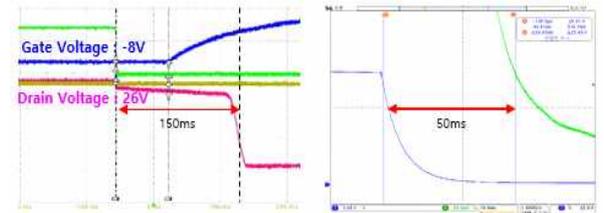


그림 5 능동 방전회로 적용 전, 후 방전시간 파형  
Fig. 5 Discharge time waveform before and after applying active discharge circuit

### 4. 결론

본 논문에서는 Load Capacitance 산출 방법을 제시함으로써 AESA Radar의 동적 부하 특성에 대응하였다. 이는 송수신 모듈의 HPA OFF Sequence에 영향을 주기 때문에 Load Capacitor의 전압을 빠르게 방전하기 위한 Active Discharge 회로를 설계함으로써 개선 방안을 제안했다. 제안된 회로 설계 방안을 실험 결과로 증명함으로써 동적 부하 특성과 HPA의 OFF Sequence를 만족하는 것을 확인했다.

### 참고 문헌

[1] Electronic Devices and Circuit Theory 11th edition, Boylestad, Nashelsky, Pearson..