

왜곡 계통전압 및 LC 계통 임피던스 환경에서 다중 계통연계 인버터의 전류제어 설계 및 안정성 해석

김성동, 김경화*
서울과학기술대학교

Current Control Design and Stability Analysis of Multiple Grid-connected Inverters under Distorted Grid and LC Grid Impedance

Sung-Dong Kim, Kyeong-Hwa Kim
Seoul National University of Science and Technology

ABSTRACT

최근 계통연계 인버터에서 계통으로 더 큰 전력을 효율적으로 전달할 수 있는 다중 계통연계 인버터에 대한 관심이 증가되었다. 다중 계통연계 인버터를 통해 계통으로 전력을 전달하는 과정에서 계통 내에서 존재하는 계통 임피던스로 인해 다중으로 연결된 다른 인버터에 심각한 영향을 줄 수 있다. 이를 극복하기 위해 본 논문에서는 계통의 고조파 왜곡과 LC 계통 임피던스를 고려하여 공진제어기와 적분제어기가 결합된 전류 제어기 설계기법 제시하고 어드미턴스 기반 안정성 평가를 통해 신뢰성을 입증한다. MATLAB 을 통해 어드미턴스 기반 안정성 평가를 입증하고 제어 성능은 PSIM 시뮬레이션을 통해 제시한다.

1. 서론

신재생 에너지를 사용하는 마이크로그리드 및 에너지 저장 시스템의 수가 증가함에 따라 계통에 연계하여 전력을 전달하는 계통연계 인버터의 역할이 중요시되고 있다. 나아가 계통에 전달하는 전력을 효과적으로 증가하기 위해 계통 연계 인버터를 다중으로 연결하는 기법이 주목받고 있다.

계통과 통합하는 분산전원의 증가로 계통 환경은 점점 복잡해지고 있다. 계통에는 긴 전송 선로에 의한 인덕턴스 성분 뿐만 아니라 역률 개선을 위해 설치된 캐패시터 성분에 의해 계통연계 인버터의 안정성에 영향을 받을 수 있다. 이와 같이 실제 계통에서는 임피던스가 존재하지 않는 이상적인 형태가 아닌 계통 임피던스가 존재하기 때문에 이로 인해 계통에 다중으로 인버터를 연계하게 되면 각각의 인버터들이 서로 영향을 주게 되면서 인버터 시스템의 불안정을 야기할 수 있다.

계통연계 인버터는 PWM 스위칭에 의한 스위칭 주파수 대역에서의 전류 고조파를 감쇄하기 위해 필터를 통해 계통에 연계된다. 작은 부피로 우수한 고조파 제거 성능을 지니는 LCL필터가 주로 채택되지만 LCL필터는 공진현상으로 인한 불안정성을 야기할 수 있다.

이를 극복하기 위해 본 논문에서는 공진제어기와 적분제어기를 결합한 LCL 계통연계 인버터의 상태공간 모델을 이용하여 LCL필터의 공진현상과 계통에서의 고주파 왜곡 및 계통 임피던스에 강인한 전상태 궤환 전류 제어 기법을 제시한다. 또한 전상태 궤환 제어에 요구되는 추가적인 센서의 수를 줄이기 위해 전 상태 관측기를 설계하여 시스템의 복잡성을 줄인다. 마지막으로 LC 계통 임피던스가 존재할 때 다중 계통연계 인버터의 어드미턴스 기반 안정성 평가를 통해 다중 연계 인버터의 안정성을 입증한다.

2. 전류 제어기 설계

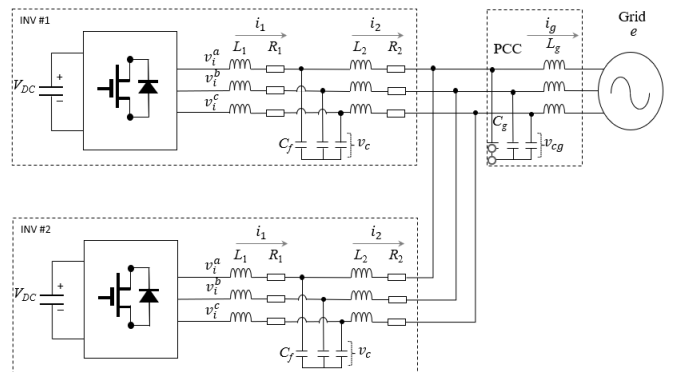


그림 1 LCL 필터형 다중 계통연계 인버터

2.1 전상태 궤환 제어기

그림 1은 두 개의 LCL 필터형 계통연계 인버터가 계통에 연계된 구성도를 나타낸다. 두 인버터는 LCL 필터를 통해 계통에 연계되며 계통은 고조파 왜곡과 LC 계통 임피던스를 가진다. 인버터 측과 계통 측의 전압 및 전류를 상태변수로 한 궤환제어 뿐만 아니라 적분 제어를 적용하여 정상상태 오차를 줄이고 공진제어기를 통해 고조파 왜곡을 보상한다. 전체 상태 궤환 제어를 구성하기 위한 인버터 시스템의 모델은 다음과 같다.

$$\begin{bmatrix} \mathbf{x}(k+1) \\ \mathbf{u}_d(k+1) \\ \mathbf{z}_c(k+1) \end{bmatrix} = \begin{bmatrix} \mathbf{A}_d & \mathbf{B}_d & \mathbf{0} \\ \mathbf{0} & \mathbf{0} & \mathbf{0} \\ -\mathbf{B}_{cd}\mathbf{C}_d & \mathbf{0} & \mathbf{A}_{cd} \end{bmatrix} \begin{bmatrix} \mathbf{x}(k) \\ \mathbf{u}_d(k) \\ \mathbf{z}_c(k) \end{bmatrix} + \begin{bmatrix} \mathbf{0} \\ \mathbf{I} \\ \mathbf{0} \end{bmatrix} \mathbf{u}(k) \quad (1)$$

$$+ \begin{bmatrix} \mathbf{D}_d \\ \mathbf{0} \\ \mathbf{0} \end{bmatrix} \mathbf{d}(k) + \begin{bmatrix} \mathbf{0} \\ \mathbf{0} \\ \mathbf{B}_{cd} \end{bmatrix} \mathbf{r}(k).$$

위 식에서 \mathbf{x} 는 계통연계 인버터의 상태변수인 $i_1, i_2, v_c, i_g, v_{pcc}$ 를 나타내며, i_2 는 계통 측의 전류, i_1 은 인버터 측의 전류, v_c 는 필터 캐패시터 전압, i_g 는 계통 임피던스 전류, v_{pcc} 는 Point of the Common Coupling (PCC) 전압을 나타낸다. \mathbf{u}_d 는 디지털 제어기에 의한 지연을 나타내며, \mathbf{z}_c 는 적분제어 변수 및 공진제어 변수를, \mathbf{u} 는 시스템 입력을, \mathbf{d} 는 계통 전압을, \mathbf{r} 은 기준 전류를 나타낸다.

2.2 관측기

본 논문에서는 전류 제어기를 구현하기 위해 관측기를 통해 계통 측과 인버터 측 전류를 추정한다. 이를 통해 제어기에 필요한 센서의 수를 줄여 시스템의 효율성을 높이고 복잡성을

줄인다. 상태 관측기는 다음과 같이 구성한다.

$$\hat{\mathbf{x}}_o(k+1) = \bar{\mathbf{x}}_o(k+1) + \mathbf{K}_e(\mathbf{y}(k+1) - \mathbf{C}_{od}\bar{\mathbf{x}}_o(k+1)) \quad (2)$$

여기서 \mathbf{x}_o 는 i_2, i_1, v_c 를 나타낸다.

2.3 어드미턴스 기반 안정성 평가

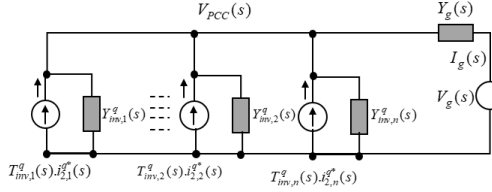


그림 2 LCL 필터형 다중 계통연계 인버터의 등가회로

그림 2는 다중 계통연계 인버터, 계통 및 LC 임피던스의 등가회로를 나타낸다. 계통연계 인버터는 전류원 $T_{inv,n}^q(s)i_{2,n}^{q*}(s)$ 와 어드미턴스 $Y_{inv,n}^q(s)$ 로 나타나며 여기서 $T_{inv,n}^q(s)$ 는 제어기의 페루프 전달함수를 나타내고 $i_{2,n}^{q*}(s)$ 는 제어기의 기준 전류이다. 또한, $Y_g(s)$ 는 LC 타입 계통 임피던스로 다음과 같이 나타낸다.

$$Y_g(s) = \frac{1}{Z_g(s)} = C_g s + \frac{1}{L_g s} = \frac{C_g L_g s^2 + 1}{L_g s} \quad (3)$$

제어기가 안정하기 위해서는 $nY_i(s)$ 와 $Y_g(s)$ 의 Magnitude가 같을 때 각 어드미턴스의 위상 차이가 180° 에 근접하지 않아야 한다.

한 계통연계 인버터가 다른 계통연계 인버터에 의해 받는 영향은 다음의 전달함수로 나타낼 수 있다.

$$P_{1,t \neq 1}(s) = \frac{i_{2,1}^q(s)}{i_{2,t \neq 1}^{q*}(s)} = -\frac{Y_{inv,1}^q(s) T_{inv,t \neq 1}^q(s)}{Y_g(s) + \sum_{j=1}^n Y_{inv,j}^q(s)} \quad (4)$$

다중 계통연계 인버터가 안정하기 위해서는 $P_{1,t \neq 1}(s)$ 의 값이 모든 주파수 대역에서 0dB 이하로 유지해야 한다.

2.4 시뮬레이션 결과

전상태 전류 제어 기법의 성능과 안정성을 입증하기 위해 MATLAB과 PSIM 시뮬레이션이 사용되었다. 그림 3은 5kHz내에서 $P_{1,t \neq 1}(s)$ 의 Bode Plot을 나타낸 것으로 모든 주파수 대역에서 0dB이하로 Magnitude가 유지하기 때문에 계통연계 인버터가 다른 계통연계 인버터에 영향을 받지 않음을 알 수 있다. 그림 4는 $n=2$ 일 때 $nY_i(s)$ 및 $Y_g(s)$ 의 Bode Plot으로 Magnitude가 같을 때 위상 차이가 180° 에 근접하지 않아 어드미턴스 안정성을 만족함을 나타낸다[1]. 그림 5와 그림 6은 고조파 왜곡과 LC 계통 임피던스가 존재할 때 병렬 연결된 첫번째와 두번째 계통연계 인버터에서 계통측 전류 파형에 대한 시뮬레이션 결과를 나타낸다. 1.1초에서 기준 전류가 변화하여도 전류 품질의 저하 없고 계통전류가 안정적으로 제어됨을 확인할 수 있다.

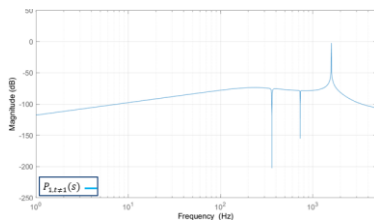


그림 3 $P_{1,t \neq 1}(s)$ 의 Bode Plot

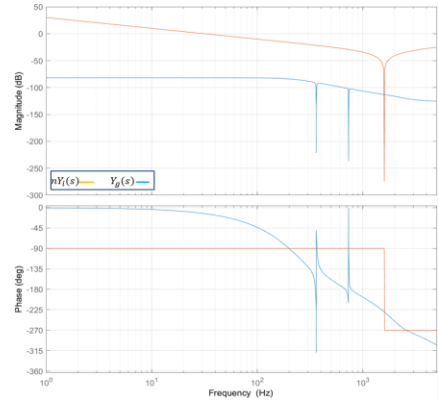


그림 4 $nY_i(s)$ 및 $Y_g(s)$ 의 Bode Plot

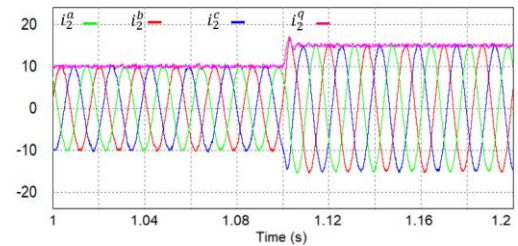


그림 5 인버터 #1의 전류 제어 응답

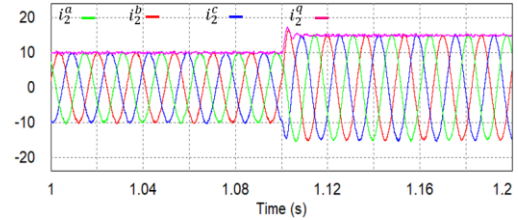


그림 6 인버터 #2의 전류 제어 응답

3. 결론

본 논문은 계통이 고조파 왜곡과 LC 계통 임피던스를 가질 때 다중 계통연계 인버터의 전류제어 기법 및 어드미턴스 기반 안정성 평가 방식을 제시하였다. 시뮬레이션 결과를 통해 전류 제어 기법의 성능과 안정성을 확인하고 높은 품질의 전류를 얻을 수 있음을 확인하였다.

이 논문은 2024년도 정부(교육부)의 재원으로 한국연구재단의 기초연구사업 지원을 받아 수행된 것임 (NRF-2019 R1A6A1A03032119). 본 과제(결과물)는 교육부와 한국연구재단의 재원으로 지원을 받아 수행된 3단계 산학협력 선도대학 육성사업(LINC 3.0)의 연구결과입니다.

참고 문헌

- [1] D. Yang, X. Ruan, and H. Wu, "Impedance shaping of the grid-connected inverter with LCL filter to improve its adaptability to the weak grid condition", IEEE Trans. on Power Electr., vol. 29, no. 11, pp. 5795–5805, 2014