

불평형 및 왜곡 계통전압 조건에서 계통연계 인버터의 주파수 적응형 전류 제어 기법

강민, 김경화[†]
 서울과학기술대학교

Frequency-adaptive Current Control Design of Grid-connected Inverter under Unbalanced and Distorted Grid Voltages

Min Kang, Kyeong-Hwa Kim[†]
 Seoul National University of Science and Technology

ABSTRACT

최근 신재생 에너지의 필요성이 증가하고 계통연계 인버터의 설치 규모가 증가함에 따라 계통연계 인버터의 전력 품질 향상이 요구되고 있다. 계통연계 인버터의 출력 전류를 제어할 때, 계통 전압이 불평형 상태이거나 계통 외란이 있을 경우 전력 품질이 저하되는 문제가 발생한다. 이러한 문제를 개선하기 위해 LCL 필터형 계통연계 인버터에 LQR(Linear Quadratic Regulator) 기반의 공진제어기와 적분제어기가 결합된 전 상태궤환 전류제어 방식을 제안한다. 또한, 본 논문에서는 계통의 주파수 변동으로 인한 공진제어기의 성능저하를 막기 위해 MAF-PLL(Moving Average Filter-Phase Lock Loop)을 사용한 주파수 적응형 전류제어 기법을 제시한다.^[1] PSIM 시뮬레이션을 통해 전류 제어기의 성능을 평가한다.

1. 서론

마이크로그리드 및 신재생에너지를 활용한 분산전원 시스템의 수요가 증가함에 따라 계통연계 인버터의 필요성이 꾸준히 증가되어 왔다. 계통연계 인버터의 제어를 위해 PI 제어기가 자주 사용된다. PI 제어기는 간단한 구조로, 제어기 구성이 쉬운 장점이 있지만, 계통 전압에 불평형이나 고조파 왜곡과 같은 계통외란이 나타나는 경우 전류제어 성능이 떨어지는 단점을 가지고 있다. 이러한 문제점을 극복하기 위해 본 논문은 전 상태궤환 전류 제어기법에 공진제어기와 적분제어기를 결합하여 불평형 및 왜곡 계통 전압 하에서도 높은 전류 품질을 보장하는 전류제어기를 제시한다. 공진제어기와 적분제어기를 시스템 모델에 추가함으로써 시스템 차수가 증가하지만 본 논문에서는 LQR(Linear Quadratic Regulator)기반 제어방식을 적용하여 비용 함수를 최소화하는 방식으로 체계적으로 제어기 이득을 선정하고 최적 제어를 수행함으로써 제어기의 안정성을 보장하고자 한다. 또한, 시스템의 복잡성을 줄이고 제어기에 요구되는 센서의 사용을 최소화하기 위하여 전 상태 관측기를 설계한다. 계통 주파수 변동으로 인해 발생하는 공진제어기의 성능저하를 방지하기 위해 MAF-PLL(Moving Average Filter-Phase Lock Loop)을 사용하여, 주파수 검출 성능을 향상시킨다. 제안된 제어 기법의 타당성과 성능이 PSIM 시뮬레이션을 통해 입증된다.

2. 전류 제어기 설계

2.1 전 상태궤환 전류 제어

그림1은 불평형 및 왜곡 계통 전압 조건에서 계통연계

인버터의 주파수 적응형 전류 제어기 전체 블록도이다. 계통연계 인버터 시스템의 이산시간 상태공간모델은 다음과 같이 표현된다.

$$\mathbf{x}_s(k+1) = \mathbf{A}_{sd} \mathbf{x}_s(k) + \mathbf{B}_{sd} \mathbf{u}_s(k) + \mathbf{D}_{sd} \mathbf{e}_s(k) \quad (1)$$

$$\mathbf{y}_s(k) = \mathbf{C}_{sd} \mathbf{x}_s(k) \quad (2)$$

위 식에서 $\mathbf{x}_s = [i_2^q \ i_2^d \ i_1^q \ i_1^d \ v_c^q \ v_c^d]^T$ 은 시스템 상태 벡터, $\mathbf{u}_s = [v_i^q \ v_i^d]^T$ 은 시스템 입력 벡터, $\mathbf{y}_s = [i_2^q \ i_2^d]^T$ 은 시스템 출력 벡터, $\mathbf{e}_s = [e^q \ e^d]^T$ 은 계통 전압 벡터이다.

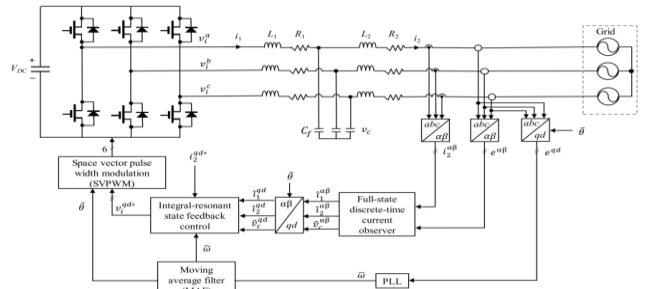


그림1 불평형 및 왜곡 계통 전압 조건에서 주파수 적응형 전류 제어기 블록 다이어그램

2.2 적분 제어

출력 전류의 정상상태 오차를 제거하기 위해 제어기에 다음과 같이 이산시간 적분 상태 제어를 구성한다.

$$\mathbf{n}_0(k+1) = \begin{bmatrix} x_i^q(k+1) \\ x_i^d(k+1) \end{bmatrix} = \mathbf{I} \begin{bmatrix} x_i^q(k) \\ x_i^d(k) \end{bmatrix} + \mathbf{I} \begin{bmatrix} \varepsilon_i^q(k) \\ \varepsilon_i^d(k) \end{bmatrix} \quad (3)$$

위 식에서 $\boldsymbol{\varepsilon} = [\varepsilon_i^q \ \varepsilon_i^d]^T = \mathbf{r} - \mathbf{C}_{sd} \mathbf{x}_s$ 는 전류 오차 벡터, $\mathbf{r} = [i_2^{q*} \ i_2^{d*}]^T$ 은 기준 전류 벡터이다.

2.3 공진 제어

불평형 계통 전압으로 인한 고조파를 보상하기 위해 다음과 같이 2차 공진제어기를 구성하고, 왜곡 계통 전압에 의한 외란을 보상하기 위해 6차, 12차 공진제어기를 추가로 구성한다.

$$\mathbf{n}_{ci}(k+1) = \begin{bmatrix} \delta_{1i}^q(k+1) \\ \delta_{2i}^q(k+1) \\ \delta_{1i}^d(k+1) \\ \delta_{2i}^d(k+1) \end{bmatrix} = \mathbf{A}_{rci} \begin{bmatrix} \delta_{1i}^q(k) \\ \delta_{2i}^q(k) \\ \delta_{1i}^d(k) \\ \delta_{2i}^d(k) \end{bmatrix} + \mathbf{B}_{rci} \begin{bmatrix} \varepsilon_i^q(k) \\ \varepsilon_i^d(k) \end{bmatrix} \text{ for } i = 2, 6, 12 \quad (4)$$

위 식에서

$$\mathbf{A}_{rci} = \begin{bmatrix} 2\cos(j\omega_k T_s) & 1 & & \\ & -1 & & 0 \\ & & 2\cos(j\omega_k T_s) & 1 \\ & & & -1 \end{bmatrix}, \mathbf{B}_{rci} = \begin{bmatrix} \cos(j\omega_k T_s) & \\ & -1 \\ & & \cos(j\omega_k T_s) \\ & & & -1 \end{bmatrix}$$

i 는 고조파의 차수, T_s 는 샘플링 주기이다.

2.4 LQR 제어기

식(1)-(4)를 결합한 전체 시스템 모델은 다음과 같이 나타난다.

$$\begin{bmatrix} \mathbf{x}_s(k+1) \\ \mathbf{n}_c(k+1) \end{bmatrix} = \begin{bmatrix} \mathbf{A}_{sd} & \mathbf{0} \\ -\mathbf{\Gamma} \mathbf{C}_{sd} & \mathbf{\Phi} \end{bmatrix} \begin{bmatrix} \mathbf{x}_s(k) \\ \mathbf{n}_c(k) \end{bmatrix} + \begin{bmatrix} \mathbf{B}_{sd} \\ \mathbf{0} \end{bmatrix} \mathbf{u}_s(k) + \begin{bmatrix} \mathbf{0} \\ \mathbf{\Gamma} \end{bmatrix} \mathbf{r}(k) \quad (5)$$

$$\mathbf{u}_s(k) = -\mathbf{K} \mathbf{x}_s(k) \quad (6)$$
 위 식에서

$\mathbf{n}_c = [\mathbf{n}_0 \quad \mathbf{n}_{c2} \quad \mathbf{n}_{c6} \quad \mathbf{n}_{c12}]^T$, $\mathbf{\Gamma} = [\mathbf{I} \quad \mathbf{B}_{rc2} \quad \mathbf{B}_{rc6} \quad \mathbf{B}_{rc12}]^T$
 $\mathbf{\Phi} = \text{diag}[\mathbf{I} \quad \mathbf{A}_{rc2} \quad \mathbf{A}_{rc6} \quad \mathbf{A}_{rc12}]$ 로 표현된다.

제안된 기법의 안정성과 제어 성능을 향상시키기 위해 제어 입력 $\mathbf{u}(k)$ 는 LQR 최적화 기법을 통해 구한 이득 행렬 \mathbf{K} 에 의해 얻어진다. 비용함수 J 와 Discrete Algebraic Riccati Equation(ARE)의 해는 다음과 같이 나타난다.

$$J = \frac{1}{2} \sum_{k=0}^{\infty} \mathbf{x}_e^T(k) \mathbf{Q} \mathbf{x}_e(k) + \mathbf{u}_s^T(k) \mathbf{R} \mathbf{u}_s(k) \quad (7)$$

$$\mathbf{P} = \mathbf{Q} + \mathbf{A}_e^T \mathbf{P} \mathbf{A}_e - \mathbf{A}_e^T \mathbf{P} \mathbf{B}_e (\mathbf{R} + \mathbf{B}_e^T \mathbf{P} \mathbf{B}_e)^{-1} \mathbf{B}_e^T \mathbf{P} \mathbf{A}_e \quad (8)$$

식 (8)는 Matlab의 "dlqr"함수를 통해 계산되고, 최적화된 이득 행렬 \mathbf{K} 을 구한다.

2.5 전 상태 관측기

본 논문에서는 제어기의 복잡성과 비용을 줄이기 위해 제어기 설계에 필요한 센서를 줄이고 관측기를 통해 계통 측과 인버터 측 전류, 커패시터 측 전압을 측정한다. 전 상태 관측기는 정지좌표계에서 구현되며 다음과 같이 표현된다.

$$\hat{\mathbf{x}}(k+1) = \mathbf{A}_d \hat{\mathbf{x}}(k) + \mathbf{B}_d \mathbf{u}(k) + \mathbf{D}_d \mathbf{e}(k) \quad (9)$$

$$\hat{\mathbf{x}}(k+1) = \hat{\mathbf{x}}(k+1) + \mathbf{K}_e [\mathbf{y}(k+1) - \mathbf{C}_d \hat{\mathbf{x}}(k+1)] \quad (10)$$

여기서, " \wedge "은 관측기의 추정치, \mathbf{K}_e 는 관측기의 이득 행렬, $\hat{\mathbf{x}}(k+1)$ 은 샘플링 시간 $(k+1)T_s$ 에서의 첫 번째 예측 값이다.

2.6 이동평균필터(MAF-PLL)

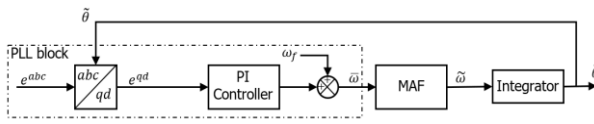


그림2 MAF기반 주파수 검출 블록 다이어그램

기존 PLL에 의해 얻어진 계통 전압의 각주파수 $\hat{\omega}$ 는 계통 외란과 주파수 변동에 의해 주파수 검출 성능이 저하된다. 이 문제를 해결하기 위해 그림2와 같이 MAF-PLL을 구성해 주파수를 검출한다.

3. 시뮬레이션 결과

제안된 기법의 성능을 입증하기 위해 계통 주파수의 변동과 불평형 및 왜곡 계통 전압 조건 하에서의 시뮬레이션이 PSIM 시뮬레이션을 통해 수행되었다. 그림3은 고조파 왜곡과 불평형 조건을 가진 계통 전압 파형을 나타낸다. 계통 상전압의 크기는 $180[V_{peak}]$ 이고 a상 전압의 크기는 90%로 감소하였다.

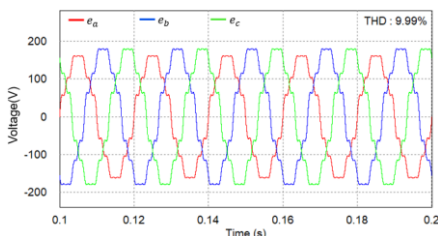


그림3 3상 불평형 왜곡 계통 전압

그림4는 제안된 방식을 사용한 계통연계 인버터의 q축 및 d축 계통 출력 전류 파형을 나타낸다. q축 전류 명령은 0.3[s]일 때

10[A]에서 15[A]로 증가한다. 시뮬레이션 결과 과도응답에서도 우수한 제어 성능을 나타낸다.

그림5는 주파수 변동에 따른 3상 계통측 전류 응답을 나타낸다. 계통 주파수는 60Hz에서 0.1[s] 이후 50Hz, 0.2[s] 이후 55Hz로 변화하였다. 제안된 제어기는 주파수 변동 조건 하에서도 안정적인 전류 제어 성능을 보여준다.

그림6은 a상 계통 전류의 FFT결과이다. 고조파가 효과적으로 억제되고 THD값이 1.98%로 낮은 왜곡 수준을 확인할 수 있다.

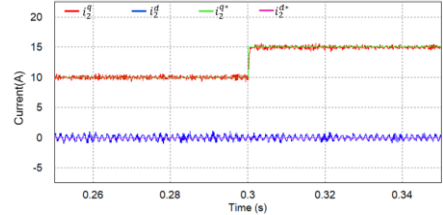


그림4 불평형 및 왜곡 계통 전압 조건에서 q,d축 계통 전류

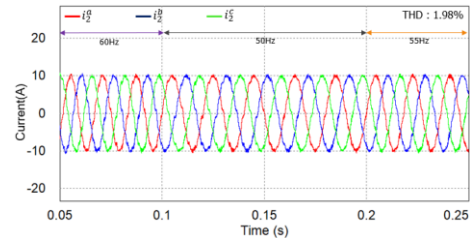


그림5 불평형 및 왜곡 계통 전압 조건에서 계통 주파수 변동 시 3상 계통측 출력 전류 파형

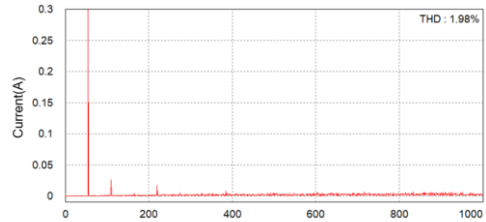


그림6 정상상태 55 Hz에서 a상 계통전류 FFT(Fast Frequency Transform)

4. 결론

본 논문에서는 불평형 및 왜곡 계통 전압 하에서 계통연계 인버터의 주파수 적응형 전류제어 기법을 제시하였다. 제안된 기법은 MAF-PLL과 관측기를 기반으로 하여 계통 전압의 주파수 변동과 불평형 및 왜곡 계통전압으로 인해 발생하는 외란을 효과적으로 제거할 수 있게 한다.

이 성과는 정부(과학기술정보통신부)의 재원으로 한국연구재단의 지원을 받아 수행된 연구임(NRF-2022R1F1A1064350). 본 논문은 한국생산기술연구원 기본사업 "차세대 모빌리티용 AI 융합 자가발전-충전 핵심 요소기술 개발 (KITECH EH-24-0003)"의 지원으로 수행한 연구입니다. 본 과제(결과물)는 교육부와 한국연구재단의 재원으로 지원을 받아 수행된 3단계 산학연협력 선도대학 육성사업(LINC 3.0)의 연구결과입니다.

참고 문헌

- [1] Y. Yang, K. Zhou, H. Wang, F. Blaabjerg, D. Wang and B. Zhang, "Frequency Adaptive Selective Harmonic Control for Grid-Connected Inverters," *IEEE Trans. on Power Electronics*, vol. 30, no. 7, pp. 3912–3924, July 2015