

SiC 기반 위상 천이 폴-브릿지 컨버터 손실 분석

유재곤, 양형규, 박상민, 주동명, 김진홍, 박준성†
한국전자기술연구원 전력제어시스템 연구센터

Loss Analysis of SiC Based Phase Shifted Full Bridge Converter

Jae-Gon Yoo, Hyung-Kyu Yang, Sang-Min Park, Dong-Myoung Joo, Jin-Hong Kim, Joon-Sung Park†

Power System Research Center, Korea Electronics Technology Institute (KETI)

ABSTRACT

본 논문에서는 SiC 기반의 위상천이 풀브릿지 컨버터의 손실 분석에 관하여 기술한다. 최근 차세대 전력반도체의 사용이 증가함에 따라서 보다 효율적인 설계를 위한 설계 Tool의 개발이 요구되고 있다. 정확도 높은 설계 도구 구현을 위해서는 다양한 토폴로지에 대한 수학적 모델링 및 손실 분석이 요구된다. 따라서 본 논문에서는 SiC 기반의 위상 천이 폴-브릿지 컨버터에 대한 수학적 모델링 및 손실 분석을 진행하고 3kW, 6kW 프로토타입에 대해 시뮬레이션 및 실험을 통해 검증한다.

1. 서 론

최근 수 W의 저전력부터 수백 kW의 대용량까지 전력변환 장치가 사용되는 모든 분야에서 시스템 효율 및 전력밀도 개선을 위한 연구가 지속되고 있다. 이에 따라 차세대 전력반도체를 통한 전력변환장치의 성능 개선 연구가 진행되고 있다.^{[1][2]} 차세대 전력반도체는 기존의 전력반도체와 전기적, 물리적 특성이 다른 만큼 전력변환장치에 적용하기 위한 최적화 연구가 필요하다. 그러나 전력변환장치가 적용되는 분야 및 토폴로지가 매우 다양한 만큼 아직 차세대 전력변환장치를 적용하기 위한 설계기법 최적화가 미비한 상황이다. 또한, 각기 다른 분야에서 연구가 진행되고 있는 만큼 진행된 최적화에 대한 정보 교류가 어려운 만큼 모든 연구자가 편하게 사용할 수 있는 통합형 최적 설계 플랫폼이 필요하다.

따라서 본 논문에서는 통합형 플랫폼 개발의 하나로 SiC를 적용한 3kW, 6kW 위상 천이 폴브릿지 컨버터에 대한 손실 분석을 진행하고 모의실험 및 실험을 통해 분석 내용의 타당성을 검증한다.

2. 위상천이 폴브릿지 컨버터 손실 분석

2.1 스위치 손실

본 논문의 위상천이 폴브릿지 컨버터의 구성을 그림 1을 통해 나타냈다. 본 논문에서는 정확한 손실 분석을 통한 효율 예측을 위해서 1차 측 스위치 손실, 공진 인덕터 손실, 변압기 손실, 2차 측 정류 다이오드 손실, 출력 인덕터 손실을 고려하였다. 또한, 보다 정확한 손실 분석을 위하여 주변 환경 요소에 따라서 변화하는 기생 성분을 추가 고려하였다. 반도체 소자의

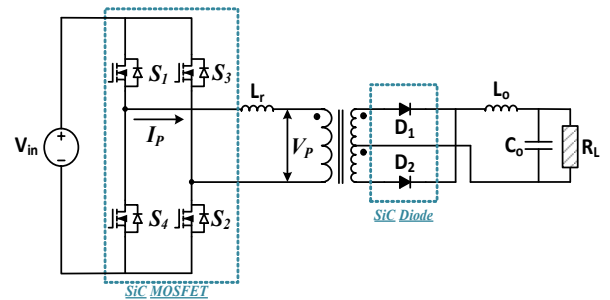


그림 1 SiC를 적용한 위상천이 폴브릿지 컨버터
Fig. 1 Phase shifted full bridge converter using SiC device

손실은 도통 손실과 스위칭 손실을 고려하였다. 도통 손실 계산을 위해 사용된 수식은 수식 (1), (2)와 같다. 정확한 손실 분석을 위하여 정방향 도통 손실과 역방향 도통 손실을 나누어 계산하였다. 수식 (1)을 통해 정방향 도통 손실을 계산하였고 수식 (2)를 기반으로 역방향 도통 손실을 계산하였다. 정확한 손실 분석을 위하여 스위치에서 발생하는 열에 따라 변화하는 등가 저항성분과 기생 다이오드의 문턱 전압의 변화를 고려하여 반영하였다. 이 때 등가 저항성분과 기생 다이오드의 문턱 전압의 변화는 반도체 제조업체에서 제공하는 데이터시트를 참고하였다.

$$P_{cond} = I_{DS,RMS}^2 \times R_{ds,on} \tag{1}$$

$$P_{rcond} = V_F \times I_{SD} \tag{2}$$

스위칭 손실은 수식 (3)을 통해 손실 계산을 수행하였다. 이때, 스위칭 구간을 세분화 하여 턴 온 구간에서 필요한 에너지 Eon, 스위칭 턴 오프 구간에서 필요한 에너지 Eoff, 스위칭을 위해 필요한 Egate를 각각 구하여 적용하였다. 이 때 사용되는 스위치의 기생 커패시턴스 성분들의 비선형성을 반영하기 위하여 각 커패시턴스의 변화를 제조사의 데이터 시트를 참고하여 적용하였다. 이 외에도 역병렬 다이오드에 의한 손실을 고려하였다. 또한, 위상천이 폴브릿지 컨버터의 동작 특성을 고려하여 소프트 스위칭 구간에서의 스위칭 손실 여부도 반영하였다.

$$P_{sw} = (E_{on} + E_{off} + E_{gate}) \times F_{sw} \tag{3}$$

2.2 자성체 손실

시스템의 정확한 손실 분석 및 효율 예측을 위하여 자성체에 대한 손실 분석을 진행하였다. 변압기 손실은 수식 (4), (5)를 통해 철손과 동손을 구분하여 계산하였다. 철손은 정확한 손실 계산을 위하여 동작 온도 변화에 따라 변화하는 자속밀도 성분을 반영하였다.

$$P_c = P_{cv} \times V_e \quad (4)$$

정확한 동손을 구하기 위하여 변압기에 흐르는 전류를 구간 에 따라 세분화 하여 적용하였다. 공진 인덕터에 의한 영향으로 구분되는 유효 듀티 구간과 그에 따른 최대 전류와 최소 전류를 계산하였으며 자화 전류를 계산하여 손실 계산에 적용하였으며 권선의 단면적 A, 턴 당 최소 평균길이 MLT(Mean Length per Turn length), 비저항 ρ 를 통해 최종 변압기 동손을 계산하였다.

$$P_w = I_{p,rms}^2 \rho \frac{N_p \times MLT}{A} + 2I_{s,rms}^2 \frac{N_s \times MLT}{A} \quad (5)$$

이 외에도 공진을 위한 공진 인덕터와 출력 인덕터도 변압기와 동일한 요소를 적용하여 손실을 계산하였다.

3. 실험 결과

제한한 손실 계산 방법의 타당성을 검증하기 위하여 실제 프로토타입의 위상천이 컨버터를 제작하고 그림 2와 같이 실험 환경을 구성하여 실험을 수행하였다. 3kW, 6kW 두 가지 용량을 대상으로 각 3가지 실험 조건을 선정하여 총 6가지 조건을 대상으로 실험을 수행하였다. 실험 조건에 대한 내용을 표 1을 통해 나타내었다.

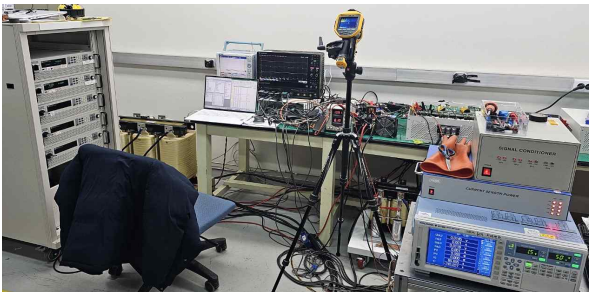


그림 2 위상천이 풀-브릿지 컨버터 실험 환경
Fig. 2 Phase shift full-bridge converter experiment environment

표 1 위상천이 풀-브릿지 컨버터 실험 조건
Table 1 Phase shift full bridge converter experiment conditions

용량	주파수[kHz]	입력전압[V]	출력전압[V]
3kW	150	380	100
	150	420	150
	200	420	150
6kW	125	550	200
	150	550	200
	150	600	200

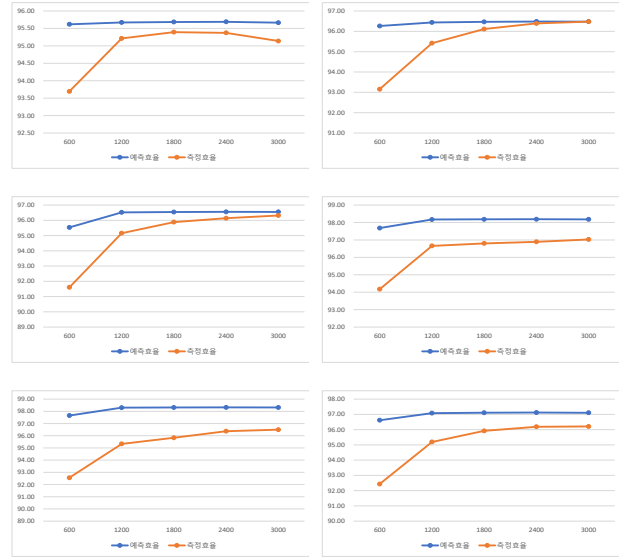


그림 3 위상천이 풀-브릿지 컨버터 실험 결과
Fig. 3 Phase shift full-bridge converter experiment result

그림 3에 각 조건의 실험 결과를 나타내었다. 실험 결과 공통적으로 경부하에서 오차가 크게 발생하였다. 이는 용량에 따른 하드 스위칭 및 소프트 스위칭 차이로 인해 발생하는 것으로 판단된다. 또한, 3kW, 6kW 총 6가지 Case에서 최대 4.19%, 평균 1.56%의 오차를 나타냈다.

3. 결론

본 논문에서는 SiC 기반의 위상천이 풀브릿지 컨버터의 손실 분석에 대하여 기술 하였다. 보다 정확한 손실 분석을 위하여 다양한 환경 요소를 반영하여 손실 분석을 진행하였고 손실 분석 결과의 타당성을 검증하기 위하여 6가지 실험 조건을 선정하고 실험을 수행하였다. 수행 결과 평균 1.56% 이내의 오차를 나타냈다. 해당 연구는 차세대 전력반도체를 적용한 하드 웨어 설계 도구 개발에 도움이 될 것으로 사료되면 추후 더욱 높은 정확도를 위하여 소프트 스위칭 여부와 같은 추가적인 환경요소에 대한 반영 연구를 추가할 예정이다.

이 논문은 2021년도 정부(산업통상자원부)의 재원으로 한국에너지기술평가원의 지원을 받아 수행된 연구임 (20212020800020, 통합형 최적설계 플랫폼 기반 초고효율 전력변환시스템 개발)

참고 문헌

- [1] Z. Chen and A. Q. Huang, "High Performance SiC Power Module Based on Repackaging of Discrete SiC Devices," in IEEE Transactions on Power Electronics, vol. 38, no. 8, pp. 9306-9310, 2023, Aug.
- [2] R. Luo, B. Sun, X. Hou, W. Shi, G. Zhang and J. Fan, "Optimal Design of 100 - 2000 V 4H - SiC Power MOSFETs Using Multi-Objective Particle Swarm Optimization Algorithms," in IEEE Electron Device Letters, vol. 45, no. 5, pp. 786-788, 2024, May.