

# 계통연계 인버터의 고효율화 및 출력 전류 리플 저감을 위한 전력변환회로

이정현, 서용교, 전성준, 노의철  
부경대학교

## Power Conversion Circuit for Efficiency Improvement and Output Current Ripple Reduction of Grid-Connected Inverter

Jung-Hyun LEE, Yong-Kyo Seo, Seong-Jeub Jeon, Eui-Cheol Nho  
Pukyong National University

### ABSTRACT

본 논문에서는 LCL 필터를 적용한 3상 interleaved PWM 기반의 계통연계 인버터의 고효율화 및 출력 리플 저감을 위한 전력변환회로를 제안하였다. 스위칭 소자로는 SiC 소자를 채용하여 스위칭 주파수를 높여 필터의 크기를 최소화 하였고 인버터와 병렬 연결된 LCL 필터에 포함된 수동저항을 통하여 흐르는 스위칭 전류에 의한 손실이 최소화 됨을 보였다.

### 1. 서 론

화석 연료의 고갈과 기후변화에 대응하고자 신재생에너지 발전의 비중이 날로 증가해 감에 따라 계통연계형 인버터가 광범위하게 사용되고 있다. 계통연계형 인버터를 계통에 연결할 경우, 전력 변환 과정에서 인버터의 스위칭 동작으로 인해 발생한 고조파는 계통의 품질을 저하시킬 수 있기 때문에 인버터 출력단에 필터를 설치한다. 단일 인버터를 사용한 것에 비해서 LCL 필터를 사용하면 그 크기를 크게 줄일 수 있는 이점이 있으나 공진특성으로 불안정해지기 쉽다[1]. 이러한 공진을 해결하기 위해 제동 저항을 회로에 삽입하여 쉽게 제동을 구현해 안정화시킬 수 있으나 제동 저항에서 손실이 생기게 되는 문제점이 있다. 제동 저항에 흐르는 스위칭 잡음 전류가 손실을 일으키는 것이 문제인데 [2]에서는 이 제동 저항 주위에 회로를 부가하여 스위칭 잡음 전류가 제동 저항으로 흐르지 않고 bypass되도록 하여 손실을 줄이는 방법을 제안하였다. [3]에서는 추가적인 수동 소자를 최소화하는 대신 인버터를 병렬운전하여 제동저항에 흐르는 스위칭 전류의 기본파 성분을 제거하여 손실을 줄이는 방법을 제안하였다.

본 논문에서는 제동저항이 포함된 LCL 필터를 갖는 계통연계형 인버터 시스템의 interleaved PWM 기법으로 인버터 출력 전류의 리플을 저감시키고 제동 저항의 손실을 줄이고자 한다.

#### 2.1 Interleaved PWM과 제안한 시스템

3상 인버터를 위한 정현파 PWM은 그림 1에서와 같이 정현 변조파( $v_{sa}$ ,  $v_{sb}$ ,  $v_{sc}$ )와 삼각 반송파( $v_{car1}$  or  $v_{car2}$ )를 비교하여 만든다. 병렬 운전되는 두 기의 인버터를 위한 PWM에는 실선으로 표시한 반송파( $v_{car1}$ )와 점선으로 표시한 반송파( $v_{car2}$ )를 사용하여 interleaved PWM이 되도록 한다.

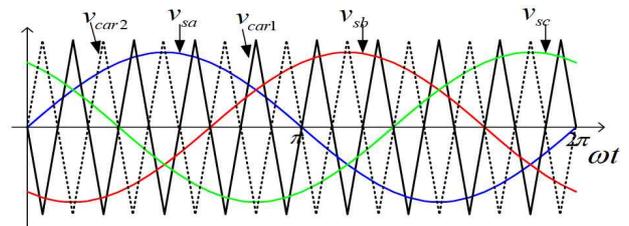


그림 1 3상 정현파 interleaved PWM의 변조파와 삼각 반송파

interleaved PWM을 사용하여 인버터 2대를 병렬운전하면 스위칭 주파수의 홀수배 고조파를 제거할 수 있다. 고차 고조파는 인버터 1기를 사용한 경우보다 줄어든다. 때문에 interleaved PWM을 사용하여 병렬 운전하는 인버터를 채용하면, 합성된 전류 고조파의 기본파 성분은 제거되어 고조파 특성을 개선할 수 있다.

#### 2.2 제안한 시스템

제안하는 시스템은 그림 2와 같다. 2개의 인버터 병렬접속을 통하여 전력용량을 증강시키며 고조파는 감소하게 된다. LCL 필터에는 적절한 제동저항을 선택하여 원하는 제동비를 얻을 수 있어 시스템을 안정시킬 수 있으며, 두 기의 인버터 PWM에 사용하는 반송파는 180° 위상차가 나는 것을 사용한다.

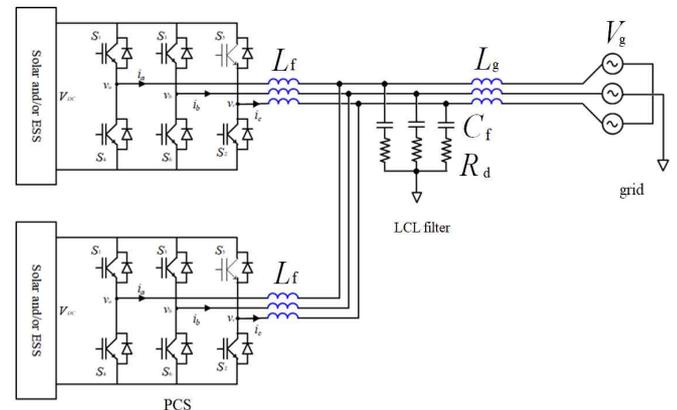


그림 2 제안한 3-phase interleaved PWM 기반의 계통연계 인버터

### 3. 시뮬레이션 결과

그림 3은 3상 인버터의 출력전류를 보여준다. 그림 3(a)는 인버터를 하나만 사용하였을 경우이고 그림 3(b)는 2대를 사용한 경우이다. 그림 3(a)와 그림 3(b) 리플전류의 peak-to-peak 값은 각각 1.54A, 0.45A로 약 29% 저감되는 것을 볼 수 있다.

그림 4는 인버터의 제동 저항에 흐르는 전류를 나타내었고 interleaved PWM 동작을 적용시킴으로써 그림 4(a), (b)를 통해 전류의 실효치는 약 522mA에서 410mA로 줄었음을 알 수 있다.

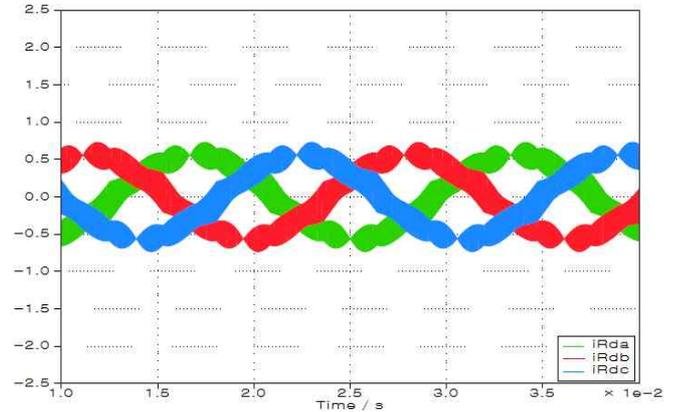
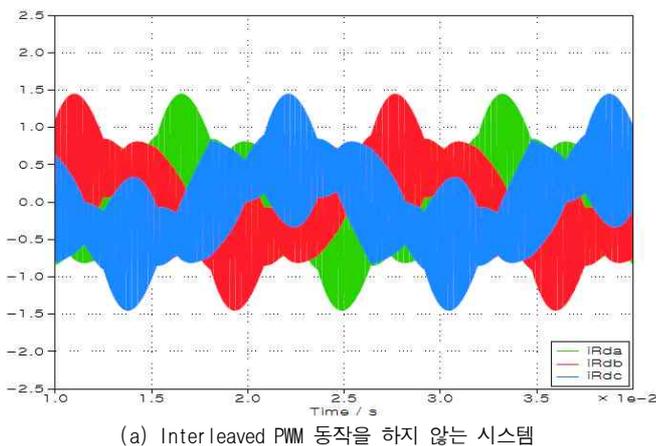
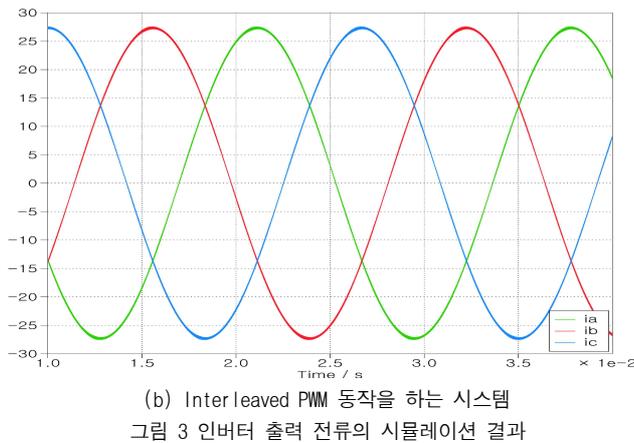
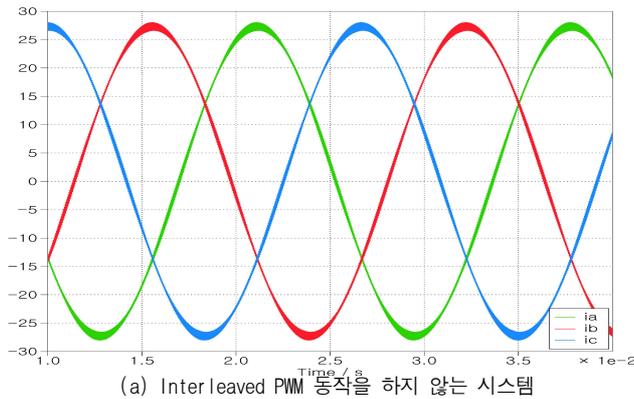


그림 4 3상 인버터 제동 저항에 흐르는 전류의 시뮬레이션 결과

### 4. 결론

본 논문에서는 3상 인버터를 간접병렬 운전하여 시스템의 출력을 증강시키고 아울러 제동 저항에서의 손실도 줄였다. 또한 계통에 주입되는 고조파의 크기도 줄여 필터의 용량을 줄일 수 있도록 하였다.

이 연구는 2024년도 정부(산업통상자원부)의 재원으로 한국 산업기술진흥원의 지원을 받아 수행된 연구임. (P0012451, 2024년 산업전문인력역량강화사업)

### 참고 문헌

- [1] M. Liserre, F. Blaabjerg, and S. Hansen, "Design and control of an LCL-filter-based three-phase active rectifier", IEEE Transactions on Industry Applications, vol. 41, no. 5, pp. 1281-1291, Sept.-Oct. 2005.
- [2] J.-H. Kim, H.-D. Kim, S.-Y. Kim, and S.-J. Jeon, "Parallel Operation of SiC MOSFETs", in proc. KIPPE Power Electronics conference, pp. 153-154, July 2021
- [3] H.D. Kim, J.-H. Kim, S.-Y. Kim and S.-J. Jeon, "Paralleled LCL Filter Driven by Interleaved PWM Inverter," in Power Electronics Conference, pp. 153-154, 2021.