

# 준공진형 플라이-백 컨버터의 스위치 전압 스트레스 감소기법

박영빈\*, 김위민\*\*, 이상원\*\*, 조영균\*  
 충남대학교\*, 공주대학교\*\*

## Voltage stress reduction technique for the resonant switch in quasi-resonant fly-buck converter

Yeong-Bin Bak\*, Wi-Min Kim\*\*, Sang-Won Lee\*\*, Young-Kyun Cho\*  
 Chungnam National University\*, Kongju National University\*\*

### ABSTRACT

2차측 보조 스위치를 통한 추가 공진으로 높은 전압이득을 얻을 수 있는 능동 스위칭 준공진형 플라이-백 컨버터(Quasi-resonant fly-buck converter, QRFBC)는 스위치의 드레인-소스 기생 커패시턴스와 누설 인덕턴스의 공진으로 인해 오프 시간 동안 2차측 스위치에 높은 전압 스파이크를 유발한다. 본 연구에서는 추가적인 드레인-소스 커패시터 연결을 통해 스위치 양단의 전압 변화율 상승을 억제함으로써 전압 스트레스를 줄이는 방법을 제안하였다. 제안된 방법을 사용하면, 넓은 부하 범위에서 스위치 양단의 전압 스트레스를 감소시킬 수 있기 때문에 안정적인 동작 특성을 갖는 컨버터를 구현 가능하다. 본 논문에서는 상기 내용과 함께 제안된 QRFBC의 동작을 분석하고, 공진 스위치에 인가되는 전압 스트레스의 공진 주파수 분석을 통한 보조 커패시턴스 설정 방법을 제안하여 기존의 공진형 컨버터의 신뢰성을 높이고자 하였다.

### 1. 서론

승압 공진형 컨버터는 부품 수가 적고 고유의 소프트 스위칭 특성으로 인한 높은 효율로 널리 사용되고 있다<sup>[1]</sup>. 공진형 컨버터의 이러한 장점을 적용하여 높은 전압 변환비를 갖는 다중 출력 능동 스위칭 준공진형 플라이-백 컨버터 (Quasi-resonant fly-buck converter, QRFBC)가 제안되었다<sup>[2]</sup>.

QRFBC의 2차측에서는 누설 인덕턴스에 저장되었던 에너지가 다이오드를 통해 부하로 전달될 때, OFF 상태의 공진 스위치 양단은 공진 커패시터 ( $C_r$ )와 직렬 연결된 드레인-소스 기생 커패시턴스 ( $C_{oss}$ ) 및 누설 인덕턴스 ( $L_{kg,r}$ )의 공진으로 인해 큰 전압 스파이크 및 링잉이 발생하게 된다. 경부하 조건에서는 작은  $C_{oss}$  값만으로도 시간에 따른 전압의 변화율(dV/dt)을 제어할 수 있기 때문에 이 영향이 크지 않지만, 중부하에서는 구동전류가 커지기 때문에 작은  $C_{oss}$ 만으로는 dV/dt의 큰 변화를 더이상 제어할 수 없게 된다. 그에 따라 허용치보다 높은 전압이 능동 소자 ( $S_2$ )에 순간적으로 인가되어 소자 파괴로 이어질 수 있는 위험성이 존재한다. 100 W 이하의 낮은 전력에서 주로 사용되는 플라이 백 컨버터는 스위칭 효율 개선과 빠른 정류 특성을 위해 일반적으로 낮은 정격 전압을 갖는 스위치가 사용되기 때문에, 컨버터의 신뢰성 제고를 위해서는 전압 스파이크 및 링잉 문제가 반드시 해결되어야만 한다<sup>[3]</sup>.

본 연구에서는 QRFBC의 동작과 공진 주파수 분석을 통해 전압 스파이크의 요인을 분석하고, 안정적으로 스위치 동작을 위한 보조 커패시터 ( $C_a$ )의 설정방법을 제시하여 넓은 부하 조건에서 안정적으로 동작 가능한 준공진형 플라이-백 컨버터를 제안하고자 한다.

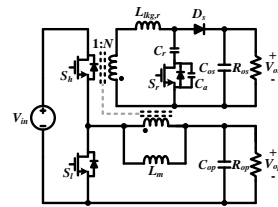


그림1 제안된 컨버터의 회로도  
 Fig.1 Schematic of the proposed converter

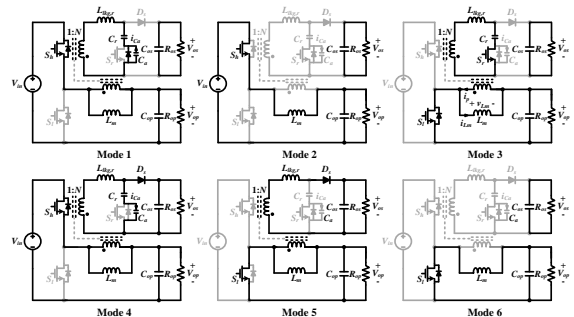


그림2 모드 1~6에서 제안된 컨버터의 등가 회로도  
 Fig.2 Schematic of the equivalent circuits of the proposed converter in modes 1-6

## 2. 제안된 컨버터

### 2.1 기본 구조

그림1은 제안된 전압 스트레스 감소 기법이 적용된 준공진형 플라이-백 컨버터의 회로도를 나타낸다. 1차측 컨버터는 일반적인 백 컨버터를 기반으로 하며 상측 스위치 ( $S_1$ ), 하측 스위치 ( $S_2$ ), 자화 인덕턴스 ( $L_m$ ), 출력 커패시터 ( $C_{op}$ ) 및 부하 저항 ( $R_{op}$ )으로 구성된다. 2차측 컨버터는 플라이백 컨버터를 기반으로 한 공진형 컨버터로 누설 인덕턴스 ( $L_{kg,r}$ ), 공진 커패시터 ( $C_r$ ), 추가 커패시터 ( $C_a$ ), 보조 스위치 ( $S_2$ ), 출력 다이오드 ( $D_s$ ), 출력 커패시터 ( $C_{os}$ ), 및 부하 저항 ( $R_{os}$ )으로 구성된다. 해당 플라이-백 컨버터는 2차측  $S_2$  스위치를 이용한 공진으로 인하여 턴수비에 의존하는 종래의 플라이-백 컨버터보다 높은 전압 이득을 가진다.

## 2.2 동작 원리

**모드 1:**  $S_h$  스위치가 ON 되며 모드가 시작하고, 2차측은  $C_a$  방전 후  $S_r$ 의 바디 다이오드가 도통되어  $L_{lk,g,r}$ 과  $C_r$ 이 공진 등가 회로를 구성한다.

**모드 2:** 벅 컨버터와 동일하게 동작하며  $S_h$  OFF시 종료된다.

**모드 3:**  $S_r$  스위치가 ON 되면 시작하며  $S_r$  스위치 역시 ON 되고, 2차측은  $C_r$ 에 저장되어 있던 에너지가  $L_{lk,g,r}$ 로 이동한다. 해당 모드에서  $S_r$ 의 듀티비가 출력 전압의 승압 정도와 전압 조정을 조절하며  $S_r$  턴 오프 시 종료된다.

**모드 4:**  $S_r$  스위치 OFF 순간 흐르는 전류  $i_{Ca}$ 에 의해  $C_a$ 가 충전되며  $S_r$ 에 전압 스파이크가 발생한다. 이때  $L_{lk,g,r}$ 과  $C_r$  및  $C_a$ 가 직렬로 보이는  $C_{eq}$ 가 공진 등가 회로를 구성한다. 해당 모드는  $C_a$  충전 시 종료된다.

**모드 5:**  $D_s$ 가 도통되며 불연속 전도 모드로 동작하므로 2차측 출력에 모든 에너지가 전달되고 난 후 종료된다.

**모드 6:** 벅 컨버터와 동일하게 동작하며  $S_r$  OFF 시 종료된다.

## 2.3 디자인 룰

모드 4에서 흐르는 전류  $i_{Ca}$ 에 의해  $C_a$ 가 충전되며  $i_{Ca} = C_a \frac{dV}{dt}$  이므로 전압변화율(dV/dt)은  $C_a$  값이 증가할수록 감소한다. 그러나  $C_a$ 가  $C_r$  값에 가까워질수록  $C_r$ 의 방전량이 늘어나 전압 이득이 줄어든다. 또한 효율적인 전압 스트레스 감소를 위해서는  $L_{lk,g,r}$ 과  $C_{eq}$ 의 공진 주파수가 컨버터의 스위칭 주파수보다 10배 높은 것이 바람직하다. 따라서  $C_a$ 의 권장 최대값은 다음과 같다.

$$C_a < \frac{1}{(100 \cdot f_{sw}^2 \cdot 4\pi^2 \cdot L_{lk,g,r}) - \frac{1}{C_r}} \quad (1)$$

추가 커패시턴스를 결정할 때는 전압 스트레스의 최소값과 전압 이득 감소 사이의 절충점을 고려하여야 한다.

표 1 프로토타입 파라미터 값

Table 1 Parameters value of the prototype

$V_{in}$	12 V	$P_{os}$	5 W	$C_r$	3.89 $\mu$ F
$V_{op}$	5 V	1:N	1:1	$C_a$	50 nF
$P_{op}$	1 W	$L_{lk,g,r}$	1.44 $\mu$ H	$C_{op}$ $C_{os}$	220 $\mu$ F
$V_{os}$	15 V	$C_{oss}$	490 pF	$f_{sw}$	49 kHz

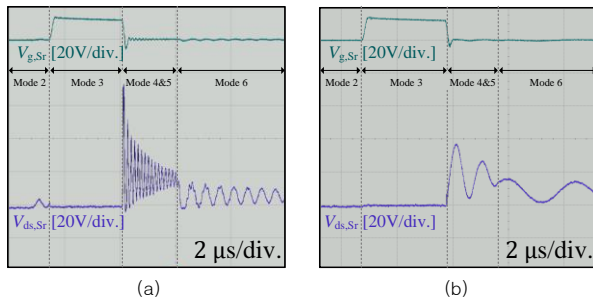


그림4  $S_r$  스위치의 실험 파형 (a) 기존 QRFBC (b) 제안된 감소 기법이 적용된 QRFBC

Fig.4 Experimental Waveforms of  $S_r$  switch (a) Conventional QRFBC (b) QRFBC with proposed reduction techniques

## 2.4 실험 결과

제안한 감소 기법의 성능을 비교하기 위해 프로토타입을 제작하여 실험을 진행하였다. 표 1은 제작한 프로토타입의

파라미터로, 각각 입력 전압 ( $V_{in}$ ), 1차측 출력 전압 ( $V_{op}$ ), 1차측 출력 전력 ( $P_{op}$ ), 2차측 출력 전압 ( $V_{os}$ ), 2차측 출력 전력 ( $P_{os}$ ), 턴수비 (1:N), 스위칭 주파수 ( $f_{sw}$ )를 기술하였다. 그림 4은 모드 2~모드 6 동작에서  $S_r$ 의 게이트 신호 ( $V_{g,Sr}$ )와 드레인-소스 전압 ( $V_{ds,Sr}$ )을 나타낸다.

모드 4와 모드 5에서 발생하는 공진 등가회로는 동일하므로 그림3과 같이 구분할 수 있다. 모드 4에서 발생하는 공진의 정확한 구성 요소를 파악하기 위해 링잉의 주기를 측정하여 공진 주파수  $\omega = 1/\sqrt{L_{lk,g,r}C_{eq}}$  를 분석하면, 기존 구조의 등가 커패시터는  $C_{eq} = 264$ pF로 도출된다. 도출된 등가 커패시터는  $C_r$ 에 비해 아주 작은 값으로, 전압 스파이크에 의한 공진은  $C_{oss}$ 에 의해 결정됨을 알 수 있다. 따라서  $C_a$ 를 적용한 제안된 회로에서는 등가 커패시턴스 증가로 인해 첨두치 전압이 기존 구조에 비해 50% 정도 작아졌으며, 공진 주기가 늘어난 것을 확인하였다.

## 3. 결론

본 논문에서는 기존 QRFBC의 문제점을 보완한  $C_a$  조절 방법을 제시하였다. 제안된 방법은 추가 커패시터를 통해 2차측 보조 스위치의 OFF 순간 발생하는 전압변화율을 억제하여 능동 소자를 보호한다. 뿐만 아니라 경부하 범위 이내로 동작할 시 기존보다 낮은 전압 정격의 소자를 사용하여 비용 및 효율 측면에서 이점을 얻을 수 있다. 실험 결과,  $C_a$ 를 설정하여 보조 스위치  $S_r$ 에 인가되는 전압 스트레스를 개선하고 넓은 부하 범위에서 기존 공진형 컨버터의 신뢰성이 확보됨을 입증하였다.

This work was supported in part by the MSIT(Ministry of Science and ICT), Korea, under the ITRC(Information Technology Research Center) support Program(IITP-2023-RS-2022-00156295) supervised by IITP(Institute for Information & Communications Technology Planning & Evaluation), in part by "Regional Innovation Strategy" through the National Research Foundation of Korea funded by the Ministry of Education under Grant 2021RIS-004.

## 참고 문헌

- [1] J. -W. Kim, M. -H. Park, J. -K. Han, M. Lee and J. -S. Lai, "PWM Resonant Converter With Asymmetric Modulation for ZVS Active Voltage Doubler Rectifier and Forced Half Resonance in PV Application," in IEEE Transactions on Power Electronics, vol. 35, no. 1, pp. 508-521, Jan. 2020.
- [2] G. -S. Lim, W. -M. Kim, Y. -K. Cho and S. -W. Lee, "Quasi-Resonant Fly-Buck Converter With Active Switching for Improved Output Voltage Boosting and Regulation," in IEEE Transactions on Industrial Electronics
- [3] R. Perrin, N. Quentin, B. Allard, C. Martin and M. Ali, "High-Temperature GaN Active-Clamp Flyback Converter With Resonant Operation Mode," in IEEE Journal of Emerging and Selected Topics in Power Electronics, vol. 4, no. 3, pp. 1077-1085, Sept. 2016, doi: 10.1109/JESTPE.2016.2544346.