

3-레벨 Hybrid ANPC 인버터의 전류 Zero-Crossing 지점을 고려한 데드타임 보상 방법

김준형, 이주연, 이준석
단국대학교

Dead-Time Compensation Method for 3-Level Hybrid ANPC Inverter Considering Zero-Crossing Point of Current

Joonhyung Kim, Juyeon Lee, June-Seok Lee
Dankook University

ABSTRACT

본 논문은 3-레벨 Hybrid ANPC(Active-Neutral-Point Clamped) 인버터에서 상전류의 zero-crossing 지점을 고려한 데드타임 보상 방법을 제안한다. 데드타임에 의한 극전압 오차는 상전류 극성에 따라 결정된다. 그러나 데드타임 보상 시 상전류 zero-crossing 지점에서의 정확한 전류 극성 판별에 어려움이 있기 때문에, 해당 지점에서 올바른 보상을 인가하는 데에 한계가 존재한다. 따라서, 제안하는 기법에서는 상전류 zero-crossing 구간 동안 극전압 오차가 발생하지 않도록 출력 전압 지령을 수정한다. 이때 해당 구간은 상전류 변화량을 고려하여 수식을 통해 도출되며, zero-crossing이 발생하는 구간에서 출력 전압 지령은 0으로 클램핑 된다. 결과적으로, 전체 주기 동안 데드타임 보상의 인가를 유지하면서, 상전류 zero-crossing 지점에서 발생하는 데드타임에 의한 전압 오차를 방지하여 상전류의 왜곡을 효과적으로 저감할 수 있다. 제안하는 기법의 유효성은 시뮬레이션을 통해 검증한다.

1. 서론

Hybrid ANPC(HANPC) 인버터는 SiC 소자를 활용하여 기존 ANPC 인버터 대비 스위칭 손실을 저감한 인버터이다. 그림 1은 HANPC 인버터의 단일 레그 토폴로지와 게이팅 신호를 보인다.^[1] 이때 상부 동작하는 두 스위치가 동시에 켜져 단락회로가 발생할 수 있으므로, 데드타임의 적용은 필수적이다. 그러나 데드타임으로 인해서 극전압 오차가 발생하게 되는데, 이러한 극전압 오차 성분의 크기는 상전류의 극성에 따라 결정된다. 기존 기법에서는 극전압 오차로 인한 전류 왜곡을 방지하기 위해 극전압 오차를 출력 전압 지령에 feedforward 성분으로 더하여 보상한다.^[2] 하지만, 상전류 zero-crossing 지점에서는 정확한 전류 극성 판별에 어려움이 있기 때문에, 해당 지점에서 정확한 보상을 인가하는 데에 한계가 존재한다. 따라서, 본 논문에서는 상전류 zero-crossing 구간 동안 출력 전압 지령을 0으로 클램핑시키는 데드타임 보상 방법을 제안한다. 제안하는 기법에서는 한 샘플링동안 상전류의 최대 변화량을 이용해 상전류 zero-crossing 구간을 도출한다. 결과적으로 클램핑 구간동안 극전압 오차가 0이 되어 데드타임 및 잘못된 보상으로 인한 상전류 왜곡을 방지할 수 있다. 제안하는 기법의 유효성은 시뮬레이션을 통해 검증한다.

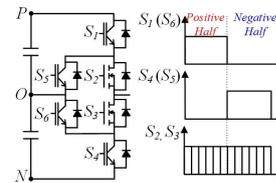


그림 1 HANPC 인버터의 단상 레그 토폴로지와 게이팅 신호
Fig.1 Single leg topology and gate signals of HANPC

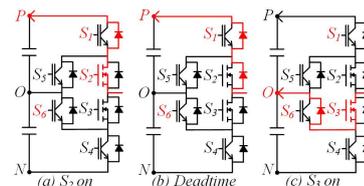


그림 2 1상한에서 HANPC 인버터의 상전류 경로
Fig.2 Current path of HANPC inverter in first quadrant

2. 상전류의 Zero-Crossing 지점을 고려한 데드타임 보상 기법

2.1 극전압 오차 도출

그림 2는 1상한에서 HANPC 인버터의 상전류 경로를 보인다. 따라서 모든 상한에서의 극전압 오차를 다음과 같이 나타낼 수 있다.

$$\Delta V_{sn} = V_{ideal} - V_{real} = \Delta V \cdot \text{sign}(i_x), \quad \text{sign}(i_x) = \begin{cases} -1, & (i_x \geq 0) \\ 1, & (i_x < 0) \end{cases}, \quad (1)$$

$$\Delta V = \frac{V_{dc}}{2} \cdot \frac{T_d}{T_s} + V_{ce} + V_{ds}, \quad T_d = t_{dead} + t_{on} - t_{off}, \quad (2)$$

이때 V_{dc} , T_s , V_{ce}/V_{ds} , V_{d_IGBT}/V_{d_MOS} 는 각각 직류단 전압, 샘플링 주기, IGBT/MOSFET 스위치의 전압 강하 성분과 다이오드의 전압 강하 성분이다. 또한 t_{dead} , t_{on}/t_{off} 는 각각 데드타임, 스위치의 턴 온/오프 시간이다. ΔV 의 도출 과정에서 V_{ce} 와 V_{d_IGBT} , V_{ds} 와 V_{d_MOS} 의 차이는 매우 작다고 가정한다.

2.2 클램핑 구간 선정

제안하는 기법은 zero-crossing 구간 동안 전압 지령을 클램핑하여 데드타임으로 인한 극전압 오차가 발생되지 않도록 한다. 이를 위해서는 zero-crossing 구간을 정확히 도출할 필요가 있다. 상전류의 zero-crossing 지점에서 전류와 극전압은 그림 3과 같이 나타나므로, 해당 지점에서 최대 전류 변화량을

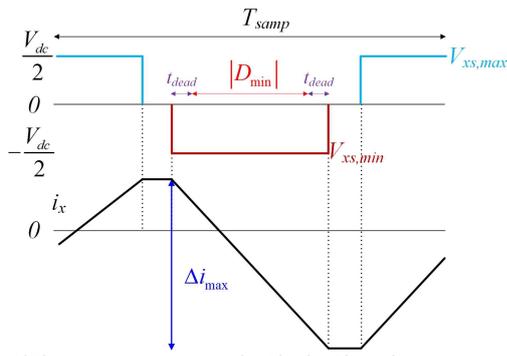


그림 3 상전류 zero-crossing 지점에서 전류와 극전압
Fig.3 Current and pole voltage in zero-crossing

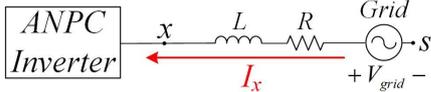


그림 4 계통 연계 시스템의 등가회로
Fig.4 Equivalent circuit of grid-connected system

그림 4의 등가회로로부터 식 (3)과 같이 나타낼 수 있다.

$$\Delta i_{\max} = \frac{|D_{\min}| \cdot T_{\text{samp}}}{L} \cdot (V_{\text{grid}} - \frac{2V_{x_{s,\text{mid}}} - V_{x_{s,\text{max}}} - V_{x_{s,\text{min}}}}{3}), \quad (3)$$

여기서 V_{grid} 는 계통 전압, V_{max} , V_{mid} , V_{min} 은 전압 지령 $V_{x,\text{ref}}(x=a, b, c)$ 의 최대값, 중간값, 최소값이며, $V_{x_{s,\text{max}}}$, $V_{x_{s,\text{mid}}}$, $V_{x_{s,\text{min}}}$ 은 각각 V_{max} , V_{mid} , V_{min} 의 극전압이다. 또한, D_{\min} 은 V_{min} 에 해당되는 상의 통류율, L 은 입력 필터 인덕턴스, T_{samp} 는 샘플링 주기이다. 이때, zero-crossing 지점에서 계통 전압은 매우 작으므로 $V_{\text{grid}} = 0$ 으로 가정할 수 있으며, 데드타임 t_{dead} 가 극전압에 미치는 영향을 고려하면 Δi_{\max} 는 식 (4)와 같이 정리된다. 이때 기생 저항 R 에 의한 영향은 매우 작으므로 고려하지 않는다.

$$\Delta i_{\max} = \frac{|D_{\min}| \cdot T_{\text{samp}} + 2 \cdot t_{\text{dead}}}{L} \cdot \frac{V_{\text{dc}}}{6}. \quad (4)$$

실제 전류에는 기본파를 중간값으로 두고 리플이 존재하므로 한 샘플링 내에서 기본파 전류 I_x 와 최대 전류 변화량 Δi_{\max} 를 이용해 zero-crossing 구간을 구할 수 있다. 결과적으로, 클램핑 구간은 식 (5)과 같이 정의된다.

$$-0.5\Delta i_{\max} \leq I_x \leq 0.5\Delta i_{\max} \quad |_{x=a,b,c}. \quad (5)$$

클램핑 구간 동안에는 극전압 오차가 발생되지 않으므로 데드타임 보상 인가를 제외하여야 한다. 결과적으로, 제안하는 기법의 보상성분은 구간에 따라 표 1과 같이 정의된다. 이때, $V_{\text{comp,dead}}$, $V_{\text{comp,clamp}}$ 는 각각 데드타임 오차 보상을 위한 보상성분과 클램핑을 위한 보상성분이다.

표 1 제안하는 기법의 보상성분
Table 1 Compensation components of proposed strategy

Compensation components	Section	
	Clamping	Non-clamping
$V_{\text{comp,dead}}$	0	$\Delta V_{x_{s1}}$
$V_{\text{comp,clamp}}$	$-V_{\text{mid}}$	0

3. 시뮬레이션

제안하는 기법 적용 시 전압 지령 및 전류 변화를 확인하기 위해 PSIM을 통한 시뮬레이션을 수행하였다. 시뮬레이션에 반

표 2 시뮬레이션 시스템 설정 및 파라미터
Table 1 System configuration and parameters of Simulation

계통 선간전압	40V _{rms}	스위칭 주파수	10kHz
계통 주파수	60Hz	입력 필터 인덕턴스	0.6mH
직류단 전압	400V	전류 지령	18A

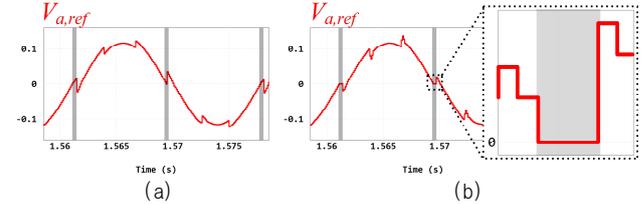


그림 5 시뮬레이션 결과- a상 전압지령 (a)기존 기법 적용 시 (b)클램핑 적용 시

Fig.5 Simulation results- a-phase voltage reference (a) when applying conventional deadtime compensation (b) when applying clamping method

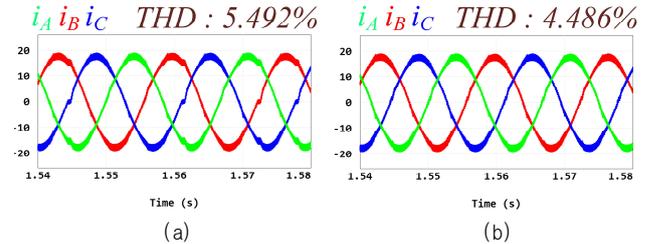


그림 6 시뮬레이션 결과- 3상 전류 (a)기존 기법 적용 시 (b)클램핑 적용 시

Fig.6 Simulation results- 3-phase current (a) when applying conventional deadtime compensation (b) when applying clamping method

영된 시스템 설정 및 정수는 표 2와 같다. 그림 5는 제안하는 기법에서 zero-crossing 부근의 전압 지령이 클램핑 됨을 보인다. 그 결과, 기존 기법 적용 시 상전류 zero-crossing 구간에 존재하던 데드타임 및 잘못된 보상으로 인한 전류 왜곡이 저감되어 THD가 기존 5.492%에서 4.486%로 개선된 것을 그림 6을 통해 확인할 수 있다.

4. 결론

본 논문에서는 3-레벨 Hybrid ANPC 인버터에 대하여, 상전류 zero-crossing 구간 동안 출력 전압 지령을 클램핑시키는 보상 기법을 제안하였다. 해당 기법 적용 시, 상전류 zero-crossing 부근에서 데드타임에 의한 극전압 오차를 방지할 수 있으므로, 잘못된 데드타임 보상 인가로 인한 상전류 왜곡을 저감할 수 있다. 결과적으로, 해당 구간에서 전류의 선형성이 개선되며 전체 전류의 THD 또한 개선된다. 제안하는 기법의 유효성은 시뮬레이션을 통해 검증하였다.

이 논문은 정부(교육부-산업통상자원부)의 재원으로 한국산업기술진흥원의 지원을 받아 수행된 연구임 (P0022075, 2024년 미래형자동차 기술융합 혁신인재양성사업)

참고 문헌

- [1] S. Belkhoude, A. Shukla and S. Doolla, "Enhanced Hybrid Active-Neutral-Point-Clamped Converter with Optimized Loss Distribution-Based Modulation Scheme," in *IEEE Trans. Power Electron.*, vol. 36, no. 3, pp. 3600-3612, Mar. 2021.
- [2] Jong-Woo Choi and S. -K. Sul, "Inverter output voltage synthesis using novel dead time compensation," in *IEEE Trans. Power Electron.*, vol. 11, no. 2, pp. 221-227, Mar. 1996.