

# 상전류 측정 기법 및 반송파 위상 보상을 통한 병렬 인버터 순환 전류 저감 알고리즘

박준신<sup>12</sup>, 김형진<sup>1</sup>, 박병건<sup>12</sup>, 김지원<sup>12\*</sup>  
 한국전기연구원<sup>1</sup>, 과학기술연합대학원대학교<sup>2</sup>

## Optimal PWM scheme and circulating current control algorithm for reducing circulating current in parallel inverters

Jun-Shin Park<sup>12</sup>, Hyeong-Jin Kim<sup>1</sup>, Byoung-Gun Park<sup>12</sup>, Ji-Won Kim<sup>12\*</sup>  
 Korea Electrotechnology Institute<sup>1</sup>, University of Science and Technology<sup>2</sup>

### ABSTRACT

본 논문은 2개의 3상 인버터로 구성되는 병렬 인버터 시스템에서 발생하는 순환 전류를 저감하기 위해 삼각 반송파의 위상 차이에 의한 순환 전류 및 샘플링 시점에 따른 상전류를 분석하고, 반송파의 최대 및 최소 시점에서 샘플링된 전류 및 PI 제어기를 통해 위상 차이를 보상하는 순환 전류 저감 방법을 제안한다. 그리고 시뮬레이션을 통해 제안하는 방법의 효과를 검증한다.

### 1. 서론

최근 자동차 및 선박 등의 분야에서 요구되는 추진 전동기의 출력이 지속적으로 증가하고 있고, 이에 따라 인버터의 출력을 증가시키기 위한 병렬 인버터 시스템에 대한 연구 또한 활발히 수행되고 있다. 인버터의 병렬 구성은 출력 증가뿐만 아니라 고장 상황에서 안정성 증가 등의 장점을 가지고 있다.<sup>[1-2]</sup>

하지만, 병렬로 구성되는 인버터 사이의 파라미터 및 PWM 불일치 등에 의해 발생하는 순환 전류가 병렬 인버터 운전에서 인덕터 포화, 시스템 효율 저하 등의 문제를 야기하고 있다.<sup>[3-7]</sup> 본 논문은 삼각 반송파의 위상 차이에 따른 순환 전류를 분석하고 저감하는 방법을 제안한다. 제안하는 방법은 실제 전류 및 샘플링 시점에 따른 전류를 분석하고 순환 전류와 비례하는 값과 PI 제어기를 통해 반송파의 위상 차이를 보상한다. 또한 병렬 인버터 시스템을 MATLAB Simulink로 구성하고 제어 시뮬레이션을 통해 위상 차이에 따른 순환 전류 및 제안하는 방법에 의한 순환 전류 저감 효과를 검증한다.

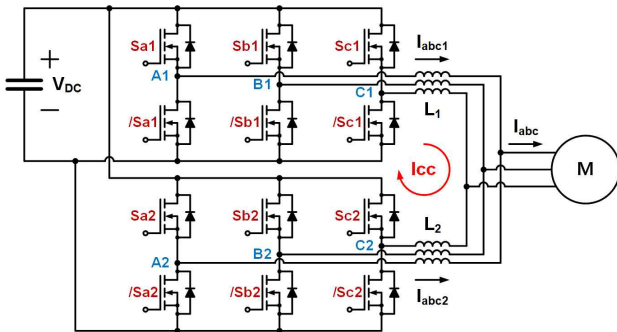


그림 1. 병렬 인버터 시스템 구성  
 Fig. 1. Parallel inverter system configuration

### 2. 제안하는 병렬 인버터 순환 전류 저감 방법

병렬 인버터 시스템은 그림 1과 같이 구성되고 a상의 순환 전류는 식 (1)과 같이 정의할 수 있다. 병렬로 구성되는 2대의 인버터에 대한 각 상전류는 식 (2), 식 (3)으로 나타낼 수 있다.

$$I_{cc} = \frac{1}{2}(I_{a1} - I_{a2}) \quad (1)$$

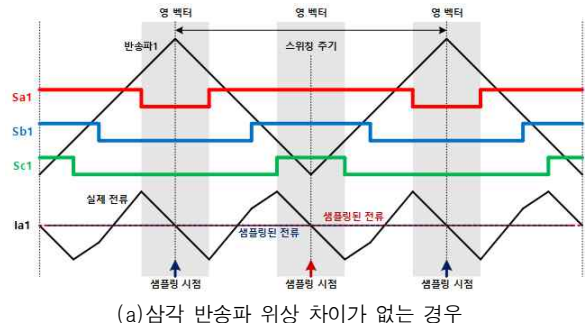
$$I_{a1} = \frac{1}{2}I_a + I_{cc} \quad (2)$$

$$I_{a2} = \frac{1}{2}I_a - I_{cc} \quad (3)$$

그림 2는 병렬 인버터 시스템에서 각 상의 스위칭 상태에 따른 실제 전류 및 샘플링 시점에 따른 전류를 나타낸다. 그림 2(a)는 삼각 반송파의 위상 차이가 없는 경우를 나타내고, 영 벡터가 인가되는 구간의 정 가운데를 의미하는 반송파의 최대 및 최소 시점에서 샘플링된 전류는 실제 전류의 기본파 성분이 된다.

하지만, 그림 2(b)와 같이 위상 차이가 있는 경우에는 같은 상의 극전압(Va1, Va2) 사이에서 위상 차이가 발생하고, 이에 따른 순환 전류(Icc)가 상전류(Ia1)에 포함된다. 이와 같은 조건에서 반송파의 최대 및 최소 시점에서 샘플링된 전류는 실제 전류의 기본파 성분이 아닌 순환 전류에 의해 왜곡된 성분을 포함하므로 서로 다른 값이 되고, 위상 차이가 증가하면 최대 및 최소 시점에서 샘플링된 전류의 차이에 대한 평균값 또한 증가한다.

이와 같은 분석을 기반으로 본 논문은 병렬 인버터의 순환 전류를 저감하기 위해 최대 및 최소 시점에서 샘플링된 전류의 차이에 대한 평균값을 입력하여 위상 차이에 대한 보상 성분을 출력하는 PI 제어기를 이용하는 방법을 제안한다.



(a)삼각 반송파 위상 차이가 없는 경우

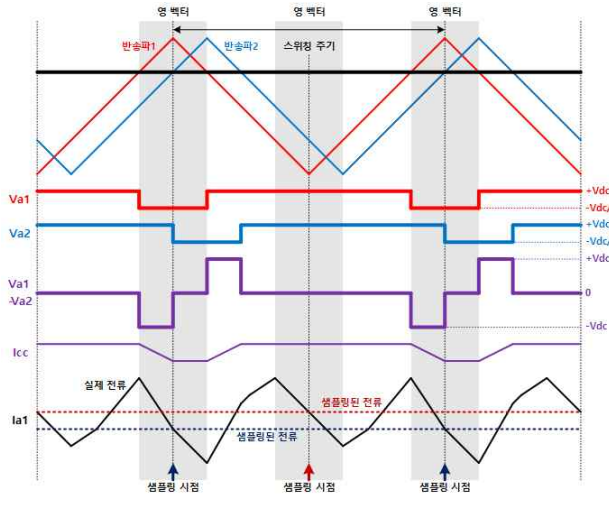
#### 4. 결론

본 논문은 2개의 3상 인버터 모듈로 구성되는 병렬 인버터 시스템에서 삼각 반송파의 위상 차이 및 샘플링 시점에 따른 전류를 분석하였고, 반송파의 최대 및 최소 시점에서 샘플링된 전류의 차이에 대한 평균값과 PI 제어기를 이용하여 위상 차이 보상 및 순환 전류 저감 방법을 제안하였다. 그리고 제안하는 방법을 병렬 인버터 제어 시뮬레이션에 적용하여 순환 전류에 대한 저감 효과를 검증하였다.

본 연구는 2024년도 정부(과학기술정보통신부)의 재원으로 국가과학기술연구회의 지원을 받아 수행된 한국전기연구원 기본사업임. (No. 24A01073)

#### 참고 문헌

- [1] P. P. Das, S. Bhattacharya and V. Veliadis, "Control of Parallel Connected Interleaved Neutral Point Clamped Inverters for Electric Vehicle Drives," IECON 2020 The 46th Annual Conference of the IEEE Industrial Electronics Society, Singapore, 2020, pp. 1309-1316
- [2] A. Elnady, A. A. A. Ismail, M. AlShabi and A. Noureldin, "A Comprehensive Review of Centralized Current/Power Control Schemes for Parallel Inverters and AC Microgrids," in IEEE Access, vol. 10, pp. 125061-125085, 2022,
- [3] W. Hu, C. Ruan, H. Nian and D. Sun, "Zero-Sequence Current Suppression Strategy With Common-Mode Voltage Control for Open-End Winding PMSM Drives With Common DC Bus," in IEEE Transactions on Industrial Electronics, vol. 68, no. 6, pp. 4691-4702, June 2021,
- [4] T. -P. Chen, "Dual-Modulator Compensation Technique for Parallel Inverters Using Space-Vector Modulation," in IEEE Transactions on Industrial Electronics, vol. 56, no. 8, pp. 3004-3012, Aug. 2009,
- [5] Kai Li, Zhenhua Dong, Xiaodong Wang, Chao Peng, Fujin Deng, Josep Guerrero, Juan Vasquez.(2018).New Strategy for Eliminating Zero-sequence Circulating Current between Parallel Operating Three-level NPC Voltage Source Inverters. JOURNAL OF POWER ELECTRONICS,18(1),70-80.
- [6] Z. Shen, D. Jiang, J. Chen and R. Qu, "Circulating Current Reduction for Paralleled Inverters With Modified Zero-CM PWM Algorithm," in IEEE Transactions on Industry Applications, vol. 54, no. 4, pp. 3518-3528, July-Aug. 2018
- [7] Z. Xueguang, W. Li, Y. Xiao, G. Wang and D. Xu, "Analysis and Suppression of Circulating Current Caused by Carrier Phase Difference in Parallel Voltage Source Inverters With SVPWM," in IEEE Transactions on Power Electronics, vol. 33, no. 12, pp. 11007-11020, Dec. 2018

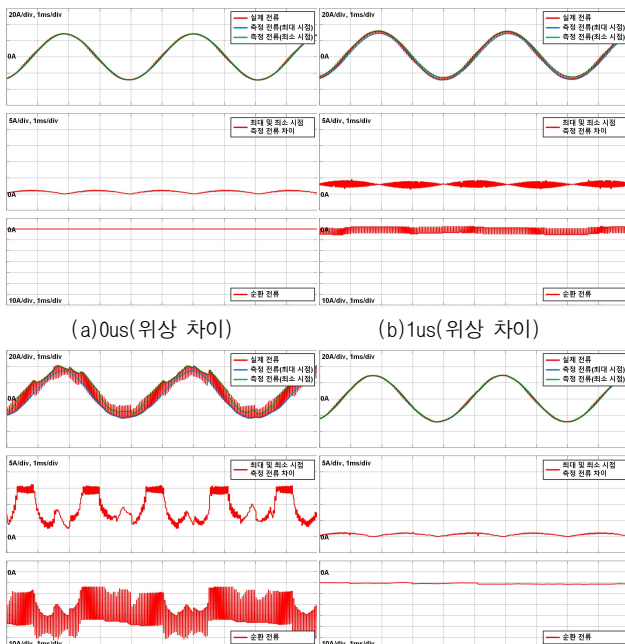


(b)삼각 반송파 위상 차이가 있는 경우

그림 2 삼각 반송파의 위상 차이에 따른 상전류  
Fig. 2 Phase Current according to the phase difference of the triangular carrier

#### 3. 시뮬레이션 결과

그림 3은 20kHz의 스위칭 주파수로 제어되는 병렬 인버터 시스템에서 삼각 반송파의 위상 차이 및 제안하는 방법의 적용 유무에 따른 a상 전류, 삼각 반송파의 최대 및 최소 시점에서 샘플링된 전류의 차이, a상 순환 전류를 나타낸다. 위상 차이가 커질수록 샘플링된 전류의 차이에 대한 평균값 및 순환 전류가 증가하지만, 제안하는 방법에 의해 순환전류를 크게 감소하는 것을 확인할 수 있다.



(c)5us(위상 차이) (d)5us, 제안하는 방법

그림 3. 병렬 인버터 제어 시뮬레이션 결과  
Fig. 3. Parallel inverter control simulation results