

다중 캐리어 변조를 통한 3 병렬 컨버터의 변조 지수 전 영역에서의 고조파 저감 PWM 방법

김호준, 오정준, 김동민, 정현삼
 동국대학교

Harmonic Reduction PWM Strategy for Entire MI with Modified Multi-Carrier in Three-Parallel Operation

Hojun Kim, Jeongjun Oh, Dongmin Kim, Hyun-Sam Jung
 Dongguk University

ABSTRACT

3상 컨버터의 병렬운전 시 인터리빙 PWM을 사용하여 유효 스위칭 주파수를 높이고 출력 전류 고조파를 크게 감소시킬 수 있다. 그러나 인터리빙된 전압 패턴은 컨버터 간에 큰 순환 전류를 발생시키며, 이는 커플드 인덕터를 사용하여 억제할 수 있다. 본 논문에서는 커플드 인덕터 중 하나인 PNZ 필터를 이용하여 3상 컨버터의 병렬운전 시 전압 및 전류 고조파를 개선하였으며, 이를 위해 기존 인터리빙 PWM과 캐리어 변조 PWM 기법을 비교하고, 캐리어 변조 방식에 사용 가능한 윗셋 전압 선정 알고리즘을 제안한다. 제안된 변조 기법은 전류 고조파 및 THD를 개선하는 데 그 목적이 있으며, 스위칭 손실을 고려한 고조파 개선을 보이기 위해 CI(Cost Index)를 정의한다. 변조 지수(MI) 전 영역에서, 컴퓨터 시뮬레이션을 통해 제안된 PWM 기법의 타당성, 유효성을 검증하였다.

1. 서론

컨버터의 병렬운전은 시스템의 전류 정격을 증대시킬 수 있으며, 모듈식 설계를 통해 시스템의 생산 및 유지보수 비용을 절감할 수 있다. 또한, 하나의 컨버터가 고장 나더라도 다른 컨버터가 계속 동작할 수 있으므로 신뢰성이 향상되며, 경부하 조건에서는 일부 컨버터를 동작시키지 않음으로서 시스템 손실을 최소화할 수 있다.

병렬운전은 각 컨버터 모듈의 절연 여부에 따라 절연형과 비절연형으로 구분할 수 있다. 절연형의 경우 각 컨버터마다 별도의 DC 링크가 필요해 시스템의 크기와 비용이 증가하는 반면, 비절연형 컨버터의 경우 DC 링크를 모든 컨버터에서 공유하므로 이러한 문제가 발생하지 않으며, 일반적인 병렬운전 시스템에서 많이 사용된다.^[1]

또한, 병렬운전에서의 PWM 방법은 컨버터 간 캐리어에 위상 지연이 없는 동기 PWM(Synchronized PWM)과 인접한 캐리어 간에 위상 지연이 있는 인터리빙 PWM(ILPWM)으로 구분된다. ILPWM의 경우 출력에서 더 많은 전압 레벨을 사용할 수 있어 동기 PWM에 비해 출력 전압 고조파가 감소하지만, 컨버터 간의 순환전류가 발생하므로 이를 억제하기 위한 커플드 인덕터와 함께 사용된다.

본 논문에서는 커플드 인덕터를 사용한 비절연형 병렬운전 컨버터의 ILPWM 방식에 대해 다룬다.

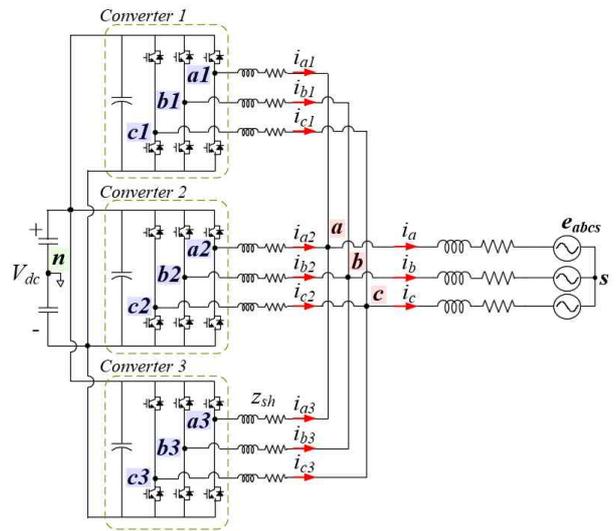


그림 1 3 병렬운전 컨버터 시스템 등가회로
 Fig. 1 Equivalent circuit of 3-Parallel Operation System

2. 3병렬 컨버터의 고조파 저감 PWM 방법

2.1 기존 인터리빙 PWM 방법

인터리빙 PWM(ILPWM)의 경우, 각 컨버터의 캐리어는 120도만큼 위상 지연을 가지며, 그림 2(a)에 나타내었다. C1의 경우 오직 컨버터 1의 지령 전압을 합성하기 위하여 사용된다.

각 컨버터의 지령 전압이 같은 경우, 출력 전압은 120도만큼 위상 지연을 가지게 되며 이는 그림 1의 출력단 a, b, c에서 컨버터 각 상 스위칭 함수의 합으로 해석되므로, 출력단의 스위칭 함수는 식 (1)과 같이 정의된다.

$$\begin{aligned} S_a &= S_{a1} + S_{a2} + S_{a3} \\ S_b &= S_{b1} + S_{b2} + S_{b3} \\ S_c &= S_{c1} + S_{c2} + S_{c3} \end{aligned} \quad (1)$$

그림 2(a)는 출력단에서의 스위칭 상태를 보인다. 이때 스위칭 함수는 식 (2)를 만족하며, x는 a, b, c 중의 하나이다.

$$S_x = \sum_{k=1}^3 S_{xk}, \text{ where } S_{xk} = \begin{cases} 1, & v_{xk} \geq \text{Carrier}_k \\ 0, & v_{xk} < \text{Carrier}_k \end{cases} \quad (2)$$

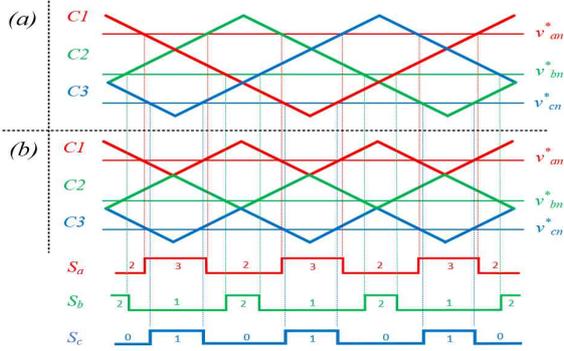


그림 2 ILPWM 캐리어와 스위칭 함수 (a) ILPWM (b) APOD
Fig. 2 Carrier and Switching Functon of ILPWM

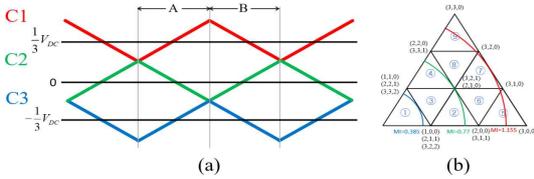


그림 3 (a) APOD 캐리어 (b) Sector1 서브영역
Fig. 3 (a) APOD Carrier (b) Subsection of Sector 1

그림 2는 병렬운전의 ILPWM과 Alternate Phase Opposition Disposition(APOD) PWM의 스위칭 함수가 같음을 보인다. 병렬운전의 ILPWM과 APOD PWM의 유효 스위칭 주파수, 고조파 특성은 동일하다고 알려져 있으므로, 인터리빙 캐리어는 APOD 캐리어로 등가 해석이 가능하며, 각 Sector는 V_{max} , V_{mid} , V_{min} 의 상전압 순서 이외 동일한 파형이므로 Sector 1에 대해서만 해석한다.^[2]

그림 3(a)는 APOD 캐리어를 나타내며, A의 경우 C1, C3는 상승, C2는 하강하기 때문에, v_{an}^* , v_{bn}^* , v_{cn}^* 가 C1, C2, C3에 각각 존재하는 경우 근처 3개의 벡터를 사용해 최적 스위칭을 수행할 수 없다. 일반적으로 사용하는 SVPWM의 경우, 식 (3)과 같이 육섯 전압이 결정되므로, Sector 1에서는 식 (4)를 만족한다.

$$V_{sn} = -\frac{V_{max} + V_{min}}{2} \quad (3)$$

$$V_{an}^* = -V_{cn}^* \quad (4)$$

그림 3(b)에서, 변조 지수(MI)가 커짐에 따라 지령 전압 벡터는 전압 육각형의 외측으로 이동하며, 식 (4)에 의해, v_{an}^* 가 결정되면 v_{cn}^* 가 결정되므로, v_{bn}^* 에 의해 지령 전압 벡터의 서브영역이 결정된다.

그림 5(a)에서 ILPWM의 서브영역 별 최적 스위칭 여부를 확인할 수 있으며, 최적 스위칭 불가능 영역은 “x”, 최적 스위칭 가능 영역은 “o”로 표시하였다.

그림 4(a)는 ILPWM의 최적 스위칭 불가 영역을 보충하기 위해, APOD 방식보다 출력 전류 고조파 특성이 우수한 PDPWM의 캐리어를 변조한 것으로, 캐리어 반주기의 1/3 지점부터 2/3 지점의 상승/하강이 반전된 형태이다. 변조된 캐리어를 인터리빙하는 경우, 그림 4(b)와 같은 PD 캐리어로 해석이 가능하며, APOD 방식과 달리, 모든 영역에서 캐리어의 상승/하강이 동일하므로, 전 영역 최적 스위칭이 가능하다.

그림 5(b)는 최적 스위칭 불가 영역을 보충하기 위한 Effective Phase Disposition PWM(EPDPWM)의 최적 스위칭

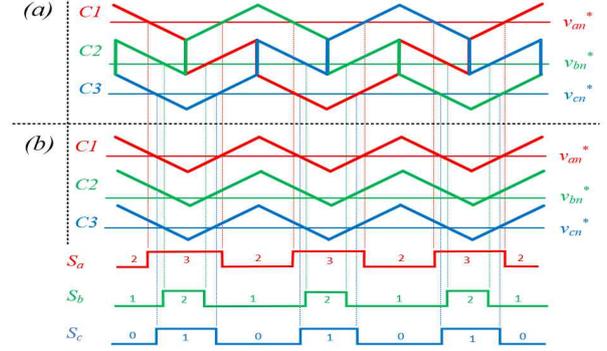


그림 4 EPDPWM의 PWM 캐리어와 스위칭 함수 (a) EPDPWM (b) PDPWM
Fig. 4 Carrier and Switching Functon of EPDPWM

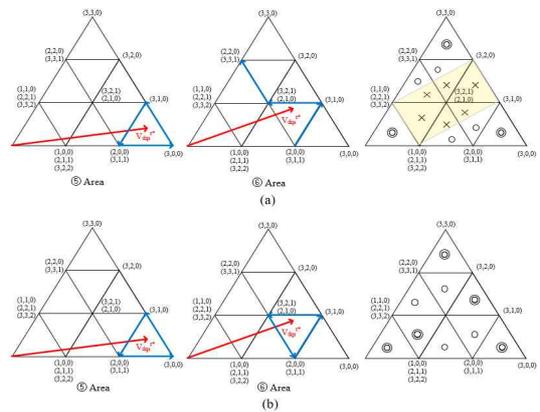


그림 5 전압 벡터에 따른 스위칭 상태 및 최적 스위칭 영역
Fig. 5 Switching Status and Optimal Switching area according to Voltage vector (a) ILPWM (b) EPDPWM

가능 영역으로, 모든 영역에서 최적 스위칭이 가능함을 보인다.^[2] 하지만 캐리어 반주기의 1/3 지점부터 2/3지점까지 캐리어가 반전되어 더 많은 스위칭이 발생하게 되며, 식 (3)에 주어진 육섯 전압을 사용하는 경우, V_{max} 와 V_{min} 이 스위칭 주기의 끝에 위치하지 않기 때문에 스위칭 한 주기 동안 영전압 벡터를 대칭으로 분포시킬 수 없다.^[3]

2.2 제안하는 PWM 육섯 전압 선정 알고리즘

그림 5(b)에서, EPDPWM에서 식 (3)의 기존 SVPWM 육섯 전압을 사용하여 영전압 벡터의 대칭 분포가 가능한 영역을 “o”, 불가능 영역을 “x”로 표시하였다.

EPDPWM의 영전압 벡터를 대칭 분포시키기 위한 육섯 전압은 SVPWM의 극전압 지령 v_{xn}^* 을 이용해 구해지며, v_{xn}^* 에 추가로 더해져 최종 극전압 지령은 식 (5)로 결정된다.

$$v_{xn}^{**} = v_{xs}^* + v_{xn}^* + v_{xs}^{**} \quad (5)$$

여기서 v_{xs}^* 는 상전압 지령이며, 그림 6의 V_{max}^* , V_{mid}^* , V_{min}^* 은 v_{xn}^* 중 max, mid, min의 상전압 크기이다.

그림 6에서, 전압 지령의 서브영역을 검출하기 위한 턴 온 시간(T_{x-on})과 평균 스위칭 함수($[S_k]$)가 식 (6), (7)에서 정의되며, 이때 k는 max, mid, min 중 하나이다.

예를 들어, v_{bn}^* 가 mid에 위치해 $S_{mid} = 1.5$ 라고 한다면, v_{bn}^* 이 그림 5(a)의 C2의 중간에 위치함을 의미한다.

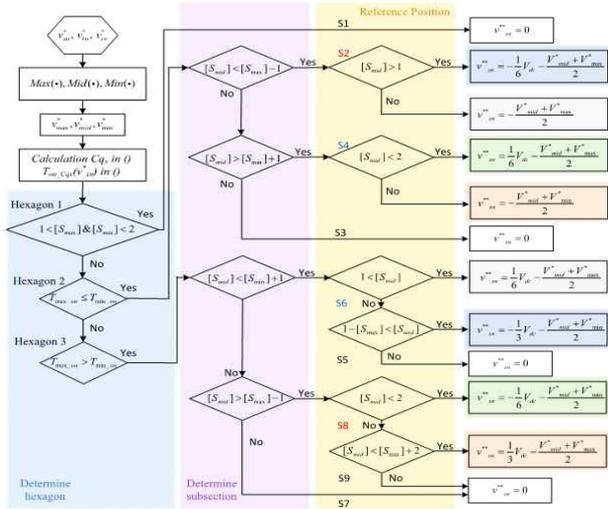


그림 6 오프셋 전압 선정 알고리즘
Fig. 6 Offset Voltage selection Algorithm

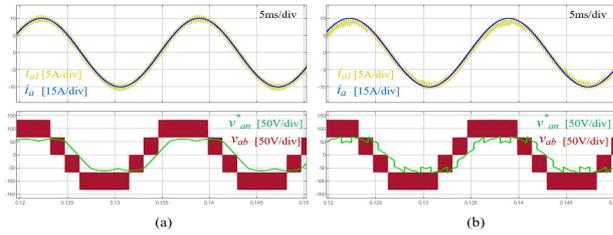


그림 7 시뮬레이션 파형 (a) EPDPM (b) Symmetrical EPDPM
Fig. 7 Simulation Waveform

조건별 최적 오프셋 전압 식은 그림 6의 우측에서 표시되어 있으며, 제안된 PWM 방법의 MI 0.6 에서의 극 전압 지령은 그림 7(b)에서 확인할 수 있다.

$$T_{x_{on}} = T_{samp} \cdot MOD(v_{sn}^* + \frac{1}{2}v_{dc}, \frac{1}{3}v_{dc}) \quad (6)$$

$$[S_k] = \frac{1}{T_{samp}} \int_0^{T_{samp}} S_k dt = q_x + \frac{T_{x_{on}}}{T_{samp}} \quad (7)$$

3. 시뮬레이션 결과

제안하는 방법의 성능 검증을 위한 시뮬레이션이 진행되었으며, 표 1은 시뮬레이션에 사용된 제정수를 나타낸다.

그림 8(e)는 출력 선간 전압의 FFT이며, 왼쪽부터 ILPWM, EPDPM, 제안된 방법인 Symmetrical EPDPM의 스위칭 주파수 대역의 고조파를 보인다. 제안된 방법에서 스위칭 주파수 초과대가 눈에 띄게 감소하였으며, 이는 계통 측 전류의 고조파 또한 감소하였음을 의미한다.

그림 8(a)에서 EPDPM과 제안된 방법에서 최적 스위칭 불가능 영역을 보상하기 위해 효율 스위칭 주파수가 증가함을 볼 수 있다. 따라서 공정한 비교를 위해 스위칭 손실을 고려한 Total Cost Index(TCI)를 정의한다.

$$TCI = THD \times H_{max} |1^{st} \times f_{sw_{dev}} \quad (8)$$

그림 8(d)는 식 (8)의 스위칭 손실을 고려한 TCI를 보이며, 제안된 방법이 MI 전 영역에서 가장 좋은 특성을 보인다.

표 1 시뮬레이션 제정수

Table. 1 Simulation Parameters

Parameter	Value	Parameter	Value
v_{dc}	200 V	R_{grid}	0.4 Ω
f_{base}	60 Hz	L_{grid}	260 μ H
i_{dc}^*	0 A	f_{sw}	5.34 kHz
i_{qe}^*	30 A	L_{sh}	0.617 mH

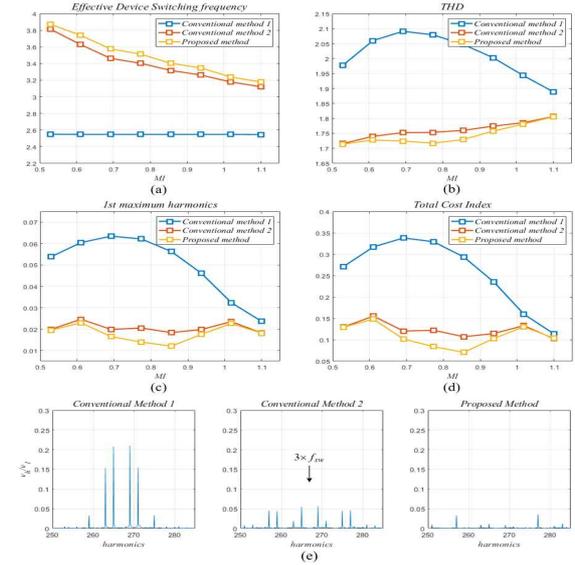


그림 8 시뮬레이션 결과 (a) $f_{sw_{dev}}$ (b) THD (c) $H_{max} |1^{st}$ (d) TCI (e) FFT
Fig. 8 Simulation Result

4. 결론

본 논문은 커플드 인덕터를 사용한 비절연형 병렬 컨버터의 3 병렬운전에서 고조파 저감 PWM 방법을 제안한다. 제안하는 방법은 기존 PWM 방법의 고찰을 바탕으로, 캐리어 변조 PWM에 최적 오프셋을 선정 및 인가하여 수행한다. 제안된 방법은 극전압 지령의 서브영역과 지령이 위치한 캐리어의 검출을 통해 이루어지며, 컴퓨터 시뮬레이션을 통해 타당성과 유효성을 검증하였다. 비교를 위해 정의된 성능 지표인 TCI를 통해, 변조 지수(MI) 전 영역에서 제안된 방법이 최적의 성능을 보임을 확인하였다.

참고 문헌

[1] H. -S. Jung and S. -K. Sul, "Decomposed Current Controller for a Paralleled Inverter With a Small Interfaced Inductor," in IEEE Transactions on Power Electronics, vol. 34, no. 9, pp. 9316-9328, Sept. 2019, doi: 10.1109/TPEL.2018.2886839.

[2] H. -S. Jung, "Interleaved Pulse Width Modulation Based on Modified Carrier in Parallel Operation," in IEEE Access, vol. 9, pp. 109775-109784, 2021, doi: 10.1109/ACCESS.2021.3100579.

[3] H. -S. Jung and S. -K. Sul, "PWM Strategy for Parallel Operation of Three Phase Converters Tied to Grid," 2018 International Power Electronics Conference (IPEC-Niigata 2018 -ECCE Asia), Niigata, Japan, 2018, pp. 911-916, doi: 10.23919/IPEC.2018.8507909.