

Totem-Pole 역률 보상 Bridgeless 부스트 컨버터에 대한 Zero-crossing 부근의 전류 왜곡 저감을 위한 최적 Soft-start 기법

김휘문, 최문섭, 김정은
한국교통대학교 철도전기전자공학과

Optimal Soft-start Scheme for reducing current distortion near Zero-crossing in Totem-Pole Bridgeless Power Factor Correction Boost Converter

Hwi-Mun Kim, Moon-Seop Choi, and Chong-Eun Kim

Korea National University of Transportation Department of Railroad Electronic Engineering

ABSTRACT

기존의 역률 보상(Power Factor Correction) Totem-pole Bridgeless 부스트 컨버터는 Zero-crossing 부근에서의 전류 왜곡으로 인한 낮은 역률, 높은 전류 고조파(ITHD: Current Total Harmonic Distortion) 등의 문제가 존재한다. 본 논문에서는 수학적 계산을 통해 전류 왜곡의 원인에 대해 분석하고 이를 저감하기 위한 최적 Soft-start 기법을 적용한다. 또한 High-line 230VAC 입력과 1.6KW/400V 출력의 조건에서 제안하는 최적 Soft-start 기법을 적용하여 Zero-crossing 부근에서의 전류 왜곡 저감을 검증하고자 한다.

1. 서론

최근 전력 전자 기술의 발전은 에너지 효율과 전력 품질 향상을 중심으로 진행되고 있다. 특히, 발전소와 같은 전력 공급망에서의 전력 손실 최소화 및 전기 장비의 효율적인 동작은 중대한 과제로 부상하고 있다.^[1] 그러므로 역률 보상 기술은 중요한 역할을 하며 그중에서도 Totem-Pole Bridgeless 부스트 컨버터는 높은 효율성과 간결한 구조로 널리 활용되고 있다.

Totem-Pole Bridgeless 부스트 컨버터는 다이오드 브리지를 제거함으로써 전도 손실을 감소시키고, 전체적인 시스템의 효율을 향상시키는 장점이 있다. 그러나 부하 변동이나 전압 변동 시 전류의 급격한 변화에 민감할 수 있으며, 특히 AC 입력의 Zero-crossing 부근에서 전류 왜곡이 발생하기 쉽다.^[2] 이러한 전류 왜곡은 전력 품질 저하 및 낮은 ITHD를 유발할 수 있다.^[3]

본 논문에서는 Totem-Pole Bridgeless 부스트 컨버터의 Zero-crossing 부근에서 발생할 수 있는 전류 왜곡 문제를 해결하기 위한 새로운 Soft-start 기법을 제안한다. 제안하는 Soft-start 기법을 통해 Zero-crossing 부근에서의 전류 왜곡을 효과적으로 저감하며, 시스템의 안정성을 향상시킨다. 이를 위해, 최적화된 Soft-start 기법을 개발하고, 시뮬레이션을 통해 그 성능을 검증하였다.

2. 전류 왜곡 저감 최적 Soft-start 기법

2.1 모드 해석

본 논문에서 제어하는 Zero-crossing 부근에서의 Soft-start 의 모드는 7개의 모드로 동작하며, 각 모드별 전류 흐름을 해

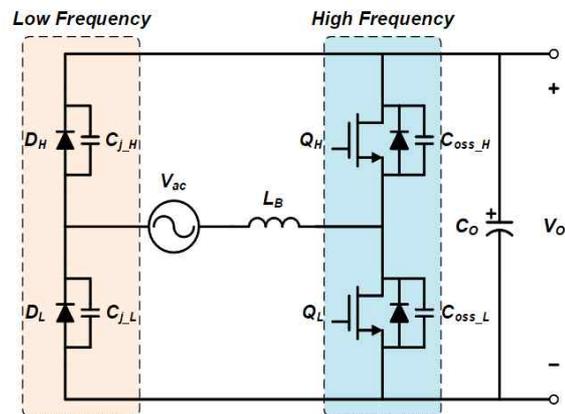


그림 1. 역률 보상 Totem-Pole Bridgeless 부스트 컨버터

석한다. 모드 해석을 위한 가정은 다음과 같다.

- 부스트 인덕터에 인가되는 입력전압은 60Hz의 사인파이고 스위칭 주기 동안 일정하다.
- 출력 커패시터, 즉 링크 커패시터는 충분히 큰 값이다.
- 스위치는 기생 커패시터와 기생 다이오드를 고려하고 다이오드는 기생 커패시터 성분만을 고려한다.
- 다이오드의 접합 커패시터 C_{JH} , C_{JL} 의 병렬 합성 커패시터는 C_J , 스위치의 기생 커패시터 $C_{oss,H}$, $C_{oss,L}$ 의 병렬 합성 커패시터는 C_2 라고 가정한다.
- 부스트 인덕터의 초기 전류는 0A이고, 출력 커패시터, Low Frequency leg의 다이오드 D_H , High Frequency leg의 스위치 Q_H 의 초기 전압은 400V이다.

모드 1($t_0 \sim t_1$): Q_H 가 ON 되면, 부스트 인덕터 전류가 증가하고 다이오드의 접합 커패시터(C_J)에 400V로 충전되어 있던 전압을 0V로 방전시킨다.

$$L \frac{di}{dt} = V_{C_1}(t_0) - \frac{1}{C_1} \int idt + V_{ac} \sin \omega t \quad (1)$$

모드 2($t_1 \sim t_2$): Q_H 는 ON 상태로 다이오드의 접합 커패시터(C_J)의 충전 전압 V_{C_1} 가 완전히 방전된 후, 다이오드(D_H)는 도통된다. 이때, 부스트 인덕터 양단에 입력 전압이 인가되어 인덕터 전류가 증가한다.

$$L \frac{di}{dt} = V_{ac} \sin \omega t \quad (2)$$

모드 3($t_2 \sim t_3$): Q_H 가 OFF 되고 스위치의 기생 커패시터(C_2)

가 충전을 시작하고 인덕터 전류는 감소한다.

$$L \frac{di}{dt} = V_{C_2}(t_2) + \frac{1}{C_2} \int idt + V_{ac} \sin \omega t \quad (3)$$

모드 4($t_3 \sim t_4$): Q_H 는 OFF 상태로 스위치의 기생 커패시터(C_2)는 충전이 끝나 개방 상태이며 다이오드(D_H)는 역방향 바이어스가 인가될 때(t_4)까지 도통된다. 이때 인덕터에는 인가되는 전압은 다음과 같다.

$$L \frac{di}{dt} = V_{ac} \sin \omega t - V_O \quad (4)$$

모드 5($t_4 \sim t_5$): Q_H 는 OFF 상태로 다이오드(D_H)에 역방향 바이어스가 인가되어 다이오드의 접합 커패시터(C_1)와 스위치의 기생 커패시터(C_2)가 충전과 방전을 한다.

$$L \frac{di}{dt} = \frac{C_2 - C_1}{C_1 C_2} \int idt + V_{C_1}(t_4) - V_{C_2}(t_4) + V_{ac} \sin \omega t \quad (5)$$

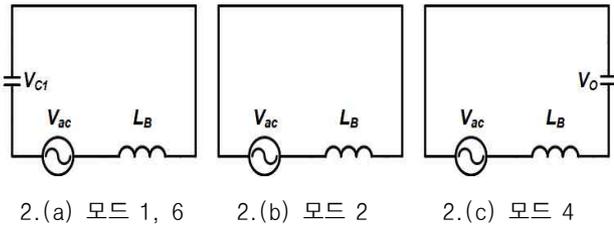
모드 6($t_5 \sim t_6$): Q_H 는 OFF 상태로 스위치의 기생 커패시터(C_2)는 방전이 끝나 스위치(Q_H)에 순방향 바이어스가 인가되어 도통된다.

$$L \frac{di}{dt} = V_{C_1}(t_5) - \frac{1}{C_1} \int idt + V_{ac} \sin \omega t \quad (6)$$

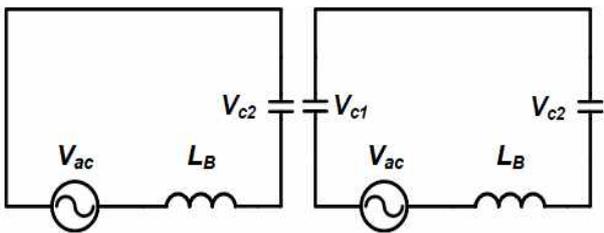
모드 7($t_6 \sim t_7$): Q_H 는 OFF 상태로 다이오드(D_H)에 역방향 바이어스가 인가되고, 다이오드의 접합 커패시터(C_1)와 스위치의 기생 커패시터(C_2)는 한 주기가 끝날 때까지 충전과 방전을 반복한다.

$$L \frac{di}{dt} = \frac{C_2 - C_1}{C_1 C_2} \int idt + V_{C_1}(t_6) - V_{C_2}(t_6) + V_{ac} \sin \omega t \quad (7)$$

제안한 회로의 모드 해석을 바탕으로 그림 2, 3과 같은 등가 회로를 나타낼 수 있으며, 모드별 전류를 미분 방정식으로 도출해낼 수 있다.



2.(a) 모드 1, 6 2.(b) 모드 2 2.(c) 모드 4



2.(d) 모드 3 2.(e) 모드 5, 7

그림 2. 모드별 등가회로

2.2 전류 왜곡의 원인

모드 1 시작 시 다이오드 접합 커패시터(C_1)의 전압이 최소 전압이 아니면 이를 방전시키기 위한 인덕터 전류가 과도하게 빌드업되어 스위치(Q_H)의 도통 시간인 $D \cdot T_s$ 동안 평균 전류가 증가해 전류 왜곡이 발생한다. 따라서 인덕터 전류가 입력 전압을 기반으로 생성된 전류 지령보다 커지게 된다.

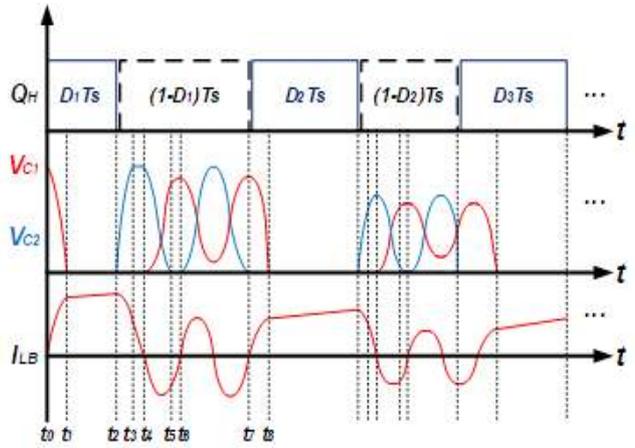


그림 3. 모드별 V_{C1} , V_{C2} , I_{LB} 파형

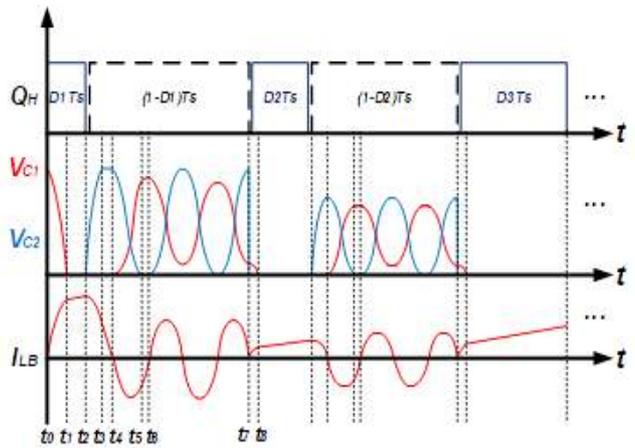


그림 4. 제안하는 기법의 V_{C1} , V_{C2} , I_{LB} 파형

2.3 제안하는 전류 왜곡 저감 Soft-start 기법

전류 왜곡을 저감하기 위해서 부스트 인덕터와 C_1 , C_2 의 공진 주기를 수학적으로 계산하여 모드 7이 끝나는 시점($t = T_s$)에서의 다이오드의 접합 커패시터(C_1)의 전압이 가장 낮은 시점이 되도록 시비율 D 를 조정한다.

첫 번째 주기에서는 초기 전압이 400V일 때의 방전 시간을 계산하지만, 이후의 주기에서는 모드 7이 끝난 시점(t_7)의 다이오드 접합 커패시터(C_1)의 전압을 방전하는 시간을 계산한다. 또한, 모드 3에서 스위치의 기생 커패시터(C_2)의 충전 전압이 400V로 제한되지 않으면 모드 4 동작을 하지 않고 모드 5로 동작한다.

시비율 D 를 구하기 위해 아래와 같은 식을 계산한다.

$$\omega_o = 2\pi f_o = \sqrt{1/(LC)} \quad (8)$$

식(8)에서 계산한 공진주파수를 사용하여 모드별 동작 시간 T_1 , T_3 , T_4 , T_5 , T_6 , T_7 를 계산한다.

한 주기에서 공진하는 횟수를 n 이라고 할 때, T_{Total} 은 모드 2를 제외한 시간이다.

$$T_{Total} = T_1 + T_3 + T_4 + T_5 + T_6 + (n \times T_7) \quad (9)$$

식(9)을 통한 시비율 D 를 계산하는 식은 다음과 같다.

$$D = (T_s - T_{Total}) / T_s \quad (10)$$

공진 횟수 n 은 첫 번째 주기에서 마지막 열 번째 주기로 같

수폭 줄어들고, 부하 조건에 따라서 각 주기에서의 공진 횟수 n 을 결정한다.

3. 시뮬레이션 결과

Soft-start 주기 반복 횟수는 10회이고 초기 조건은 표 1과 같고 Soft-start 시뮬레이션 제어 방법은 아래와 같다.

- Soft-start 기법 미적용(시비율 고정)
- 시비율 D 를 0.2부터 0.9까지 선형적으로 증가시키는 기법
- 제안된 Soft-start 제어 기법

표 1. 시뮬레이션 초기 조건

V_{ac}	230V, 60Hz	V_o	400V
Switching Freq	64kHz	L_B	640uF
$C_{j,H}, C_{j,L}$	400pF	$C_{oss,H}, C_{oss,L}$	200pF
C_o	470uF		

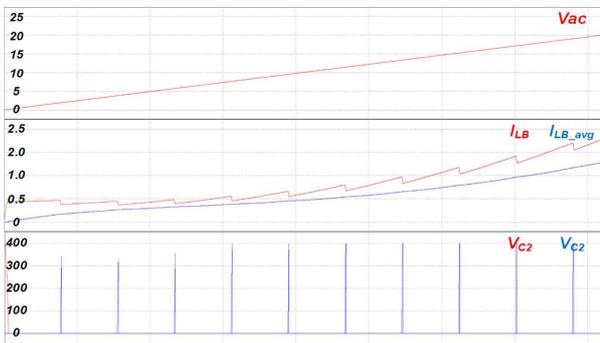


그림 5. Soft-start 기법 미적용 시 I_{LB} , V_{C1} , V_{C2} 시뮬레이션

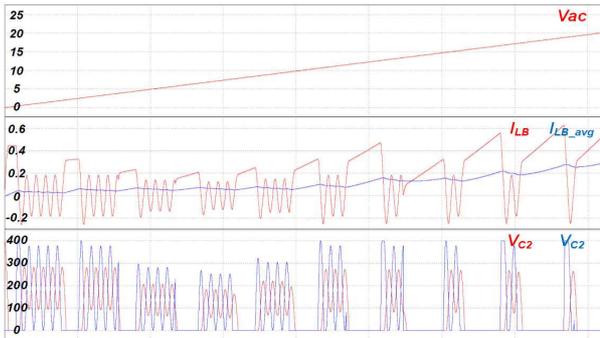


그림 6. 선형적 증가 기법의 I_{LB} , V_{C1} , V_{C2} 시뮬레이션

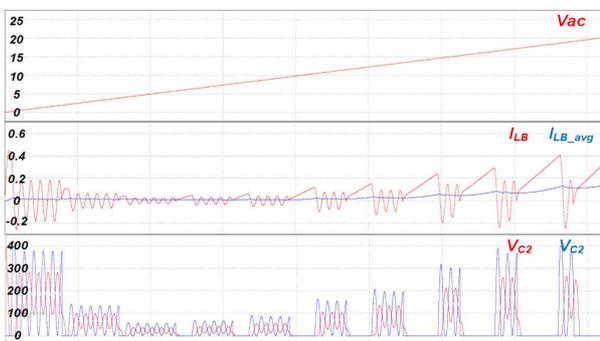


그림 7. 제안된 제어 기법의 I_{LB} , V_{C1} , V_{C2} 시뮬레이션

그림 5는 Soft-start 기법을 적용하지 않은 시뮬레이션으로 Zero-crossing 부근에서 빌드업 시간이 길어 전류가 과도하게 증가하는 것을 확인할 수 있다. 그림 6에서는 시비율 D 가 0.2부터 0.9까지 선형적으로 증가하는 제어 기법을 적용한 시뮬레이션으로 그림 5와는 달리 10회의 스위칭 주기($10 \cdot T_S$)에서 최대 전류가 0.7A 미만으로 낮아졌다. 다만, 다음 주기가 시작할 때 다이오드 접합 커패시터(C_j)의 일정하지 않은 초기 전압으로 인해 전류 왜곡 정도가 큰 것을 확인할 수 있다. 제안된 제어 기법을 적용했을 경우 그림 7에서 전체 주기에서의 최대 전류는 0.4A 미만이며 매 주기를 시작할 때 다이오드의 접합 커패시터(C_j)의 초기 전압이 가장 낮으므로 평균 전류와 전류 왜곡의 정도가 선형적 제어 기법 대비 낮아지는 것을 확인할 수 있다.

4. 결론

본 논문에서는 역률 보상을 위한 Totem-Pole Bridgeless 부스트 컨버터의 Zero-crossing 부근에서의 전류 왜곡 문제를 해결하기 위해 수학적 분석을 통한 최적화된 Soft-start 기법을 제안하고 시뮬레이션을 통해 검증하였다. 해당 연구를 통해 제안된 Soft-start 기법이 전류 왜곡을 유의미하게 감소시키며, PF 향상 및 ITHD 저감에 효과적임을 확인하였다. 이는 역률 개선 및 높은 전력 품질을 달성하는데 기여할 수 있다.^[4]

이 논문은 2024년도 한국교통대학교의 교내학술연구비 지원을 받아 수행한 연구임.

참고 문헌

- [1] Amiri, P.; Eberle, W.; Gautam, D.; Botting, C. "An Adaptive Method for DC Current Reduction in Totem Pole Power Factor Correction Converters," IEEE Transactions on Power Electronics, vol. 36, no. 10, October 2021.
- [2] Sun, J. "On the Zero-Crossing Distortion in Single-Phase PFC Converters," IEEE Transactions on Power Electronics, vol. 19, no. 3, pp. 685-692, May 2004.
- [3] Zhang, B., Lin, Q., Imaoka, J., Shoyama, M., Tomioka, S., & Takegami, E. (2019). EMI Prediction and Reduction of Zero-Crossing Noise in Totem-Pole Bridgeless PFC Converters. Journal of Power Electronics, 19(1), 278-287. <https://doi.org/10.6113/JPE.2019.19.1.278>
- [4] Lee, Y.-D., Moon, G.-W., Baek, J., & Kim, C.-E. (2021). A Reconfigurable Totem-Pole PFC Rectifier With Light Load Optimization Control Strategy and Soft-Switching Capability. IEEE Transactions on Power Electronics, 36(4), 4371-4382. <https://doi.org/10.1109/TPEL.2020.3019085>