

# 양전원 듀얼 인버터의 고효율 및 전류 리플 저감을 위한 PWM 기법

김예진, 김도현, 이준희\*, 이준석  
 단국대학교, 철도기술연구원\* (KRRI)

## PWM Scheme for High Efficiency and Low Current Distortion of Dual Inverter with Isolated DC Sources

Ye-Jin Kim, Do-Hyeon Kim, June-Hee Lee\*, June-Seok Lee  
 Dankook University, Korea Railroad Research Institute\* (KRRI)

### ABSTRACT

본 논문은 양전원 듀얼 인버터의 고효율 및 전류 리플 저감을 위한 PWM 기법을 제안한다. 제안하는 기법에서는 출력전압 변조지수(Modulation Index,  $MI$ )가 작은 구간에서 양쪽 인버터에  $60^\circ$  불연속 PWM을 적용하며,  $MI$ 가 큰 구간에서 한 쪽 인버터는 Six-Step 기법, 다른 한 쪽 인버터는 가변구간 불연속 PWM을 적용한다. 가변구간 불연속 PWM 기법은  $MI$ 가 커질수록 불연속 변조구간이 증가하며, 출력전압의 선형 변조를 보장한다. 본 논문에서 제안하는 기법은 스위칭 손실을 저감하여 인버터 효율을 향상시킬 수 있으며, 다른 PWM 기법과 비교하여 상전압 THD 측면에서 우수하다는 장점이 있다. 본 논문의 타당성은 시뮬레이션을 통해 검증한다.

### 1. 서론

듀얼 인버터는 고전압을 출력하기 위한 추가적인 부스트 컨버터 없이 멀티레벨의 전압 파형을 출력할 수 있어 시스템의 효율을 향상시킬 수 있다<sup>[1]</sup>. 또한 싱글 인버터에 비해 동일한 출력 전력을 출력하기 위해 요구되는 고정자 전류가 감소하기 때문에 더 낮은 정격 전류를 가지는 전동기를 설계할 수 있다. 이를 통해 손실을 저감하고 인버터 및 모터의 효율을 증대시킬 수 있다.

듀얼 인버터 토폴로지는 크게 플라잉 커패시터를 가지는 듀얼 인버터, 단전원 듀얼 인버터, 양전원 듀얼 인버터의 3가지 종류로 구분할 수 있다. 플라잉 커패시터를 가지는 듀얼 인버터 토폴로지는 유효 전력 및 무효 전력을 분리하여 제어해야 하므로 복잡한 제어 기법이 적용되어야 한다. 단전원 듀얼 인버터 토폴로지는 회로 구조 특성상 영상분 전류(Zero Sequence Current, ZSC)가 흐르게 되며, 이는 제어 특성을 저하시키기 때문에 ZSC 저감을 위한 제어 기법이 필수적으로 요구된다. 양전원 듀얼 인버터 토폴로지는 그림 1과 같이 회로 구조 특성상 영상분 전류가 흐를 수 없으므로 ZSC 저감을 위한 제어가 요구되지 않으며, 유효 전력과 무효 전력을 분리하여 제어할 필요가 없기 때문에 제어 복잡도가 감소한다는 장점이 있다. 또한, 3개의 듀얼 인버터 토폴로지 중 가장 높은 전압 이용률을 가지며, 우수한 내고장성을 가진다. 그러나, 싱글 인버터에 비해 스위칭 손실이 증가한다는 단점이 있다. 따라서 인버터의 효율을 증가시키기 위해  $MI$ 에 따른 적절한 PWM 기법을 적용하여 제어하는 것이 요구된다.

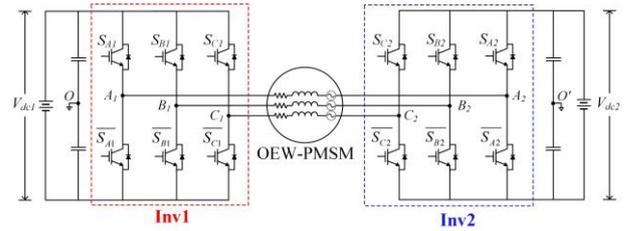


그림1 양전원 듀얼 인버터 토폴로지

Fig.1 Topology of dual inverter with isolated DC sources

본 논문에서는 효율과 전류 리플 저감 측면에서의  $MI$ 에 따른 양전원 듀얼 인버터의 PWM 기법을 제안한다.  $MI$ 가 작은 구간에서는 각 인버터에  $60^\circ$  불연속 PWM 기법을 적용하여 스위칭 손실을 저감한다. 또한  $MI$ 가 큰 구간에서는 가변구간 불연속 PWM 기법을 적용하여 인버터 효율을 더욱 높인다. 시뮬레이션을 통해 본 논문에서 제안하는 기법의 타당성을 검증한다.

### 2. 양전원 듀얼 인버터의 MI에 따른 PWM 기법

#### 2.1 양전원 듀얼 인버터

양전원 듀얼 인버터의 각 DC-link 전압 크기( $V_{dc1}$ ,  $V_{dc2}$ )가 동일하다면, 각 인버터에는 크기가 동일하고 위상이  $180^\circ$  차이 나는 지령 전압 벡터가 인가된다. 그림 2(b), (c)는 각각 1차측 인버터(Inv1)와 2차측 인버터(Inv2)의 전압 벡터도를 나타내며, Inv1과 Inv2의 지령 전압 벡터는 유효전압 벡터(각각  $\vec{V}_1 \sim \vec{V}_6$  과  $\vec{V}'_1 \sim \vec{V}'_6$ )와 영전압 벡터(각각  $\vec{V}_0$ ,  $\vec{V}'_0$  과  $\vec{V}_0$ ,  $\vec{V}'_0$ )를 합성하여 형성할 수 있다. 또한 형성된 각 인버터의 지령 전압 벡터를 합성하여 그림 2(a)와 같이 양전원 듀얼 인버터의 전압 벡터도를 나타낼 수 있다. 듀얼 인버터의 최종 지령 전압 벡터( $\vec{V}_{ref}$ )는 식 (1)과 같다.

$$\vec{V}_{ref} = \vec{V}_{Inv1} - \vec{V}_{Inv2} \quad (1)$$

여기서  $\vec{V}_{Inv1}$  과  $\vec{V}_{Inv2}$  는 각각 Inv1과 Inv2의 지령 전압 벡터를 나타낸다. 식 (1)과 그림 1을 참고하여 양전원 듀얼 인버터의 상전압을 나타내면 식 (2)와 같다.

$$V_{x1x2} = \begin{cases} V_{A1A2} = V_{A10} - V_{A20'} + V_{00} \\ V_{B1B2} = V_{B10} - V_{B20'} + V_{00} \\ V_{C1C2} = V_{C10} - V_{C20'} + V_{00} \end{cases} \quad (x = A, B, C) \quad (2)$$

여기서  $V_{A10}$ ,  $V_{B10}$ ,  $V_{C10}$ 와  $V_{A20'}$ ,  $V_{B20'}$ ,  $V_{C20'}$ 는 각각 Inv1과 Inv2의 극전압을 나타내며,  $V_{00}$ 는 각 인버터의 DC-link 중성점의

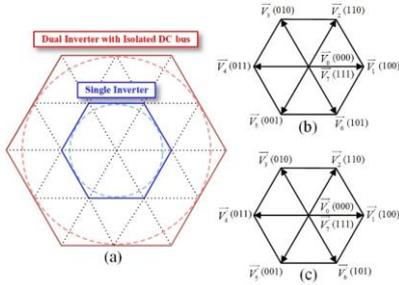


그림2 양전원 듀얼 인버터의 전압 벡터도  
Fig.2 Voltage vector diagram of dual inverter with isolated DC sources

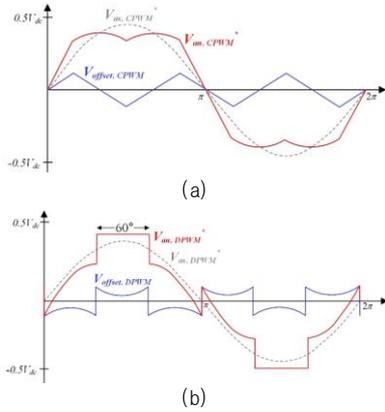


그림3 오프셋 전압을 이용한 전압 변조 기법 (a) SVPWM (b) 60° DPWM  
Fig.3 Voltage modulation scheme using offset voltage (a) SVPWM (b) 60° DPWM

전위차인 공통 모드 전압을 의미한다.  $V_{OO}$ 는 그림 1에서 형성되는 각 루프  $OA_1A_2O'$ ,  $OB_1B_2O'$ ,  $OC_1C_2O'$ 에 키르히호프의 전압 법칙을 사용하여 식 (3)과 같이 도출할 수 있다.

$$V_{OO'} = -\frac{(V_{A1O} - V_{A2O'}) + (V_{B1O} - V_{B2O'}) + (V_{C1O} - V_{C2O'})}{3} \quad (3)$$

적용하는 PWM 기법에 따라  $V_{OO}$ 는 양전원 듀얼 인버터의 상 전압 레벨을 부스트 해줄 수 있으므로 3-레벨뿐만 아니라 5-레벨, 7-레벨 등의 멀티레벨의 상전압 출력이 가능하다. 출력되는 상전압 레벨에 따라 상전압의 전고조파왜율(Total Harmonic Distortion, THD)과 상전류 리플이 상이다.

## 2.2 양전원 듀얼 인버터를 구동하기 위한 PWM 기법

인버터를 제어하기 위해 일반적으로 연속 PWM(Continuous PWM, CPWM) 기법이 많이 적용된다. CPWM은 스위칭 한 주기 내에서 연속적으로 펄스폭 변조가 발생하는 PWM 기법이다. 이 중 특히, 스위칭 손실과 전류 리플을 저감할 수 있는 대칭 공간 전압 벡터 PWM(Space Vector PWM, SVPWM) 기법이 가장 많이 적용되고 있다. SVPWM은 각 인버터에 식 (4)의 오프셋 전압  $V_{offset,CPWM}$ 을 적용하여 구현할 수 있다.

$$V_{offset,x,CPWM} = -(V_{max,x} + V_{min,x}) / 2 \quad (x=1, 2). \quad (4)$$

여기서  $V_{max,x}$ 와  $V_{min,x}$ 는 각 인버터의 3상 상전압 중에서 최댓값과 최솟값을 나타낸다. 하지만, CPWM 기법은 스위칭 손실이 많이 발생하여 인버터 효율을 감소시킨다. 따라서 효율을 개선하기 위해 불연속 PWM(Discontinuous PWM, DPWM) 기법이 제안되었다. DPWM은 스위칭 한 주기 내에서 특정 구간 동안만 스위칭을 수행하고, 그 외의 구간에서는 스위칭을 수행

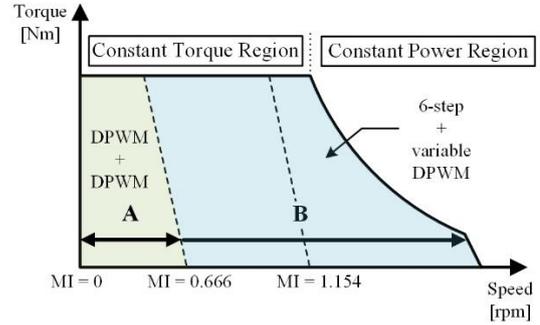


그림4 MI에 따른 T-N 커브  
Fig.4 T-N Curve depending on MI

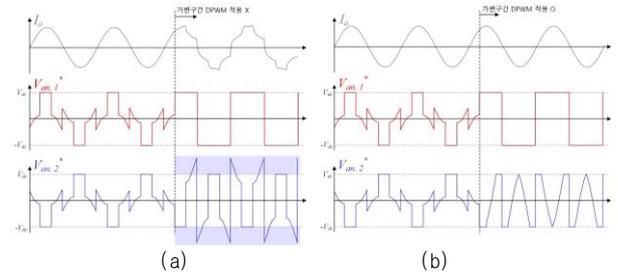


그림5 A상 전류 및 1, 2차측 인버터의 지령 전압 (MI=0.666) (a) 가변구간 DPWM 기법을 적용하지 않은 파형 (b) 가변구간 DPWM 기법을 적용한 파형  
Fig.5 A-phase current and reference voltage of first and secondary inverter (MI=0.666) (a) Waveform that is not applied variable DPWM (b) Waveform that is applied variable DPWM

하지 않기 때문에 스위칭 손실을 저감할 수 있다. 전압과 전류의 위상이 거의 동일한 PMSM(Permanent Magnet Synchronous Motor) 드라이브 시스템에서는 전류 크기가 가장 큰 60° 구간을 클램핑 하는 60° DPWM을 적용하는 것이 가장 효과적이다. 양전원 듀얼 인버터에서 60° DPWM은 각 인버터에 식 (5)의 오프셋 전압을 적용하여 구현할 수 있다.

$$V_{offset,x,DPWM} = \begin{cases} 0.5V_{dca} - V_{max,x} & (V_{max,x} + V_{min,x} \geq 0) \\ -0.5V_{dca} - V_{min,x} & (V_{max,x} + V_{min,x} < 0) \end{cases} \quad (x=1, 2). \quad (5)$$

여기서  $V_{dca}$ 는 DC-link 전압 크기를 나타낸다. 그림 3(a), (b)는 각각 오프셋 전압을 적용하여 SVPWM과 60° DPWM을 구현한 파형을 나타내며 대표적으로 A상 지령 상전압을 변조하였다. 그림 3을 통해 정현파의 지령 상전압(각각  $V_{as,CPWM}$ 과  $V_{as,DPWM}$ )에 오프셋 전압을 더하여 변조된 지령 상전압(각각  $V_{an,CPWM}$ 과  $V_{an,DPWM}$ )을 형성할 수 있음을 알 수 있다.

## 2.3 제안하는 MI에 따른 PWM 기법

듀얼 인버터 토폴로지를 적용한 드라이브 시스템은 MI에 따른 적절한 PWM 기법을 적용하여 효율을 높일 수 있다<sup>[2]</sup>. MI는 수식 (6)과 같다.

$$MI = \frac{V_{smag}}{V_{dca}} \quad (x=1 \text{ or } 2). \quad (6)$$

여기서  $V_{smag}$ 는 고정자 전압의 크기를 의미한다. 선형 변조 영역에서 MI에 따라 토크 영역을 그림 4와 같이 A, B의 두 구간으로 구분할 수 있다.

A 구간은 정토크 영역 중 저속 구간으로 최대 토크를 출력하기 위해 큰 고정자 전류가 요구된다. 따라서 시스템의 손실이 가장 많이 발생하는 구간이기 때문에 손실 저감을 위한 PWM

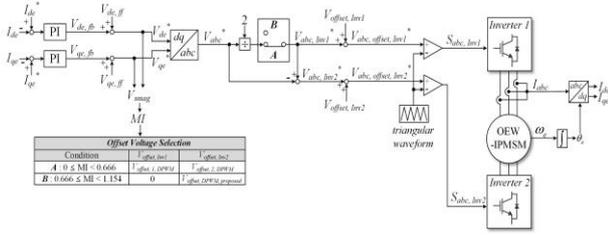


그림6 전체 시스템의 블록도  
Fig.6 Block diagram of whole system

기법의 적용이 필수적이다. 이 구간에서는 각 인버터에 60° DPWM을 적용하여 스위칭 손실을 저감하고 인버터 효율을 높인다. 이는 식 (5)의 옵셋 전압  $V_{offset, x}$ , DPWM을 사용하여 구현할 수 있다.

B 구간은 정토크 영역 중  $MI$ 가 최댓값(1.333)의 절반보다 커지는 구간이다. 만약  $V_{dc1} = V_{dc2}$ 라면, 이 구간에서 한 쪽 인버터(본 논문에서는 Inv1)의 6-step 제어를 적용한다. Inv2에는 가변 구간 DPWM을 적용함으로써 출력 전압의 선형성을 보장하며 스위칭 손실을 더욱 저감한다. 이를 통해 고속 영역에서의 시스템 효율을 극대화할 수 있다. 가변구간 DPWM은 식 (7)의 옵셋 전압  $V_{offset, DPWM, proposed}$ 를 적용하여 구현할 수 있다.

$$V_{offset, DPWM, proposed} = \begin{cases} V_{dc} - V_{max} & (V_{max} + V_{min} \geq 0 \ \& \ V_{dc} - V_{max} < -V_{mid}) \\ -V_{mid} & (V_{max} + V_{min} \geq 0 \ \& \ V_{dc} - V_{max} \geq -V_{mid}) \\ -V_{dc} - V_{min} & (V_{max} + V_{min} < 0 \ \& \ -V_{dc} - V_{min} \geq -V_{mid}) \\ -V_{mid} & (V_{max} + V_{min} < 0 \ \& \ -V_{dc} - V_{min} < -V_{mid}) \end{cases} \quad (7)$$

여기서  $V_{mid}$ 는 3상 지령 상전압 중 중간값을 의미한다. 가변구간 DPWM을 적용하지 않았을 때와 적용하였을 때의 A상 전류( $I_a$ ), Inv1의 지령 상전압( $V_{an,1}^*$ ), Inv2의 지령 상전압( $V_{an,2}^*$ )을 각각 그림 5(a), (b)에 나타내었으며, 전체 시스템의 제어 블록도는 그림 6과 같다.

### 3. 시뮬레이션 결과

#### 3.1 제안하는 PWM 기법 검증

제안하는  $MI$ 에 따른 양전원 듀얼 인버터의 PWM 기법 구현은 PSIM 프로그램을 통해 검증하였으며 시뮬레이션에 사용된 파라미터는 표 1과 같다. 그림 7은 제안하는 PWM 기법 적용 시의 시뮬레이션 결과 파형을 나타낸다. 그림 7(a)는  $MI = 0.45$ 일 때의 변조 결과로 두 인버터에 모두 60° DPWM 기법이 적용된 것을 확인할 수 있다. 그림 7(b)는  $MI = 0.9$ 일 때의 변조 결과로 Inv2에 가변구간 DPWM 기법이 적용된 것을 확인할 수 있으며,  $MI$ 의 증가에 따라 클램핑 되는 구간이 증가한다.

#### 3.2 제안하는 PWM 기법의 THD 및 전류 리플 분석

제안하는 PWM 기법의 THD를 분석하여 그 타당성을 입증하였다. 그림 8(a), (b)는 각각 그림 4의 A, B 구간에서의 PWM 기법에 따른 A상 상전압 THD를 나타낸다. A 구간에서 Inv1과 Inv2에 각각 (CPWM+CPWM), (DPWM+DPWM) 기법을 적용하였을 때의 THD를 분석한 결과, (DPWM+DPWM) 기법의 THD가 더 낮은 것을 확인할 수 있다. 또한 B 구간에서 Inv1과 Inv2에 각각 (6-step+CPWM), (6-step+DPWM) 기법을 적용하였을 때 (6-step+DPWM) 기법을 적용하는 것이 THD가 낮은 것을 확인할 수 있다. 이를 통해 제안하는 PWM 기법을

표 1 시뮬레이션에 사용되는 파라미터 및 조건

Table 1 Parameters and conditions for simulation

Resistor (R)	10[Ω]	Inductance (L)	3[mH]
Switching Frequency ( $f_{sw}$ )	10[kHz]	Control Frequency ( $f_{cm}$ )	10[kHz]
DC-link voltage ( $V_{dc}$ )	300[V]	Fundamental Frequency ( $f_n$ )	60[Hz]

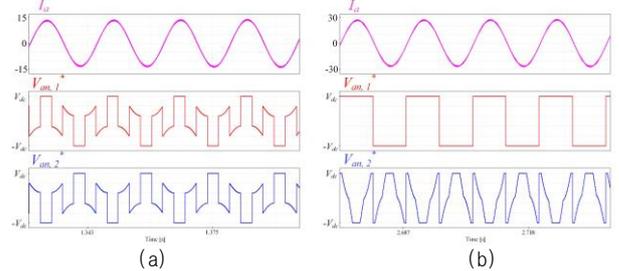


그림7  $MI$ 에 따른 PWM 기법 시뮬레이션 결과 (a)  $MI=0.45$  (b)  $MI=0.9$   
Fig.7 Simulation results depending on PWM scheme (a)  $MI=0.45$  (b)  $MI=0.9$

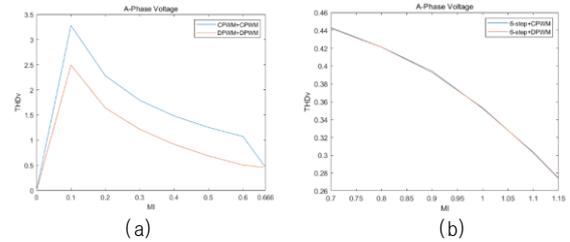


그림8. PWM 기법에 따른 상전압 THD 그래프 (a)  $0 \leq MI < 0.666$  (b)  $0.666 \leq MI < 1.154$   
Fig.8 Phase voltage THD graph according to PWM scheme (a)  $0 \leq MI < 0.666$  (b)  $0.666 \leq MI < 1.154$

사용하면 가장 낮은 상전압 THD를 가지며 전류 리플을 최소화할 수 있다. 따라서 해당 기법을 적용하면 고효율의 시스템 구축이 가능하다.

### 4. 결론

본 논문은 고효율 및 전류 리플을 저감하기 위한 양전원 듀얼 인버터의  $MI$ 에 따른 PWM 기법을 제안하였다. 각  $MI$  구간에서의 특징을 분석하여 적용되어야 하는 적절한 PWM 기법을 제시하였으며, 제안하는 기법을 적용하는 경우 전체  $MI$  구간에서 가장 낮은 THD를 가지는 것을 확인할 수 있다. 이를 통해 전류 리플의 저감이 가능하며 시스템의 효율을 높일 수 있다. 해당 기법의 타당성은 시뮬레이션을 통해 검증하였다.

본 연구는 국토교통부/국토교통과학기술진흥원지원을 받아 수행한 연구 과제입니다. (과제번호 RS-2022-00144203)

### 참고 문헌

- [1] Y. Oto and T. Noguchi, "Fault Tolerant Operation of Motor Drive Fed by Dual Inverter Focusing on DC-Bus Battery Failure," *International Conference on Electrical Machines and Systems (ICEMS)*, Harbin, China, 2019
- [2] H. Matsumori, T. Kosaka, N. Matsui, and S. Saha, "Alternative PWM Switching Strategy Implementation for a Dual Inverter Fed Open Winding Motor Drive System for an Electric Vehicle Application," *IEEE Transactions on Industry Applications*, vol. 59, no. 5, pp. 5957-5970, Sep./Oct. 2023