

병렬 코일을 적용한 무선충전시스템의 손실 저감을 위한 공진 보상 회로 설계

강소정¹, 신창수¹, 김영민², 김동희^{1*}

전남대학교 전기공학과, 현대모터스 전동화 PE재료개발팀

Design of Resonant Compensation Circuit for Loss Reduction in Wireless Charging Systems Employing Parallel Coils

So-Jeong Kang¹, Chang-Su Sin¹, Young-Min Kim², Dong-Hee Kim^{1*}

Department of Electrical Engineering Chonnam National University,

Electrification PE Materials Development Team Hyundai Motor Group

ABSTRACT

본 논문은 병렬 코일을 사용한 무선 충전 시스템의 최적 설계를 위한 공진 보상 회로 설계 방법을 제안한다. 최적 설계를 위해 병렬 코일의 등가회로를 분석하고, 코일 손실을 최적화할 수 있는 공진 커패시터 값을 도출한다. 제안한 설계 방법은 DS-LCC 공진 방식을 적용한 무선충전 시스템의 WPT4급 입력 전력 전압/전류 조건 실험에서 검증된다.

1. 서론

무선 전력 전송(Wireless Power Transfer, WPT) 기술은 최근 급격한 발전을 거듭해 왔으며, 일상생활뿐만 아니라 산업 응용 분야에서도 그 중요성이 커지고 있다. 특히 전기자동차 고속 충전을 위한 IPT(Inductive Power Transfer) 시스템 기반 대전력 무선전력전송 연구가 활발히 진행되고 있다^[1].

정격 전력이 증가함에 따라 IPT 시스템의 패드 손실이 증가해 효율 감소의 원인이 된다. 이에 단면적을 넓혀 코일 저항을 줄이고자 병렬 코일을 사용하면 전송 전력을 분산시키고 개별 코일에서 발생하는 열 손실을 줄일 수 있다. 또한 그림 1의 DS-LCC와 같이 외부 조건 변동에 강인하며 설계의 자유도가 높은 고차 공진 보상 회로가^[2] 함께 적용되면 IPT 시스템의 성능을 최적화할 수 있다.

기존 공진 보상 토폴로지는 병렬 코일이 단일 코일로 등가화된 인덕턴스 값을 기준으로 설계하는데, 각 코일에 분배되는 전류의 크기가 불균형해 시스템의 안정성을 감소시키는 문제가 발생한다. 병렬 코일 간 전류 차이를 줄이는 LCC-S 토폴로지를 설계하는 방법이 제안되었지만^[3] 코일별 위치 차이로 인해 인덕턴스의 차이가 발생하는 IPT 시스템의 코일에 적용하기에 부적합하다. 따라서 무선충전 패드에 적합한 병렬 코일의 공진 보상 회로 설계가 필요하다.

본 논문에서는 고차 토폴로지인 DS-LCC 보상 토폴로지를 사용하여 IPT 시스템의 병렬 코일에 적합한 공진 보상 회로 설계 방법을 제안한다. 병렬 코일의 전류를 균형화할 수 있는 설계 방식과 코일 전류비를 조정해 시스템의 안정성을 높일 수 있는 설계 방식을 수식으로 도출 후 WPT3급 IPT 시스템을 구성하여 제안하는 설계 방법의 손실 및 발열 저감 효과를 검증한다.

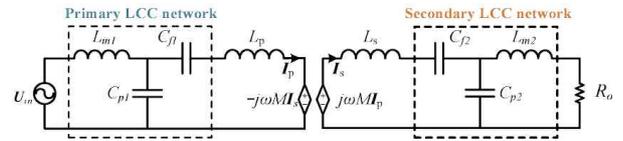


그림 1 DS-LCC 보상 토폴로지의 M-Type 등가회로
Fig. 1 M-Type Equivalent circuits in DS-LCC compensation topology

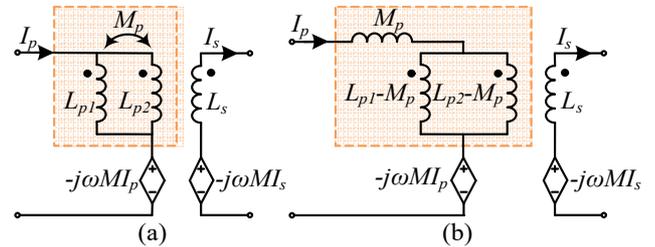


그림 2 (a) 일반적인 병렬 코일 등가회로 (b) 병렬 코일 간 상호 인덕턴스를 고려한 등가회로
Fig. 2 (a) Typical parallel coil equivalent circuit, (b) Equivalent circuit considering mutual inductance between parallel coils

2. 병렬 코일 공진 보상 회로 설계

2.1 병렬 코일 등가회로

송신 코일로 병렬 코일을 사용한 무선 충전 패드는 그림 2(a)와 같이 송신 코일과 수신 코일 간 상호 인덕턴스 M 뿐만 아니라 각각의 송신 코일 간 상호 인덕턴스 M_p 가 발생한다. M_p 는 공진 시 영향을 미치므로 병렬 코일의 공진 보상 토폴로지를 설계하기 위해서 M_p 를 고려한 등가회로가 필요하다.

식 (1)은 코일의 모든 상호 인덕턴스를 고려한 전압 방정식으로 U_{p1} 과 U_{p2} 는 L_{p1} 과 L_{p2} 의 전압을, Z_{p1} , Z_{p2} , Z_s 는 각각 L_{p1} , L_{p2} , L_s 의 임피던스를 의미한다. 식 (1)을 이용해 그림 2(a)의 회로를 그림 2(b)로 등가화할 수 있다.

$$U_{p1} = (Z_{p1} + \frac{w^2 M^2}{Z_s})I_{p1} + (jwM_p + \frac{w^2 M^2}{Z_s})I_{p2} \quad (1)$$

$$U_{p2} = (jwM_p + \frac{w^2 M^2}{Z_s})I_{p1} + (Z_{p2} + \frac{w^2 M^2}{Z_s})I_{p2}$$

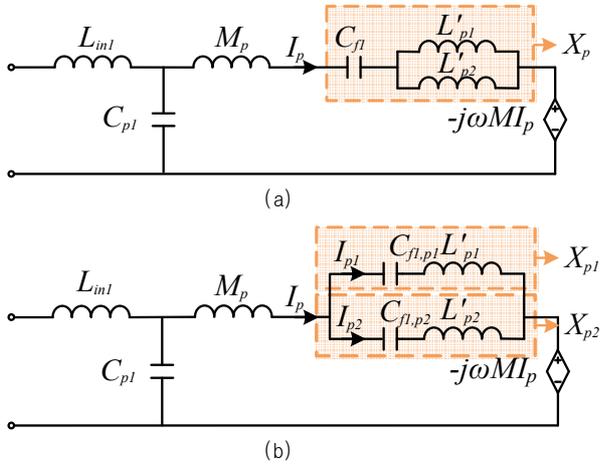


그림 3 (a) 기존 DS-LCC 1차 측 보상회로 (b) 병렬 코일 등가회로를 적용한 DS-LCC 1차 측 보상회로

Fig. 3 (a) DS-LCC primary side compensation circuit with conventional configuration (b) DS-LCC primary side compensation circuit with parallel coil equivalent circuit applied

2.2 제안하는 설계 방법

IPT 시스템에서 병렬 코일은 보상 토폴로지 설계 시 그림 3(a)와 같이 단일 코일로 등가화되어 하나의 직렬 커패시터로 보상하는 것이 일반적이다. 단일 코일의 인덕턴스 값을 기준으로 설계된 보상 토폴로지는 VA 정격을 최소화할 수 있는 ZPA를 만족한다. 하지만 개별 코일의 인덕턴스와 저항 크기 차이로 송신 전류 I_p 가 다르게 분배되어 코일별 전류 크기와 손실의 불균형이 발생한다. 따라서 그림 3(b)와 같이 개별 코일 파라미터를 고려한 직렬 보상 커패시터를 각각 설계해야 하며 이를 제외한 파라미터는 기존과 동일하게 설계할 수 있다.

그림3에서 L'_{p1} , L'_{p2} 는 각각 $L_{p1}-M_p$, L_p-M_{p2} 의 값을 의미하고 X_p , X_{p1} , X_{p2} 는 L'_{p1} , L'_{p2} 가 직렬 보상 커패시터 C_s , C_{fp1} , C_{fp2} 로 보상된 합성 리액턴스 값을 의미한다. 그림3(a)의 DS-LCC 보상 토폴로지 설계 시 L_{in} 의 임피던스가 직렬 커패시터로 보상된 코일의 임피던스 M_p+X_p 와 동일해야 한다. 유사하게 그림3(b)의 $M_p+(X_{p1}/X_{p2})$ 의 등가 임피던스가 L_{in} 의 임피던스와 동일해야 한다. 해당 조건을 충족하면 X_{p1} , X_{p2} 의 크기는 각각 조절할 수 있고, 이는 개별 코일에 분배되는 전류의 크기를 조절할 수 있음을 의미한다.

2.2.1 병렬 코일 전류 균형화

개별 코일에 분배되는 전류의 크기가 같기 위해선 X_{p1} , X_{p2} 가 같아야 한다. 같은 임피던스가 병렬로 연결된 후 M_p 과 직렬 연결된 값이 L_{in} 의 임피던스와 동일해야 하므로 각 코일의 임피던스가 $2(L_{in}-X_{p1})$ 의 값으로 같도록 직렬 보상 커패시터를 설계해야 한다. 해당 조건을 만족하고 L_{p1} 과 L_{p2} 의 크기 차이를 고려한 직렬 보상 커패시터 C_{fp1} , C_{fp2} 의 설계 식은 (2), (3)과 같다.

$$C_{f,p1} = \frac{1}{\omega^2(L_{p1} + M_p - 2L_{in1})} \quad (2)$$

$$C_{f,p2} = \frac{1}{\omega^2(L_{p2} + M_p - 2L_{in1})} \quad (3)$$

표 1 IPT 시스템 파라미터
Table 1 IPT system parameters

	Parameter	Value [Unit]	
무선충전 코일	L_s	39.89[uH]	
	L_{p1}/L_{p2}	43.43/40.67[uH]	
	M	10.08[uH]	
	M_p	37.11[uH]	
	R_{p1}/R_{p2}	29.78/63.53[mΩ]	
DS-LCC Topology	L_{in1}/L_{in2}	8.92/23.22[uH]	
	C_{p1}/C_{p2}	392.83/151.01[nF]	
	C_L	42.21[nF]	
	기존 설계	C_{f1}	113.24[nF]
	전류 균형 설계	C'_{fp1}	55.92[nF]
		C_{fp2}	58.49[nF]
	손실 균형 설계	C_{fp1}	52.66[nF]
		C_{fp2}	62.03[nF]

2.2.2 병렬 코일 전류비 조정

개별 코일의 저항을 비롯한 다양한 변수를 고려하면, 전류의 값이 같은 설계보다 특정 비율을 갖는 설계가 효율 및 유지 보수 측면에서 유리할 수 있다. 원하는 I_{p1} , I_{p2} 비율을 만족할 수 있는 설계 수식은 식 (4), (5)와 같다.

$$C_{f,p1} = \frac{1}{\omega^2(L_{p1} - X_{p1})} \quad (4)$$

$$C_{f,p2} = \frac{1}{\omega^2(L_{p2} - X_{p2})} \quad (5)$$

식 (4), (5)에 명시된 X_{p1} , X_{p2} γ 는 아래와 같다.

$$X_{p1} = \frac{L_{in1}(1+\gamma) - \sqrt{L_{in1}^2(1+\gamma)^2 + 4\gamma M_p(M_p - 2L_{in1})}}{2} \quad (6)$$

$$X_{p2} = \frac{M_p^2 + X_{p1}L_{in1} - 2M_pL_{in1}}{X_{p1} - L_{in1}} \quad (7)$$

$$\gamma = \frac{I_{p2}}{I_{p1}} \quad (8)$$

2.3 실험 결과

제안하는 공진 보상 회로의 타당성을 검증하기 위해, SAE-J2954의 WPT3급 송/수신 패드를 제작해 IPT 시스템을 설계했다. WPT4(22 kVA)급 대전력 전송 시 I_p 를 분석하기 위해 입력 전압은 650V, 출력 전류는 44 A로 설계하였다. IPT 시스템의 구성 파라미터를 표 1과 같이 구성하였고, DS-LCC 보상 토폴로지 설계 시 I_p 는 부하 크기가 아닌 입출력 조건 및 패드 파라미터에 의해 결정되므로 WPT3급 전력에서 실험을 진행하였다. 제작한 패드를 기준으로 기존 설계, 코일 전류 균

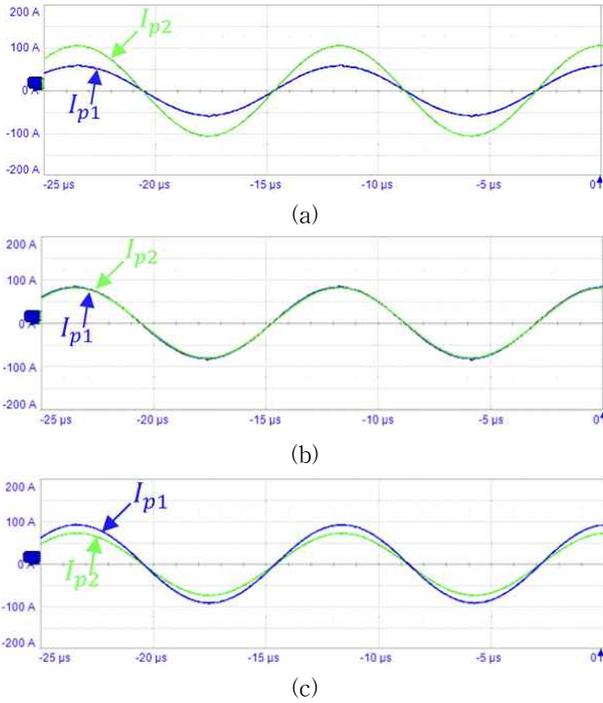


그림 4 (a) 기존 설계, (b) 전류 균형 설계, (c) 손실 균형 설계 시 I_{p1} , I_{p2} 파형

Fig. 4 I_{p1} and I_{p2} waveforms for (a) Conventional Design, (b) Current Balance Design, (c) Power Loss Balance Design

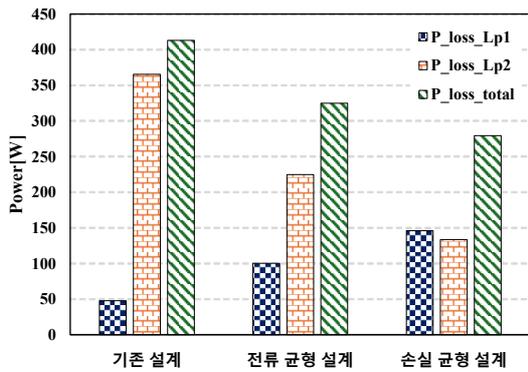


그림 5 설계 방식 별 코일 손실 비교

Fig. 5 Comparison of Coil Losses by Design Method

형 설계. 코일 손실 균형 설계 방식을 모두 적용하여 비교하였다.

그림 4(a)의 전류 파형과 대비하여 그림 4(b)에서 전류 크기가 동일하며, 그림 4(c)에서 저항이 작은 L_{p1} 에 더 많은 전류가 흐르고 있는 것을 통해, 설계 목적을 달성했음을 확인할 수 있다. 그림 5는 그림 4의 전류 크기와 개별 코일의 저항값을 이용해 도출한 코일별 손실 비교표이다. 그림 5를 통해 손실 균형 설계를 했을 때 코일별 손실 크기의 차이와 코일의 손실 합이 가장 적은 것을 확인할 수 있다. 그림 6은 실험 결과 및 L_{p1} , L_{p2} 의 온도 그래프이며, 코일의 온도 차이와 효율이 기존 설계, 전류 균형 설계, 손실 균형 설계 순서대로 개선되었음을 확인하였다.

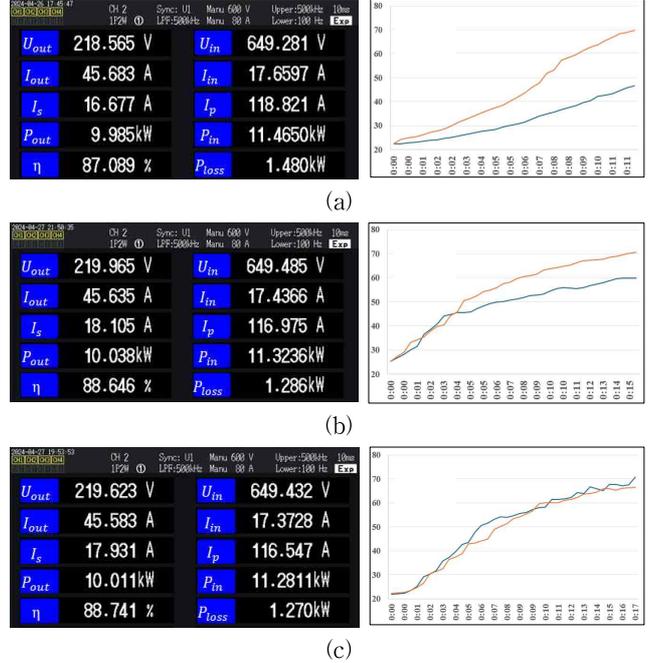


그림 6 (a) 기존 설계, (b) 전류 균형 설계, (c) 손실 균형 설계 실험 결과와 L_{p1} , L_{p2} 의 코일 온도

Fig. 6 Experimental Results and Coil Temperatures (L_{p1} , L_{p2}) for (a) Conventional Design, (b) Current Balance Design, and (c) Loss Balance Design

3. 결론

본 논문은 병렬 코일을 사용한 IPT 시스템이 대전력 무선충전 시 발생하는 전류, 손실 불균형 문제를 개선할 수 있는 DS-LCC 공진 보상 회로 설계 방법을 제안하였다. 해당 방법은 WPT4급 입/출력 전압 전류 조건에서 기존 설계 대비 전류 및 손실 조정의 효과가 있음을 확인하였다. 제안하는 설계 방식은 논문에서 검증한 패드뿐만 아니라 다양한 병렬 코일 디자인에도 적용이 가능하다. 향후 사례 연구를 통해 제안 설계 방법의 타당성을 추가 검증할 예정이다.

- 본 연구는 2023년도 현대엔지니어링의 연구용역사업 지원에 의한 연구임
 - This work was supported by the Research service business Program funded by the Hyundai NGV (Korea)

참고 문헌

- [1] N.G. Hingorani, "Wireless Power Transfer for Vehicular Applications: Overview and Challenges", IEEE Transactions on Transportation Electrification (Volume: 4, Issue: 1, March 2018)
- [2] Hongsheng Hu, "A Current-Sharing Compensation Method for High-Power-Medium-Frequency Coils Composed of Multiple Branches Connected in Parallel", IEEE Transactions on Industrial Electronics (Volume: 69, Issue: 5, May 2022)
- [3] Yafei Chen, "An Efficiency Optimization-Based Asymmetric Tuning Method of Double-Sided LCC Compensated WPT System for Electric Vehicles", IEEE Transactions on Power Electronics (Volume: 35, Issue: 11, November 2020)