넓은 입력 전압 범위를 갖는 전기자동차 LDC용 2.8 kW 급 Active Clamp Forward 컨버터 최적 설계

이도현¹, 이주아¹, 김채린¹, 김태성², 염상철², 문유진², 강태호², 이병국¹⁺ ¹성균관대학교 전자전기컴퓨터공학과, ²솔루엠

Optimal Design of 2.8 kW Active Clamp Forward Converter for Electric Vehicle LDCs with Wide Input Voltage Range

Do Hyeon Lee¹, Ju-A Lee¹, Chae-Lyn Kim¹, Taisung Kim², Sangcheol Yeom², Yujin Moon², Taeho Kang², Byoung Kuk Lee^{1†} ¹Department of Electrical and Computer Engineering, Sungkyunkwan University, ²Power Conversion Solution G, SOLUM

ABSTRACT

본 논문에서는 넓은 입력 전압 범위를 갖는 2.8 [kW] 급 전 기자동차 LDC (Low Voltage DC-DC Converter)용 ACF (Active Clamp Forward) 컨버터의 최적 설계 방안을 제시한 다. 스위칭 주파수 및 변압기 턴 비 변화에 따른 ACF 컨버터 회로 구성 파라미터를 설계하여 다양한 설계안을 도출하고, PSIM 시뮬레이션을 통해 성능 검증을 실시한다. 시뮬레이션 결과를 기반으로 각 설계안에 대한 손실을 비교하여 고효율 달 성을 위한 최적 설계 파라미터를 선정한다.

1. 서 론

최근 전기자동차 사용자의 편의를 위한 차량 내 전자 장비 가 다양해짐에 따라 저전압 배터리의 사용량이 증가하여 저전 압 배터리 전력 공급을 담당하는 LDC (Low voltage DC-DC Converter)의 출력 용량이 상승하는 추세에 있다. 또한, 전기자 동차 성능 향상을 위해 고전압 배터리가 800 [V] 수준으로 상 승함에 따라 LDC는 기존 대비 약 2배 정도 더 넓은 입력 전 압 범위를 가진다. 이와 같은 기술 동향을 고려하여 LDC는 더 넓은 입·출력 전압 범위 및 다양한 부하 조건에 대해서 고효율 동작 성능 확보를 위한 설계가 요구된다.

그림 1의 ACF (Active Clamp Forward) 컨버터는 ZVS (Zero Voltage Switching) 동작으로 인한 작은 스위칭 손실, 적은 스위치 개수, 경부하 및 중부하에서의 높은 효율 등의 이 유로 LDC에 주로 사용된다^[1]. ACF 컨버터는 변압기 턴 비 (n) 에 의해 메인 스위치 (S_m)의 듀티 범위가 결정되며, 해당 범위 에서 모든 부하 조건에 대해 항상 ZVS 동작을 확보하는 누설 인덕터 (L_r)와 클램프 커패시터 (C_c) 설계가 요구된다. 이러한 설계 파라미터는 스위칭 주파수 (f_{sw})에 따라 달라질 수 있으 며, 해당 파라미터가 적용된 경우의 전력 밀도와 효율 간의 trade-off를 고려하여 스위칭 주파수를 선정할 필요가 있다.

따라서 본 논문에서는 손실 분석을 기반으로 넓은 입력 전 압 범위를 갖는 전기자동차 LDC용 2.8 [kW] 급 ACF 컨버터 의 최적 파라미터를 설계한다. 스위칭 주파수 및 변압기 턴 비 에 따른 회로 파라미터를 도출하여 다양한 설계안을 제시한다. PSIM 시뮬레이션을 통해 각 설계안에 대한 성능 검증을 실시 하고, 시뮬레이션 결과를 기반으로 시스템 정격을 만족하는 전 력 반도체 소자 선정과 자성체 및 커패시터 설계를 진행한다. 이후 각 설계안의 실제 하드웨어 구현 상황을 가정한 손실 분 석을 실시하여 고효율 동작을 위한 최적 파라미터를 도출한다.



그림 1 ACF 컨버터 회로도

Fig. 1 Circuit diagram of ACF converter.

표 1 ACF 컨버터 설계 사양

Table I Design specifications of ACF converter	
Parameter [Unit]	Value
입력 전압, V _{in} [V]	320~826
출력 전압, V _{out} [V]	$7 \sim 16$
출력 전력, P _{out} [kW]	2.8
최소 출력 전력, P _{out,min} [kW]	0.8
최대 충전 전류, I _{charging,max} [A]	200
충전 전류 리플, Δi _{charging} [A _{pp}]	5
목표 효율, N _{target}	90%

2. 2.8 kW 급 LDC용 ACF 컨버터 설계 및 검증

2.1 ACF 컨버터 설계 사양 및 설계안 도출 결과

표 1은 전기자동차 LDC용 ACF 컨버터의 설계 조건을 나타 낸 것이다. 본 논문에서 설계하는 ACF 컨버터는 800 [V] 급 고전압 배터리를 사용하는 전기자동차에 탑재되는 LDC를 대 상으로 설계되므로, 320~826 [V]의 넓은 입력 전압 범위를 갖 는다. 또한, 저전압 배터리 사양에 의해 ACF 컨버터는 7~16 [V]의 출력 전압 범위를 가지며, 최대 충전 전류는 200 [A], 충 전 전류 리플은 5 [A_{pp}]로 제한된다. 이때 저전압 배터리의 주 된 동작 범위는 12.6~15.1 [V]로 특정되므로 이후 진행되는 손 실 분석은 해당 범위 내에서만 진행된다.

ACF 컨버터 S_m 의 드레인-소스 전압 (V_{ds}) 은 입력 전압 (V_{in}) 과 듀티 (D)에 의해 결정되며 식 (1)과 같이 나타낼 수 있다. 본 논문에서는 S_m 에 1.7 [kV] 정격의 SiC MOSFET를 적용 하기 위해 safety margin을 고려하여 V_{ds} 를 최대 1.3 [kV] 이내 로 제한하였다. 따라서 V_{ds} 가 최대값을 갖는 최대 입력 전압 조 건에서 듀티가 0.36 이내를 만족하는 변압기 턴 비를 선정한다.

표 2 변압기 턴 비 및 스위칭 주파수에 따른 ACF 컨버터 설계안 Table 2 Designs of ACF converters according to turn ratio and switching frequency

Parameter [Unit]	Value																	
변압기 턴 비, N ₁ : N ₂	40:3 (Case 1)			36	5:3(Case	2)	30):3(Case	3)	24	↓:3 (Case	4)			
스위칭 주파수, f _{sw} [kHz]	50	75	100	125	50	75	100	125	50	75	100	125	50	75	100	125		
자화 인덕턴스, L _m [µH]	382	2.08	477.6		286.56		.56 343.872		204.7		238.8		143.28 163		3.75			
	4	2	35		35		37		32		32		30		25		23	
클램프 커패시턴스, C _c [nF]	2000	1000	600	400	3300	1400	800	400	5000	2000	1200	800	7000	3300	1800	1000		
	3.16	2	1.55	1.3	3.16	2	1.55	1.3	3.16	2	1.55	1.3	3.16	2	1.55	1.3		
출력 커패시턴스, C。[uF]	980	650	480	390	980	650	480	390	980	650	480	390	980	650	480	390		

이때 변압기의 경우 유효 단면적 (A_e)이 597 [mm²]인 PQ65/54 코어를 사용한다고 가정한다. 변압기의 최대 자속 밀도 (B_{max}) 는 식 (2)와 같고, 이를 통해 자화 인덕턴스 (L_m)를 추정할 수 있다. L_m에 따라 1차측 전류 기울기가 결정되므로 L_m의 감소 로 전류 기울기가 증가하는 경우, 큰 turn-off 전류로 인해 스 위칭 손실이 증가한다. 따라서, 변압기의 창면적 (A_w)을 고려 하여 허용 가능한 최대 턴 수가 적용된 L_m을 도출하였다.

$$V_{ds} = V_{in} + V_{in} \times \frac{D}{1 - D} \tag{1}$$

$$B_{\max} = \frac{L_m i_{Lm,peak}}{N_1 A_e} \tag{2}$$

다음으로 ACF 컨버터의 ZVS 동작 확보를 위한 L_r과 C_c 설 계를 진행한다. ZVS 동작 확보를 위해서는 S_m이 off 되어 있 는 구간의 전류 path를 고려해야 한다. 해당 구간 동안 공진에 의해 기생 커패시터 (C_r)가 모두 방전되고, S_m의 역방향 다이 오드를 통해 L_r의 잔여 에너지에 의한 전류가 도통되는 경우에 만 S_m의 ZVS turn-on 동작이 가능하다. 이러한 동작을 만족하 기 위해서는 역방향 다이오드 전류 도통 시점 (T_a)에서 L_r에 저장된 에너지가 C_r에 저장된 에너지보다 커야 하므로, 식 (3) 을 만족하는 L_e를 도출할 수 있다.

$$\frac{1}{2}L_r(i_{Lr}(t=T_a))^2 > \frac{1}{2}C_r(V_{in,\max})^2$$
(3)

L_m의 에너지 방출 시간은 L_m, L_r 및 C_c 간의 공진 주기에 의해 결정된다. 공진 주기가 짧을 경우, S_m의 off 시간 동안 공 진 전류 (i_{Lr})가 방전과 충전을 반복하면서 i_{Lr}이 양의 값을 갖 는 구간이 발생한다. 만약 i_{Lr}이 양의 값을 갖는 구간에서 S_m이 turn-on 되면 하드 스위칭에 의해 스위칭 손실이 증가한다. 그 러므로 S_m의 off 구간 동안 i_{Lr}이 방전 동작을 유지할 수 있도 록 식 (4)와 같이 공진 주기를 S_m의 off 시간의 15배 이상으로 설계하였다. 그러나 이를 만족하더라도, C_c가 충분히 크지 않을 경우 공진에 의해 클램프 커패시터 전압 (V_c)이 상승하는 정도 가 증가한다. 따라서 KVL (Kirchhoff's Voltage Law)에 의해 V_{ds}의 최대값 또한 상승하여 V_{ds}의 최대 전압 조건을 초과할 수 있다. 따라서 ZVS 동작 확보를 위한 최소 공진 주기와 최 대 V_{ds} 조건을 고려하여 최적의 C_c를 선정하였다.

$$2\pi\sqrt{(L_r + L_m)C_c} \ge 15(1 - D)T \tag{4}$$

마지막으로 출력 인덕터 (L₀)는 전류 리플이 최대 충전 전류 의 25% 이내가 되도록 설계하였으며, 출력 커패시터 (C₀)는 출 력 전압 리플이 출력 전압의 1% 이내가 되도록 설계하였다. 표 2는 앞서 언급한 설계 조건을 모두 만족하는 회로 구성 파 라미터를 도출한 결과이다. 변압기 턴 비에 따라 설계 case를 4가지로 구분하였으며, 하나의 case 내에서 스위칭 주파수를 50~125 [kHz]로 설정하여 각 회로 파라미터를 도출하였다.

2.2 ACF 컨버터 시뮬레이션 검증

그림 2는 여러 설계안을 대표하여 case 1의 스위칭 주파수 100 [kHz] 조건에서 PSIM 시뮬레이션을 진행한 결과이다. 이 때, 320 [V], 820 [V]의 입력 전압에 대해서 7 [V], 1.4 [kW] 출 력 조건과 14 [V], 2.8 [kW] 출력 조건으로 시뮬레이션을 진행 하였다. 그림 2의 V_{ds} 및 i_{Lr} 파형을 통해 모든 조건에서의 ZVS 동작을 확인할 수 있다. 또한, V_{ds} 최대 전압은 약 1.1 [kV]로 safety margin을 고려하여 1.7 [kV]의 전력 반도체 소자의 적용 이 가능함을 확인할 수 있다. 위와 같은 과정으로 모든 설계안 에 대해서 시뮬레이션을 진행하였으며, 입·출력 전압 및 부하 조건에 관계없이 항상 설계 조건을 만족함을 확인하였다.

3. 설계안에 따른 손실 분석 결과

다양한 설계안의 전체 손실을 정량적으로 비교 분석하기 위 해 시스템 정격을 고려하여 표 3과 같은 하드웨어 구현 상황을 가정한다. 자성체의 경우 손실 분석의 용이성을 위하여 코어 사이즈를 하나로 고정하였으나, 이후 하드웨어 구현 시에는 전 럭 밀도를 고려하여 코어 사이즈를 최소화할 필요가 있다. 또 한, 2차측 다이오드의 경우 D₂의 역방향 전압 및 도통 전류가 D₁에 비해 더 높게 형성됨에 따라 서로 다른 정격의 소자를 선정하였다. 스위치의 경우 각 설계안에서 측정된 최대 V_{ds}를 기준으로 1.2 [kV] 및 1.7 [kV] 전압 정격의 소자를 선택 적용 하였다. V_{ds}가 1 [kV] 이내일 경우 1.2 [kV] 전압 정격의 소자 를 적용하였으며, 이는 설계 case 3, 4의 50 [kHz] 조건에 해당 한다. 또한, C_c 및 C₀의 ESR에 의한 손실은 매우 작아 손실 분 석 대상에서 제외하였다.

표 4는 본 논문에서 수행한 손실 분석 결과를 나타낸다. 이 때 동일 출력 전압 조건에서 부하 변동에 따른 손실 차이는 미 미하여 최대 부하 조건에 대한 손실 분석 결과만을 나타내었다.





그림 3 600 [V] 입력 전압 조건 설계 case에 따른 ACF 컨버터 손실 및 효율 비교 결과

Fig. 3 Comparison of losses and efficiencies of ACF converter according to design case under the condition of 600 [V] input voltage.

Table 3 Device selection for hardware fabrication

Element	Manufacturer	Device				
변압기	PC95 PQ65/54					
인덕터 Lr, Lo	PC95 PQ50/50					
다이오드 D1	STMicroelectronics社	STPS200170TV1Y				
다이오드 D2	STMicroelectronics社	STTH16003TV1				
스위치 ≤1 [kV]	Toshiba社	TW045Z120C				
S _m , S _a >1 [kV]	STMicroelectronics社	SCT20N170AG				
표 4 손실 분석 조건 Table 4. Conditions for loss analysis						

Parameter [Unit]	Value					
입력 전압, V _{in} [V]	450, 600, 800					
출력 전압, V _{out} [V]	13, 14, 15					
출력 전력, P _{out} [kW]	2.8					
스위칭 주파수, f _{sw} [kHz]	50, 75, 100, 125					

그림 3은 입력 전압 600 [V] 조건에서 스위칭 주파수 및 출력 전압에 따른 효율 및 손실을 나타낸다. 이를 통해 모든 설계안 에서 스위칭 주파수가 증가할수록 높은 스위칭 손실로 인해 효 율이 저하되는 양상을 보임을 알 수 있다. 또한, case 1에서 case 4로 갈수록 변압기 턴 수 감소로 Lm이 감소함에 따라 높 은 turn-off 전류에 의한 스위칭 손실 증가로 효율이 저하되는 양상을 보인다. 본 논문에서 제시한 목표 효율 90%를 달성하지 못하는 case 1, 2의 100 [kHz] 조건과 case 3, 4의 100, 125 [kHz] 조건을 제외하면 case 1의 50 [kHz] 조건에서 효율이 가 장 우수함을 확인할 수 있다. 하지만 해당 조건은 낮은 스위칭 주파수로 인해 전력 밀도 측면에서 불리한 특성을 가지며, 고전 력 밀도 달성에 가장 유리한 설계안은 case 2의 125 [kHz] 조 건이다. 따라서 두 조건에 대해서 그림 4와 같이 추가적인 손실 분석을 진행하였다. 이를 통해 모든 동작 조건에서 case 1의 50 [kHz] 조건을 적용했을 때 효율이 우수하나, case 2의 125 [kHz] 조건과의 효율 차이는 최대 1.17 %. 최소 0.87%로 매우 작은 것을 확인할 수 있다. 또한, case 2의 125 [kHz] 조건은 case 1의 50 [kHz] 조건 대비 Lm 10% 감소, Lr 24% 감소, Cc 80% 감소가 가능하므로 전력 밀도 측면에서 유리함을 갖는다. 따라서 효율과 전력 밀도 간의 trade-off를 고려하여 case 2의 125 [kHz] 조건을 최적 설계안으로 선정하였다.



4. 결 론

본 논문에서는 800 [V] 급 고전압 배터리를 사용하는 전기자 동차 LDC용 2.8 [kW] 급 ACF 컨버터의 최적 설계안을 제시하 였다. ACF 컨버터의 설계 조건에 따른 파라미터 제한 조건을 확인하고, 변압기 턴 비 및 스위칭 주파수에 따라 회로 파라미 터를 도출하였다. 각 설계안에 대한 PSIM 시뮬레이션을 통해 설계 조건 만족 여부를 확인하였으며, 손실 분석 결과를 기반으 로 효율 및 전력 밀도를 고려한 최적 설계안을 도출하였다.

이 논문은 2024년도 정부(산업통상자원부)의 재원으로 한국에너지기술평가원의 지원을 받아 수행된 연구임 (20224000000440, 섹터커플링 에너지산업 고도화 인력양성사업)

참 고 문 헌

[1] Bor-Ren Lin, Kevin Huang and David Wang, "Analysis, design, and implementation of an active clamp forward converter with synchronous rectifier," *IEEE Trans. Circuits Syst. I, Reg. Papers*, vol. 53, no. 6, pp. 1310–1319, June 2006.

표 3 하드웨어 구현을 위한 소자 선정