

전원보드의 서지 전압 보호를 위한 새로운 회로 설계 방법

주성용
삼성전자 VD 사업부

A New Protective Circuit Design For Surge Voltage of Power Supply Unit

Sungyong Joo
Samsung Electronics Visual Display Business

ABSTRACT

본 논문에서는 가전제품에서 사용되는 AC-DC변환 회로에 있어서 낙뢰로 인해 설계 시 고려되어야 할 점과 그에 대한 대응 방안을 제안한다. 고압의 에너지를 가지는 불규칙적인 서지성 에너지 유입 형태는 전자제품의 전원 보드 회로를 파괴시키는 주요 원인이 된다. 그리고 제조사에서는 이로 인한 고장 모드를 고려해서 AC/DC, DC/DC 회로 설계를 해야하는 부담을 가지게 된다^{[1][2]}. 본 논문에서는 낙뢰를 포함한 입력 서지에 대한 새로운 보호 회로와 낙뢰 유입 경로에 있는 기존 부품을 이용하여 고압 방전을 유도하는 전원 보드 안정화 설계 방법을 제시하고 실험을 통해 관련 효과를 검증한다.

1. 서론

최근 전자제품의 슬림화 및 경량화 영향으로 요구되는 파워 보드의 회로 역시 고효율, 고밀도 파워가 새로운 전력반도체와 함께 많은 부분이 발전 되고 있다. 하지만 고효율 파워변환기술에 다양한 시도는 입력 서지에 대한 Risk로 실제 제품에 적용되지 못하는 경우가 발생한다^[3]. 특히 Display 제품군의 경우 ANT로 유입되는 낙뢰의 영향으로 예상하지 못한 부품 소손은 전원 보드 및 영상제어보드에도 발생하게 된다^{[4][5]}. 제품의 수명과 신뢰성은 새로운 회로를 구성하거나 부품을 선정하는데 있어서 중요한 항목이며 서지 및 낙뢰 보호를 위한 회로 및 IEC62368 Safety 기준은 기본적인 신뢰성을 만족할 수 있는 기준이 되며 IEC61000-4-5의 시뮬레이터 파형을 인가하여 관련 신뢰성 시험을 진행하게 된다. 실제 8KV이상의 전압을 인가하여 발생하는 상황에 대한 신뢰성 여부를 판단하고 이에 필요한 설계를 반영한다. 본 논문에서는 회로 AC 입력부터 가장 효과적으로 서지 유입을 차단하고 상쇄 시킬 수 있는 회로를 제안한다. 제안하는 개선 회로는 서지성 스파이크 전압과 고전압을 구분하여 보호회로를 동작시켜 실제로 필드에서 일어나는 고장 사례를 효과적으로 개선할 수 있는 방법을 제시한다. 어떤 회로방식에서도 적용 할 수 있는 새로운 방안에 대해 실험 결과를 바탕으로 회로 설계 고려 부분과 제품 적용 효과에 대해 검증한다.

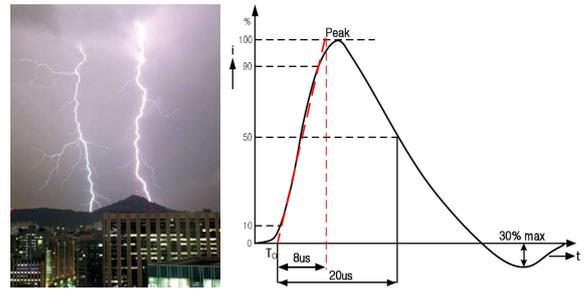


그림 1. 서지 발생기에서의 단락 전류 회로(8/20µs)

2. 제안하는 서지 보호회로

2.1 전압 모니터링을 이용한 서지 보호회로

일반적으로 사용되는 낙뢰 및 입력 서지 보호 회로는 AC전원에 병렬로 연결되어 전압을 Clamp시키는데 목적이 있지만 바리스터의 경우 부품 응답 특성 및 장기 신뢰성에 대한 문제점을 발생시키는 경우가 많기 때문에 국가별 입력전압을 고려하여 부품 정격을 선정해야한다. 또한 장기간 부품 누설전력으로 인해 생길 수 있는 PL불량도 고려해야 하기 때문에 회로상의 출력 Cap용량 및 입력측 필터 임피던스를 고려해서 설계에 반영해야 한다.

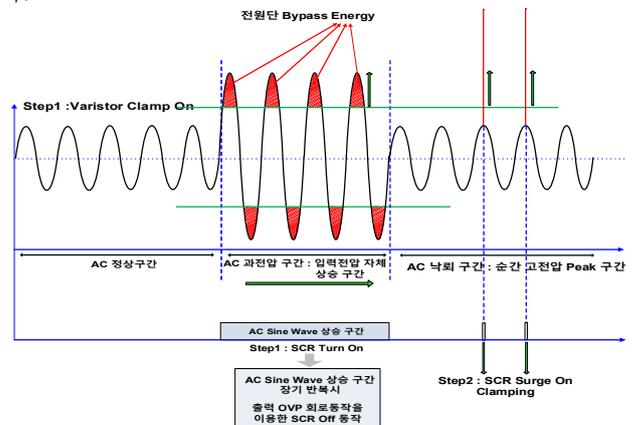


그림 2. AC과전압 및 동작 보호회로 동작 Sequence

그림2는 실제 과전압이 파워 회로로 유입되는 형태를 나타낸다. 그리고 그림3에서와 같은 AC/DC 변환 회로 방식들은 입력 서지 및 낙뢰에 취약한 구조로 확인된다. Single Stage, Bridgeless(Dual Boost, Totem_pole)와 같은 전력변환방식들은 입력단에 노출된 Active소자들로 낙뢰 및 서지 개선에 대해 회로 및 부품 선정에 대한 검토가 필요하게 된다.

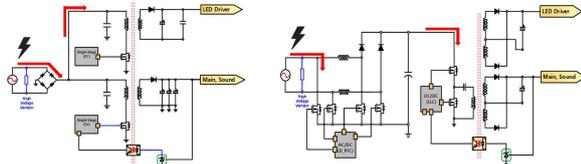


그림 3. Single Stage PFC, Dual Boost PFC Circuit

특히 변환 효율 개선 및 Size 축소를 위해 사용되는 GaN, SiC와 같은 능동소자의 과도 상태에 대한 전압 Stress를 고려하지 않으면 부품단락으로 인한 회로상의 큰 소손이 발생 하게 된다.

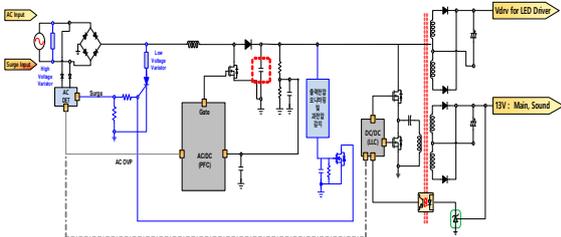


그림 4 . 입출력 감지 회로가 포함된 Surge 보호회로

그림4는 입·출력 감지 회로를 이용한 Active 동작 회로로 구성된 시스템을 나타낸다. 입력 SineWave 자체가 상승했을 때와 Peak성 낙뢰 전압이 인가 되었을 때의 동작을 구분해서 동작하게 된다. Surge성 고전압 낙뢰 전압을 Clamp하는 것이 1차목표이며 Sine Wave가 고전압으로 인가되는 전월 열악 지역의 상황에서는 출력 전압을 모니터링해서 SCR을 Off시켜 동작을 정지 하게 하는 것이 제안하는 회로의 동작특성이다. 정격을 초과한 입력 전압이 반복적으로 이상 투입되는 상황에는 바리스타가 손상되고 연기와 스파크가 동반될 수 있으므로 출력 전압을 모니터링하여 SCR을 Off할 수 있게 하는 2차 동작은 실제 시 반영이 필수이다. 과전압 Delay 회로는 과전압 입력이 지속적으로 되는 시간을 조정 할 수 있으며 출력 전압이 설정치에 도달하게 되면 이후 입력되는 고전압에 대한 대책은 입력 바리스타가 추가적으로 동작하게 된다.

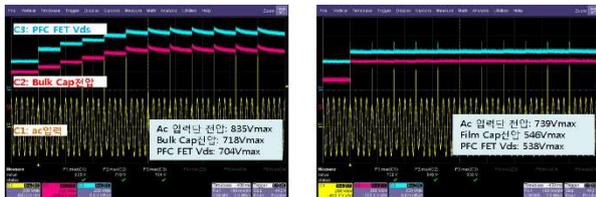


그림 5 . 제안하는 회로의 입력 서지 보호 동작 파형

위 실험 파형은 제안하는 능동적 서지회로에서의 동작 파형을 나타낸다. 입력단 서지 전압 인가시 SCR과

직렬 바리스타가 연결되어 구조의 동작전압에서 더 이상 올라가지 않는 것을 알 수 있으며 정상전압에서 SCR은 Off 되어 있기 때문에 양단에 흐르는 바리스타 노화 특성으로 인한 2차 PL불량을 개선 할 수 있다. 최종 입력측 바리스타는 680V 이상의 높은 전압 부품을 사용하고 직렬로 연결된 부분에서는 390V 수준의 낮은 바리스타를 사용하여 서지에 대한 응답특성을 최대한 향상 시키는 방법을 이용한 회로임을 실험에서 증명하였으며 실제 양산하는 보드에서도 서지에 대해 정상동작 하는 것을 증명하였다.

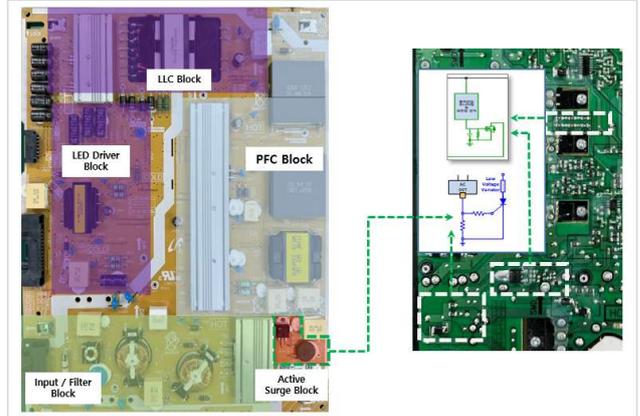


그림 6 . 65인치 TV에 적용된 Active Surge 파워 시스템

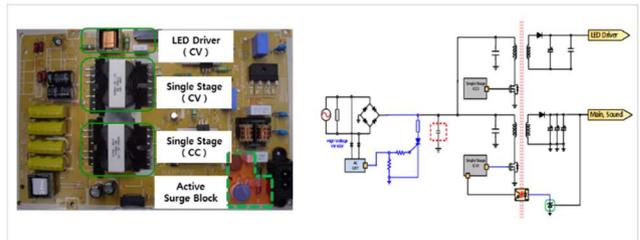


그림 7 . Single Stage PFC에 적용된 Active Surge 파워 시스템

그림6~7은 실제 입/출력 모니터링을 이용한 회로가 적용된 시스템의 보드를 나타낸다. 특히 PFC 출력 Cap이나 Single Stage Converter의 입력 Cap의 용량을 최소로 사용하는 회로 방식에서의 최대 단점을 보완 할 수 있는 회로임을 실물 검토 및 양산 반영된 신규 회로의 문제점 모니터링 통해서 신뢰성 및 대전류 부품에 대한 문제점 여부를 다시 한번 검증 할 수 있었다.

2.2 입력 Y_Cap 패턴 이격 거리를 이용한 보호회로

실제 낙뢰 유입이 제품에 발생하게 되는 경우 특히, 전자제품의 ANT GND로 유입되는 전위차는 입력단 AC 전압에 과전압의 형태를 보이게 된다. 일반적으로 수KV 인가되는 높고 편차가 큰 상황이라 이 부분에 대해서도 개선이 필요 되는 상황이다. 제안하는 두번째 서지 개선 부분은 입력단 EMI를 개선하기 위해 AC 인입부 라인 필터 전/후에 배치된 Y_Cap의 위치를 이용하는 방법에 대해 제안한다. 실제 Y Cap은 고주파 교류에 대해 대지 GND에 저 임피던스의 경로를 제공하여 노이즈 간섭을 감소시키는 역할을 하게 되며 X_Cap은 차동 모드 잡음

을 제거하는 것이 목적이다. 제안하는 두번째 서지 전압 보호회로 방법은 FG로 유입되는 일반적인 낙뢰 및 외부 서지에 대해서 인입부 쪽에서 Line Filter 양단에 발생하는 전위차를 패턴으로 방전시켜 소멸시키는 방법이다. 입력되는 전압이 6 ~12KV 수준의 고전압 이므로 순간 서지에 대해서 방전이 이루어지면 고압 Stress를 최소화 수준으로 소멸시키고 뒷단 회로를 보호하는데 그 목적이 있다.

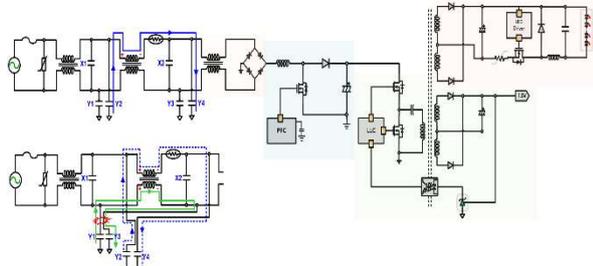


그림 8. 입력 서지 개선을 위한 Y_Cap 위치 및 패턴 (Live ↔ FG / Neutral ↔ FG 방전 설계)

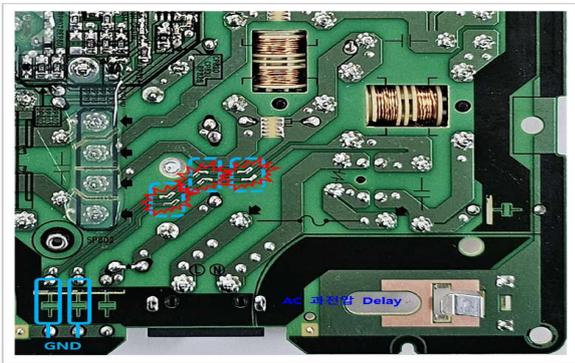


그림 9. 입력 서지 개선을 위한 Y_Cap 위치 및 패턴 설계

3. 실험 결과

앞에서 소개한 2개의 새로운 서지 개선 방법에 대한 실험결과는 어떤 회로 방식에도 적용 가능한 새로운 솔루션임을 검증 할 수 있었다. 낙뢰 8KV를 기준으로 개발하는 당사의 제품군은 시험법에 대한 규정으로 출력 Cap을 최소화 하여 사용하는 회로 그리고 이와 유사한 Single stage PFC 회로를 사용하는데 한계가 있었다. 제안한 2가지 방식에 대해 회로적 접근 방식은 상이 하지만 일반 회로에 사용이 가능하게 할 수 있는 중요 검토 내용임을 실험 및 관련된 TEST 결과로 알 수 있다.

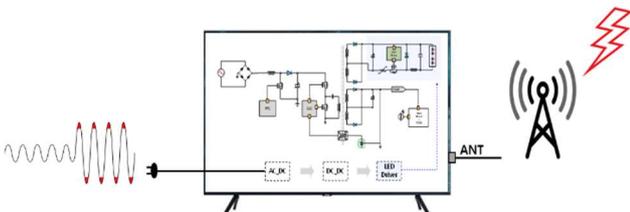


그림 10. 과전압과 서지에 노출되어지는 TV 전원구조

그리고 서지 시험 중 추가 확인할 수 내용은 그림11과 같다. 전압 Stress를 많이 받고 있는 AC정류회로의 Main Cap은 전체적인 제품 단위 수명 시간에 큰 영향을 주는 부품 이며 이 부분에 대한 안정적인 설계할 수 있는 방법 및 수명을 연장시킬 수 있는 회로임을 그림5에서의 시험 결과로 확인 할 수 있다.

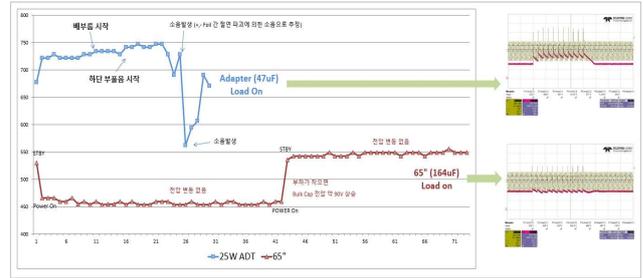


그림 11. 입력 서지에 대한 Main Cap용량별 특성 평가

전압 Stress를 많이 받고 있는 AC정류회로의 Main Cap 은 전체적인 제품단위 수명 시간에 큰 영향을 주는 부품 이며 이 부분에 대한 안정적인 설계할 수 있는 방법 및 수명을 연장시킬 수 있는 회로임을 확인 할 수 있다

4. 결론

본 논문에서는 입력단 서지 및 낙뢰를 회피하여 설계할 수 있는 방법 및 회로상 반영 되어야 할 2가지 방법에 대해 제안하였다. 입력측에서 유입되는 서지성 전압을 새로운 전압 모니터링 방식을 통해 차단 할 수 있는 방법을 제시하였으며 이는 수명을 결정하는 부품들에 대한 전압 Stress를 원천적으로 개선 할 수 있는 회로인 것이 검증된 것이다. 또한 기존의 Y_Cap 위치를 새로운 패턴 방법으로 설계하여 라인필터 양단에 생기는 전압 차이를 이용해 인위적인 방전을 유도하고 회로를 보호 할 수 있는 새로운 방법을 제시하고 유효성 검증에 대한 부분을 전 세계 양산 결과 및 시험을 통해 검증하였다.

참고 문헌

- [1] M. Zhou et al., "Surge immunity test of personal computer at power lines," 2011 7th Asia-Pacific International Conference on Lightning, Chengdu, China, pp. 813-816, 2011
- [2] Infineon, "How to design SMPS to Pass Common Mode Lightning Surge Test," on Power Management &Supply, Application Note p. 7, V1.0, Sep. 2005.
- [3] IEC 61000-4-5(2014) Electromagnetic Compatibility:Testing and measurement techniques-Surge immunity test
- [4] F. Noack, J. Pospiech, R. Brocke and J. Schonau, "Reliable overvoltage protection of electronic devices in low-voltage power systems," International Symposium on Electromagnetic Compatibility (IEEE Cat. No.99EX147), Tokyo, Japan, pp. 298-301, 1999
- [5] J.W.Park, K.H.Lee etc"Analysis of Surge Current Path of Flyback Converter by Lightning Surge" The Korean Institute of Power Electronics, Vol. 18, No. 2, April 2013