

# 오버랩타임이 제거된 3상 전류형 정류기의 새로운 공간벡터 변조 기법

홍다현, 차헌녕  
경북대학교

## Novel Space Vector PWM for Three-Phase Current Source Rectifier with Overlap-Time Elimination

Daheon Hong, Honnyong Cha  
Kyungpook National University

### ABSTRACT

전류형 인버터 및 정류기는 DC 링크 인덕터의 반영구적인 수명, 암 단락 (arm-short) 문제가 없는 등 전압형 구조에 비해 장점이 존재한다. 하지만, 전류형 구조 역시 암 개방 (arm-open)을 방지하기 위해서 상보적으로 동작하는 스위칭에 오버랩타임이 필수적으로 요구된다. 오버랩타임은 입, 출력 파형의 왜곡을 발생시킬 뿐만 아니라 DC 링크 전류의 이용률 역시 감소시키므로 전체 컨버터의 효율을 저감시킨다. 본 연구에서는 3상 전류형 정류기의 새로운 공간벡터 변조 방식을 제안한다. 제안된 공간벡터 변조는 입력 상전압 또는 선간전압을 센싱해서 상보적으로 동작하는 스위치 중 하나를 계속 켜놓게 변조 방식을 변경하였다. 따라서, 제안된 스위칭은 오버랩타임 없이도 DC 링크 전류의 경로가 항상 존재하므로 오버랩타임을 제거할 수 있다. 제안된 기법은 이론적 분석 및 실험을 통해 그 성능을 검증하였다.

### 1. 서론

3상 전압형 정류기/인버터는 DC 링크 소자로 큰 용량의 커패시터가 필요하므로 전해 커패시터가 주로 사용된다. 하지만, 전해 커패시터는 짧은 수명을 가지고 있어, 전체 시스템의 수명을 단축시킨다<sup>[1]</sup>. 또한, 전압형 구조는 암 단락 문제가 존재한다는 단점이 있다.

반면, 전류형 정류기/인버터는 DC 링크 인덕터를 사용하므로 돌입 전류를 제한하는 특성, 긴 수명 등을 장점으로 가진다<sup>[2]-[3]</sup>. 그러나, 전압형 구조와 유사하게 전류형 구조에서는 암 개방 문제가 존재한다. DC 링크 인덕터의 전류 경로가 존재하지 않게 되면, 인덕터에 과전압이 인가되고 반도체 소자가 파괴된다.

그림 1은 3상 전류형 정류기를 나타낸다. 환류 다이오드 ( $D_f$ )를 추가할 경우, DC 링크 인덕터의 전류 경로가 항상 존재하게 되어 암 개방 문제가 없는 장점이 있다. 그러나, 추가적인 소자가 필요하며 양방향 전력 전달이 불가능하다. 따라서,  $D_f$ 를 추가하지 않는 전류형 정류기의 암 개방 방지를 위해서는 충분한 오버랩타임을 사용해야 한다. 하지만, 오버랩타임은 입, 출력 파형의 왜곡을 야기한다는 문제점이 있다<sup>[4]</sup>.

한편, 전류형 컨버터의 공간벡터 변조는 벡터 순서를 자유롭게 조정할 수 있고, 높은 전류 이용률을 폭넓게 사용된다<sup>[5]-[6]</sup>.

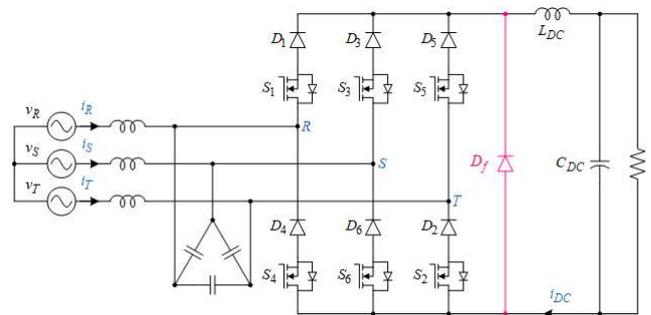


그림 1. 3상 전류형 정류기  
Fig. 1. Three-phase current source rectifier

본 연구에서는 3상 전류형 정류기의 암 개방 문제가 없는 새로운 공간벡터 변조를 제안한다. 제안된 공간벡터 변조는 입력 상전압 또는 선간전압을 센싱해서 상보적으로 동작하는 스위치 중 하나를 계속 켜놓게 변조 방식을 변경하였다. 따라서, 제안된 스위칭은 오버랩타임 없이도 DC 링크 전류의 경로가 항상 존재하므로 오버랩타임을 제거할 수 있다. 입력 전압 센싱이 필요하지만, 3상 정류기는 위상각 검출 (Phase-Locked Loop, PLL)을 위해 전압을 센싱해야 하므로 추가적인 센서 없이 구현이 가능하다. 2-kW 시제품을 통해 제안된 기법의 타당성을 검증하였다.

### 2. 제안된 공간벡터 변조 기법

그림 2는 기존 공간벡터 변조의 스위칭 순서와 게이트 신호를 나타낸다.  $T_s$ 는 스위칭 주기,  $T_1$  및  $T_2$ 는 유효벡터, 그리고  $T_0$ 는 영벡터를 의미한다. 각 인가시간(dwel time)  $T_1$ ,  $T_2$ ,  $T_0$ 는 다음과 같이 계산된다.

$$\begin{cases} T_1 = m_a \sin[(2k-1)\pi/6 - \theta] T_s \\ T_2 = m_a \sin[\theta - (2k-3)\pi/6] T_s \\ T_0 = T_s - T_1 - T_2 \end{cases} \quad (1)$$

여기서,  $m_a$ 는 변조지수,  $\theta$ 는 위상각,  $k$ 는 섹터를 의미한다 ( $k = 1, 2, 3 \dots 6$ )<sup>[7]</sup>.

홀수 섹터에서는 상단 스위치 ( $S_1, S_3, S_5$ ) 중 하나가 계속 켜져 있고, 하단 스위치 ( $S_4, S_6, S_2$ ) 세 개가 상보적으로 ON, OFF를 반복한다. 짝수 섹터에서는 하단 스위치 중 하나가 계

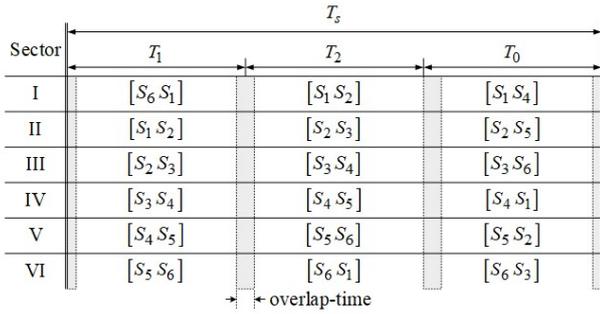


그림 2. 기존 공간벡터 변조  
Fig. 2. Conventional space vector PWM

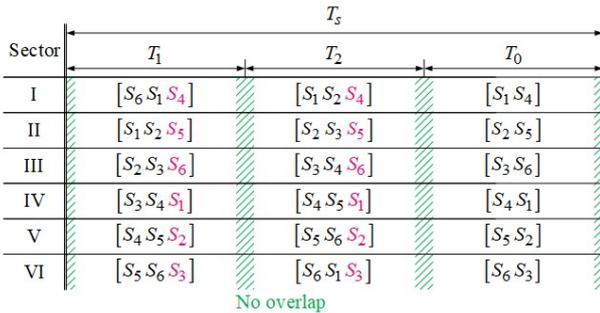


그림 3. 제안된 공간벡터 변조  
Fig. 3. Proposed space vector PWM

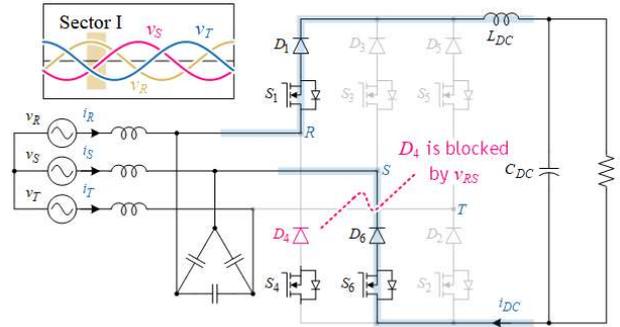
속 켜져 있고, 상단 스위치 세 개가 상보적으로 동작한다. 모든 스위칭 동작에서 상보적으로 동작하는 스위치가 존재하기 때문에 기존 공간벡터 변조에는 오버랩타임이 필요하다.

그림 3은 제안된 공간벡터 변조 기법을 나타낸다. 섹터 1에서  $S_1$ 뿐만 아니라  $S_4$ 역시 계속 켜져 있을 수 있다.  $S_4$ 가 켜져 있더라도  $S_6$  또는  $S_2$ 가 켜지게 되면 유효벡터가 정상적으로 인가된다. 그림 4는 섹터 1의 유효벡터 동작의 전류 파형을 나타낸다.  $S_6$ 이 켜지면  $D_4$ 가  $v_{RS}$ 전압에 의해 꺼지게 되고,  $S_2$ 가 켜지면  $D_4$ 가  $v_{RT}$ 전압에 의해 꺼지게 된다. 이는 섹터 1에서 R상 전압이 가장 크기 때문에  $S_4$ 를 항상 켜놓더라도 다른 하단 스위치가 도통 되면  $D_4$ 가 역방향 전압이 걸린다. 추가적인 환류 다이오드 ( $D_f$ ) 없이 섹터 1에서는  $S_4$ 가 항상 켜져 있으므로  $D_4$ 가 환류 다이오드 역할을 수행한다. 동일한 원리로 섹터 2에서는 T상 전압이 가장 작기 때문에  $S_5$ 를 항상 켜놓더라도 유효벡터가 정상적으로 인가된다.

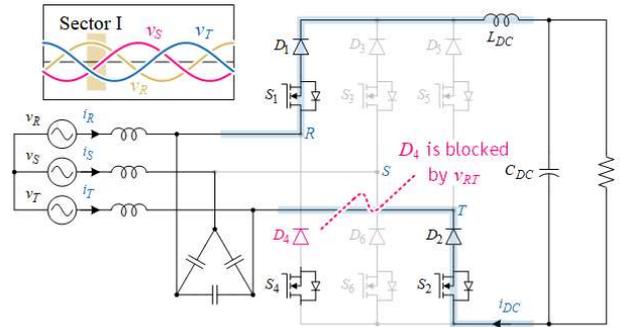
제안된 공간벡터 변조 기법을 요약하자면 다음과 같다. 상전압이 가장 작은 상에 위치한 상단 스위치는 항상 켜져 있어도 되고, 상전압이 가장 큰 상에 위치한 하단 스위치는 항상 켜져 있어도 된다. 이는 기존 PWM에 간단한 논리 OR 연산자를 통해 구현할 수 있다. 상단 스위치와 하단 스위치 각각 항상 켜져 있는 스위치가 있으므로, 제안된 PWM은 오버랩타임이 없더라도 DC 링크 인덕터의 전류 경로가 항상 존재한다. 그러므로, 오버랩타임을 제거할 수 있는 장점으로 입, 출력 파형의 왜곡을 줄일 수 있다.

### 3. 실험 결과

그림 5는 제안된 공간벡터 변조를 실험하기 위한 2-kW 시



(a)



(b)

그림 4. 제안된 기법의 섹터 1 동작 (a) 유효벡터 1, (b) 유효벡터 2  
Fig. 4. Operation of the proposed SVPWM in sector 1 (a) first active vector ( $T_1$ ), (b) second active vector ( $T_2$ )

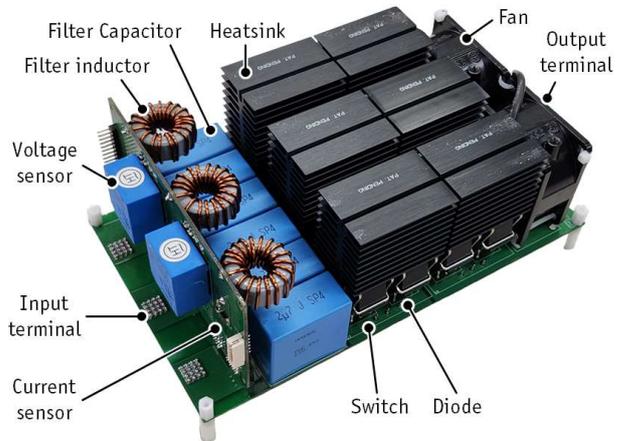
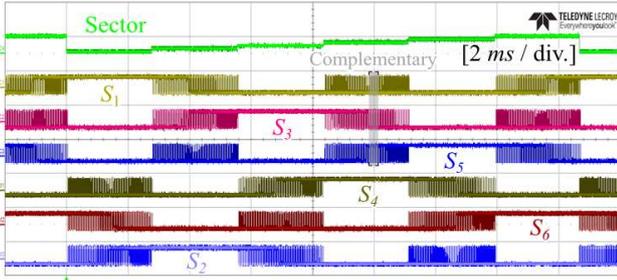


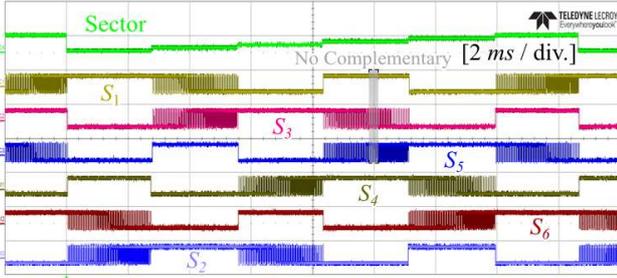
그림 5. 하드웨어 시제품  
Fig. 5. Hardware prototype

제품을 나타낸다. 입력 선간 전압은  $220 V_{rms} / 60 Hz$ 이며, 입력 LC 필터로는  $60 \mu H$  인덕터,  $6 \mu F$  커패시터를 사용하였다. 입력 필터 커패시터의 연결 방식은 그림 1과 같이  $\Delta$ 결선을 사용하였다. 스위칭 주파수는  $25 kHz$ 이고, DC 링크 전류는 10 A로 제어하였다. 출력 필터는  $1.5 mH$  인덕터,  $2.7 \mu F$  커패시터를 사용하였다.

그림 6은 기존 PWM과 제안된 PWM의 게이트 신호를 보여준다. 기존 PWM은 상보적인 스위칭이 항상 존재하므로 스위칭 동작마다  $2 \mu s$ 의 오버랩타임이 적용되었다. 하지만, 제안된 PWM은 그림 6에서 보이는 것과 같이 상보적으로 동작하는 스위치가 없으므로 오버랩타임이 적용되지 않았다. 그림 7은 기존 PWM 및 제안된 PWM으로 동작한 전류 파형 및 해당



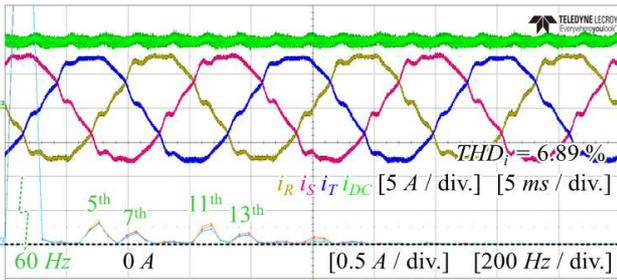
(a)



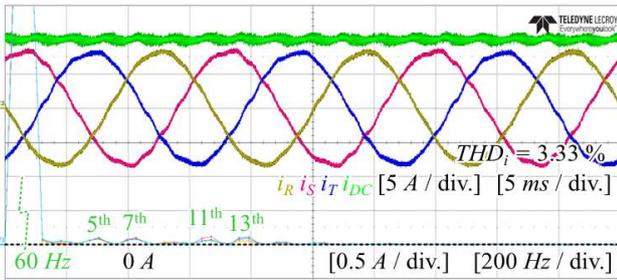
(b)

그림 6. 게이트 신호 (a) 기존 SVPWM, (b) 제안된 SVPWM

Fig. 2. Gate signals (a) conventional SVPWM, (b) proposed SVPWM



(a)



(b)

그림 6. 게이트 신호 (a) 기존 SVPWM, (b) 제안된 SVPWM

Fig. 2. Gate signals (a) conventional SVPWM, (b) proposed SVPWM

전류의 FFT를 나타낸다. 오버랩타임이 생성하는 고조파는 대부분 저차 고주파이다<sup>[8]</sup>. 제안된 PWM이 기존 PWM 대비 저차 고조파의 크기가 줄어들었음을 FFT를 통해 확인하였고, 전 고조파 왜율 (THD) 역시 절반 수준으로 감소한 것을 확인하였다.

#### 4. 결 론

본 논문에서는 3상 전류형 정류기에서 암 개방 문제를 효과적으로 해결할 수 있는 새로운 공간벡터 변조 기법을 제안하였다. 제안된 스위칭을 사용하면, 추가적인 환류 다이오드 없이도

오버랩타임을 제거할 수 있다. 따라서, 양방향 전력 전달이 가능하고 추가적인 소자가 필요 없다. 뿐만 아니라, 오버랩타임이 없어도 전류형 정류기의 신뢰성이 보장되어 오버랩타임을 제거할 수 있게 되고, 이에 따라 파형의 품질이 향상된다. 제안된 기법은 기존 PWM에서 상전압의 크기 비교만 추가로 하면 되므로 간단한 연산으로 구현할 수 있다. 제안된 기법은 이론적 분석과 실험을 통해 그 타당성을 검증하였다.

#### 참 고 문 헌

- [1] M. Gu, Z. Wang, and O. Dordovic, "Analysis and reduction of current and voltage ripple in DC link for three-level NPC inverter-fed dual three-phase motor drives," *IEEE Trans. Power Electron.*, vol. 38, no. 4, pp. 5128-5140, Apr. 2023.
- [2] T. B. Soeiro, T. Friedli and J. W. Kolar, "Design and implementation of a three-phase buck-type third harmonic current injection PFC rectifier SR," *IEEE Trans. Power Electron.*, vol. 28, no. 4, pp. 1608-1621, Apr. 2013.
- [3] Q. Chen, S. Su, X. Zhang, M. Ma, and F. Li, "Three-phase current source rectifier with reduced voltage stress on switching devices and common mode current mitigation," *IEEE Trans. Ind. Appl.*, vol. 60, no. 2, pp. 3018-3028, Mar.-Apr. 2024.
- [4] M. Gaber, O. Abdel-Rahim, and M. Orabi, "Novel overlap method to eliminate vector deviation error in SVM of current source inverters," *IEEE Trans. Power Electron.*, vol. 36, no. 2, pp. 2320-2333, Feb. 2021.
- [5] Q. Wei, B. Wu, D. Xu, and N. R. Zargari, "A natural-sampling-based SVM scheme for current source converter with superior low-order harmonics performance," *IEEE Trans. Power Electron.*, vol. 31, no. 9, pp. 6144-6154, Sep. 2016.
- [6] D. Hong, J. Kim, and H. Cha, "Overlap-time elimination for current source inverters using output voltage sensing," *IEEE Trans. Power Electron.*, vol. 39, no. 5, pp. 5034-5039, May 2024.
- [7] Y. Wei, N. Diao, X. Guo, C. Hua, and F. Blaabjerg, "A novel common-mode voltage suppression strategy for current source converter," *IEEE Trans. Ind. Electron.*, vol. 71, no. 2, pp. 1104-1112, Feb. 2024.
- [8] P. Liu, Z. Wang, Y. Xu, H. Xiao, and Y. W. Li, "Optimal overlaptime distribution of space vector modulation for current-source rectifier," *IEEE Trans. Ind. Electron.*, vol. 68, no. 6, pp. 4586-4597, Jun. 2021.