

부하전류형 인버터의 강제 정류 구동 시 간격 시간 선정과 새로운 구현 기법

박진우*, 김동호*, 김정혁*, 류호선**, 이경규**, 정현삼*
 동국대학교*, 한국전력공사 전력연구원**

Determination and Novel Implementation Techniques for Interval Time in Load Commutated Inverters' Forced Commutation Mode

Park Jinwoo*, Kim Dongho*, Kim Jeonghyuk*, Ryu Hoseon**, Lee Kyungkyu**, Jung Hyunsam*
 Dongguk University*, Korea Electric Power Research Institute**

ABSTRACT

본 논문에서는 사이리스터 기반 부하전류형 인버터를 활용한 전동기 구동 시, 강제 정류 구간에서의 간격 시간 선정 방법과 새로운 구현 방식을 제안한다. 강제 정류 구동 시 나타나는 전류와 전압을 점화식으로 모델링하여 보다 안정적인 강제 정류 구동을 위한 간격 시간 선정 방법을 제안한다. 또한 간격 시간 유지를 위한 새로운 강제 정류 구동 제어 기법을 적용하여 시뮬레이션을 통해 제안된 방식의 타당성과 유효성을 검증하였다.

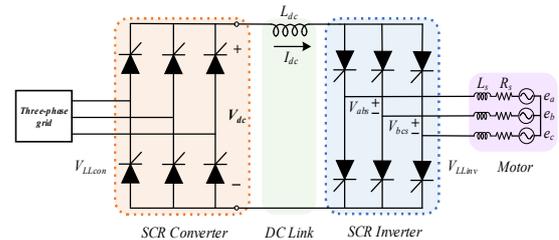


그림 1. LCI 시스템 구성도
 Figure 1. LCI System Configuration Diagram

1. 서론

사이리스터를 활용한 정류회로와 부하전류형 인버터(LCI: Load Commutated Inverter)의 저속 영역 구동 시에는 역기전력이 충분하지 않아 인버터 측 사이리스터의 턴-오프 조건을 충족하지 못하는 경우가 발생한다. 따라서 LCI 시스템에서는 저속 영역 제어 시 나타나는 문제를 해결하기 위해 컨버터 측 제어를 통해 인버터를 정류하는 강제 정류 모드를 적용하고 있다.

강제 정류 모드는 DC Link 전류를 0으로 만들어 인버터 측 사이리스터를 끄는 제어 방식이다. 이때 DC Link 전류를 0으로 제어하기까지 걸리는 시간과 안정성을 고려하여 전류를 0으로 유지하는 여유 시간을 포함하여 간격 시간(Interval time)을 선정한다. 강제 정류 모드에선 간격 시간의 길이에 따라 전류의 고조파가 증가하므로 최대한 짧게 선정하는 것이 손실 측면에서 유리하지만, 간격 시간이 부족하게 되면 정류 실패가 발생할 수 있으며 이로 인해 과전압이 발생하거나 회로가 단락 되어 소자가 파괴되는 등의 문제가 초래될 수 있다. 하지만 적절한 간격시간을 선정하기 위한 방법에 대한 충분한 연구가 이루어지지 않았으며, 강제 정류 모드의 구현 시 선정한 간격시간이 인버터 측의 제어 상황에 따라 변동하기 때문에 안정성과 신뢰성을 감소시킨다는 문제가 발생한다.

따라서 본 연구에서는 2차 회로의 점화식 기반 모델링을 통해 DC link 전류가 0으로 제어되기까지 걸리는 시간을 예측하는 방법과 이를 통해 적절한 간격 시간을 선정하는 방법을 제시한다. 추가로 본 논문에서는 간격시간이 변동하는 문제를 해결하는 새로운 구현 방법을 제안한다. 제안된 방법의 성능 및 타당성은 시뮬레이션을 통해 검증하였다.

2. 부하전류형 인버터의 강제 정류 구동 방식

서론에서 언급하였듯이, 강제 정류 제어 시 간격 시간을 적절하게 선정하는 것은 시스템의 안정성과 효율성을 보장하기 위해 중요한 제어 요소이다. 그림 2에는 인버터에서 SCR 컨버터에 인가되는 제어 신호의 인가 시점에 따른 DC 전류 파형이 나타나 있다. 이때 SCR 컨버터의 스위칭 주기와 같은 주파수를 가지는 DC 전류의 주파수는 3상 전압원의 주파수의 6배에 해당한다.^[2]

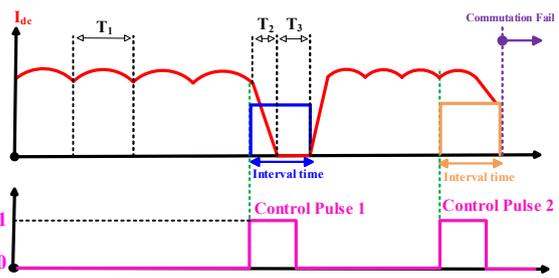


그림 2. LCI 강제정류모드에서의 스위칭 타이밍도
 (T₁: 스위칭 주기, T₂: DC전류 Turn-off 지연시간, T₃: 여유 시간)
 Figure 2. Example of DC Current Delay

강제 정류 구동을 위해 SCR컨버터가 DC전류를 0으로 제어하도록 인버터에서 인가하는 신호는 컨버터 스위칭 한 주기 내에 인가된다. 컨버터 측 사이리스터를 제어하는 신호는 3상 전압원과 컨버터 측 점화각에 의존하고, LCI의 사이리스터를 제어하는 신호는 전동기의 역기전력 주파수와 인버터 측 점화각에 의존하므로, 제어는 독립적으로 이루어진다. 따라서

스위칭 주기 내에서 컨버터에 인가되는 인버터의 상 전환 신호 인가 시점은 예측할 수 없다.

간격 시간은 여러가지 방법으로 구현될 수 있지만, 구현 방법에 따라 너무 긴 여유 시간을 가져 손실을 발생시키거나, 인버터의 상 전환 신호 인가 시점에 따라서 최대 한 스위칭 주기만큼 지연될 수 있다. 그림 2에서 Control Pulse 1와 같이, 인버터에서 인가되는 제어 신호가 컨버터 스위칭 주기의 후반부에 인가되게 된다면 스위칭 주기 시간이 진행되는 시간이 적고 DC link 전류가 0으로 제어된 후, 여유 시간이 증가하여 간격 시간의 대부분을 차지하므로 평균 전류가 감소한다. 반대로 Control Pulse 2처럼 제어 신호가 스위칭 주기의 전반부에 인가되게 된다면, 스위칭 주기 시간의 진행 시간이 증가되어 DC link 전류가 0으로 제어되기까지 충분한 시간이 보장되지 않아 정류 실패가 일어날 가능성이 증가하게 된다. 따라서 효과적인 강제 정류 제어를 위해서는 스위칭 주기 시간과 DC link가 0으로 제어되는 시간을 모두 고려한 방법이 사용되어야 한다.

3. DC link 전류의 영 전류 응답 시간 계산

강제 정류 제어 시 등가 모델은 그림 3와 같이 나타난다.

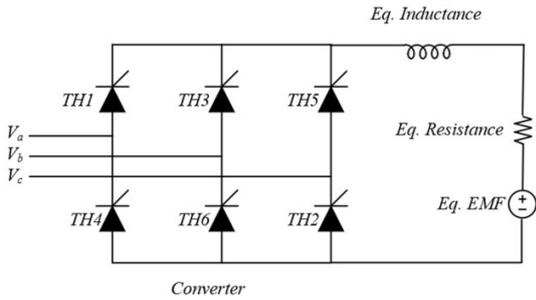


그림 3. 강제 정류 제어 시 등가회로
Figure 3. Equivalent circuit for forced commutation control

그림 3에 나타난 DC 전압원 $Eq. EMF$ 는 인버터 측에서 나타나는 역기전력을 등가 한 것으로, 인버터 측 역기전력의 주파수는 저속에서 SCR 컨버터에서 정류된 전압에 비해 충분히 낮으므로 DC 전압원으로 표현할 수 있다. 그림 3의 SCR에서 출력하는 전압 V_d 은 식 1으로 나타난다.

$$V_d = V_{LL,peak} \cos\left(\omega t - \frac{\pi}{6} + \alpha\right) \quad (1)$$

$$, \text{ at } \frac{n\pi}{3} \leq \omega t \leq \frac{(n+1)\pi}{3}$$

이때 등가회로에서 나타나는 DC 전류 I_{dc} 는 컨버터 제어를 통해 출력되는 전압 V_d 와 인덕터에 충전된 전류 I_{dcn} 에 의해 RL 1차 응답 형태로 나타낼 수 있다.

$$I_{dc} = \frac{V_{LL,peak}}{Z_{eq}} \cos\left(\omega t - \frac{\pi}{6} + \alpha - \theta\right) - \frac{E_{LL,peak}}{Z_{eq}} + A_n \exp\left(-\frac{\omega t}{\tau}\right) \quad (2)$$

$$, \text{ at } \frac{n\pi}{3} \leq \omega t \leq \frac{(n+1)\pi}{3} [n = 0, 1, 2 \dots],$$

$$Z_{eq} = \sqrt{R_{eq}^2 + (\omega L_{eq})^2}, \theta = \tan^{-1}\left(\frac{\omega L_{eq}}{R_{eq}}\right), \text{ and } \tau = \frac{L_{eq}}{R_{eq}}$$

식 2에서 나타나는 특수해 계수 A_n 은 스위칭 반복 횟수에 따라 달라지며, 정상 상태에 도달할 시 $A_n - A_{n-1} \approx 0$ 이다. 식 2를 통해 다음 스위칭에서의 특수해 A_{n+1} 을 계산한 뒤, 식(3)을 바탕으로 DC link 전류가 0으로 제어되는 시간을 구할 수 있다.

$$A_{n+1} = \left[\frac{V_{LL,peak}}{Z_{eq}} \cos\left(\frac{\omega}{360} - \frac{\pi}{6} + \alpha - \theta\right) - \frac{E_{LL,peak}}{Z_{eq}} + A_n \exp\left(\frac{\omega}{360} \frac{1}{\omega\tau}\right) - \left[\frac{V_{LL,peak}}{Z_{eq}} \cos\left(-\frac{\pi}{6} + \alpha - \theta - \frac{E_{LL,peak}}{Z_{eq}}\right) \right] \right] \quad (3)$$

4. 스위칭 주기 시간을 고려한 간격 시간의 구현

제안하는 방법은 일정한 간격 시간을 확보하기 위해 간격 시간을 상 전환 제어 신호가 인가되는 시점이 아닌, 컨버터가 DC 전류를 0으로 제어하기 위해 스위칭 하지 않는 구간부터 측정한다.

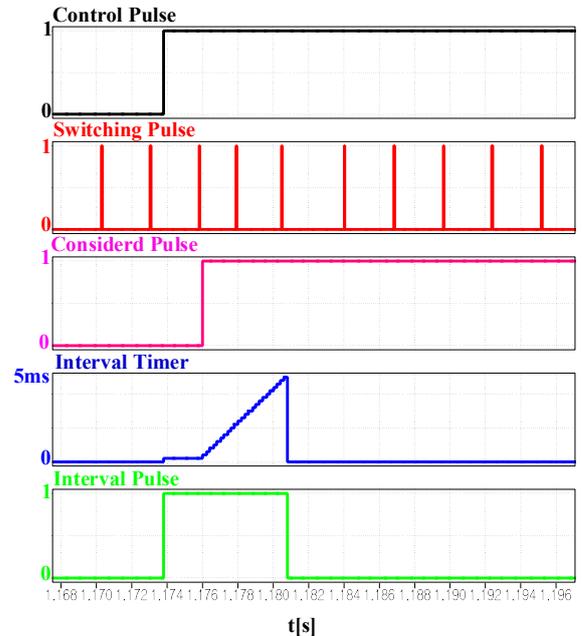


그림 4. 제안하는 간격 시간 구현 방식
Figure 4. Proposed Method for Interval Time Implement

그림 4에서 볼 수 있듯이, 컨버터 측 사이리스터를 제어하는 펄스가 인가되는 시점에 스위칭 신호가 발생하면, 인버터에서 제어 신호가 인가된 후 스위칭 신호가 발생하는 시점부터 간격 시간 타이머를 가동시킨다. 또한, 간격 시간은 3절에서 계산한 DC link 전류가 0으로 제어되기까지 걸리는 시간을 충분히 고려하여 선정하도록 한다. 이렇게 구현된 간격 시간 타이머는 모든 구간에서 제어 신호가 인가된 후 스위칭 신호가 발생하는 시점에 구동되어 항상 동일한 시점에서 동작한다. 간격 시간은 DC link 전류의 영 전류 제어 시간을 고려하여 선정되었으므로, 정류 실패의 위험 없이 고효율 강제 정류 제어가 가능하다.

5. 시뮬레이션 결과

그림 5는 식 (3)을 통해 계산한 특수해 계수로 MATLAB을 사용하여 보인 전류 응답이다. 통상적으로 강제 정류 제어 운전 영역과 DC 전류 주파수, 간격 시간 등을 고려하면 스위칭은 최소 10.2번 발생한다. 따라서 11번째 점화식까지의 계산을 통해 전류 응답 특성을 모의하였고, 그림 6은 Matlab Simulink를 사용하여 DC link 단에 흐르는 전류와 영 전류 도달 시간을 측정하였다.

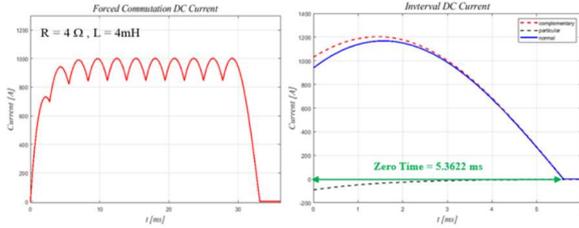


그림 5. 식(2)를 사용하여 계산한 강제 정류 제어 시 전류 응답
Fig.5 Current Response in Forced Commutation Control Using Equation (2)

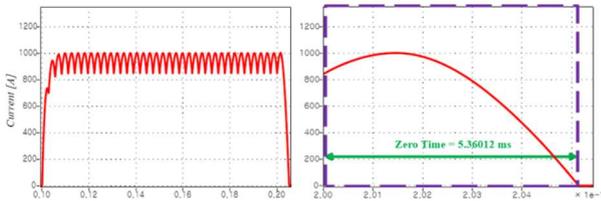


그림 6. 강제 전류 제어 시뮬레이션 시 전류 응답
Fig.6 Current Response in Forced Commutation Control in Simulation

시뮬레이션을 통해 확인한 영 전류 도달 시간은 약 5.3601[ms]로, 그림 5에서 볼 수 있듯이 식 (2)를 사용하여 계산한 영 전류 도달 시간 5.3622[ms]과 거의 유사함을 확인하였다.

그림 7과 8은 국내의 폐 화력발전소에 사용되었던 동기조상기를 모의한 시뮬레이션으로, 그림 7의 간격 시간은 5[ms]로 설정하였다. 각각의 그림은 앞선 2절에서 언급한 간격 시간 구현 방법과 4절에서 언급한 제안하는 구현 방법을 통해 DC link에 흐르는 전류와 평균 전류를 측정하였으므로, 그림 7에서는 인버터의 제어 신호 인가 시점에 따라 간격 시간이 일정하지 않은 반면, 제안한 방법을 사용한 그림 8에서는 일정한 간격 시간을 가지므로 그림 8의 간격 시간은 2[ms]만큼 여유 시간을 줄여 손실을 최소화하였다. 그림 9에는 구현 방법에 따른 평균전류를 나타내었다.

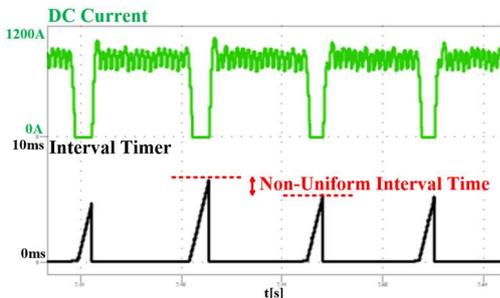


그림 7. 스위칭 주기 진행 시간을 고려하지 않은 DC 전류와 간격 시간 파형
Fig.7 DC current and interval time waveform without considering Switching duration

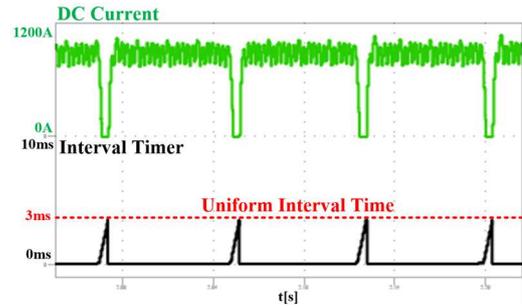


그림 8. 스위칭 주기 진행 시간을 고려한 DC 전류와 간격 시간 파형
Fig.8 DC current and interval waveform considering Switching duration

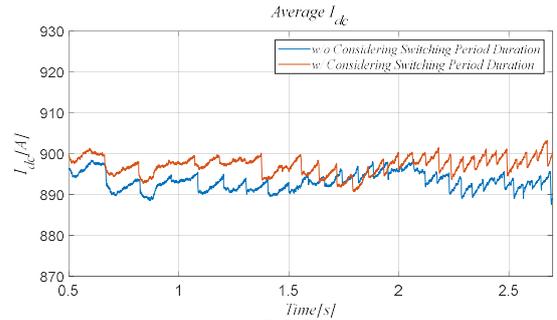


그림 9. 간격 시간에 따른 평균 전류의 차이
Fig.9 Difference in average current according to interval time

6. 결론

본 논문은 LCI 시스템의 강제 정류 동작 중의 간격 시간 선정 방법과 안정성과 효율성을 향상시키는 간격 시간 구현 방법을 제안한다. 제안된 방법에서 간격 시간은 강제 정류 시의 등가회로에서 점화식을 통해 DC 전류가 0으로 도달하는 시간을 계산하여 결정한다. 간격 시간은 인버터의 제어 신호 인가 시점이 아닌, DC 전류가 0으로 감소하기 시작하는 시점부터 측정하여 제어 신호의 인가 시점에 관계없이 항상 동일한 간격 시간을 유지하도록 한다. 제안된 방법의 유효성은 시뮬레이션을 통해 검증되었으며, 이를 통해 정류 실패의 위험 없이 여유 시간을 최소화하고 평균 전류를 증가시킬 수 있음을 확인하였다.

본 연구는 산업통상자원부(MOTIE)와 한국 에너지 기술 평가원(KETEP)의 지원을 받아 수행한 연구 과제입니다. (No. 20223A10100020)

참고 문헌

- [1] S. Mohamadian, M.H. Khanzade, S. Castellan, and A. Tassarolo, "LCI-fed wound-field synchronous motors: A technology status review and new development trends," AEIT Annual Conference - From Research to Industry: The Need for a More Effective Technology Transfer (AEIT), IEEE, pp. 1-6, 2014.
- [2] B. Wu, High-power converters and AC drives, John Wiley & Sons, Inc., 2017.